



Hochschule für Angewandte
Wissenschaften Hamburg
Hamburg University of Applied Sciences

Entwicklung und Realisierung eines reisetauglichen Audio-Interfaces

Fakultät Design, Medien und Kommunikation
Hochschule für angewandte Wissenschaften Hamburg

Bachelor-Thesis

zur Erlangung des akademischen Grades
Bachelor of Science

vorgelegt von

Hendrik Pietrzyk

geboren am 04.03.1991 in Wittingen

Hamburg, Mai 2016

Erstprüfer: Prof. Dr. Eva Wilk

Zweitprüfer: Prof. Dr. Ralf Hendrych

Inhaltsverzeichnis

1	Einleitung	1
1.1	Ziel	2
2	Mikrofonvorverstärker	4
2.1	Operationsverstärker	4
2.2	Schaltungsarten	6
2.2.1	Invertierender Operationsverstärker	6
2.2.2	Nichtinvertierender Operationsverstärker	7
2.2.3	Differenzverstärker	7
2.2.4	Instrumentenverstärker	9
2.3	Schaltung des Mikrofonvorverstärkers	10
2.4	Spezifikationen	13
3	Analog-Digital Wandlung	17
3.1	Digitalisierung	17
3.1.1	Dither	18
3.1.2	Überabtastung	19
3.1.3	Noise Shaping	19
3.1.4	Sigma-Delta-Wandler	20
3.1.5	Logik-Pegel	21
3.1.6	I ² S	22
3.2	Auswahl eines geeigneten Wandlers	23
3.2.1	Eigenschaften	25
3.2.2	Taktsignale	27
3.3	Schaltplan mit A/D-Wandler PCM1801	28
4	I²S zu USB	31
4.1	Universal Serial Bus	31
4.2	CP2114 USB-to-I ² S Bridge	33
4.2.1	Interne Signalverarbeitung	33
4.2.2	Evaluationsboard	35

5 Realisierung und Praxis	36
5.1 Simulation und Messungen des Mikrofonvorverstärkers	36
5.2 Analog-Digital-Wandlung und I²S zu USB Konvertierung	39
5.2.1 Lösungsansatz	40
6 Fazit	42
Anhang	47
A Simulation des Vorverstärkers	47
B Messungen des Vorverstärkers	50

Kapitel 1

Einleitung

In der heutigen Zeit ist es eine Selbstverständlichkeit, Audiodaten digital erfassen und bearbeiten zu können. Sämtliche professionelle Studios nehmen zwar vielleicht noch mit einer analogen Konsole auf, die Signale werden anschließend jedoch fast immer mithilfe von Analog-Digital Wandlern digitalisiert und können daraufhin in einer entsprechenden Digital Audio Workstation (DAW) visuell dargestellt, bearbeitet und wiedergegeben werden. Vollständig analoge Bearbeitung findet heutzutage meist lediglich aus nostalgischen Gründen oder persönlicher Begeisterung statt und bringt im Gegensatz zur digitalen Arbeitsweise viele Einschränkungen mit sich.

Im Folgenden soll der Schwerpunkt nicht auf der vielseitigen Technik moderner Tonstudios liegen, sondern vielmehr soll die eigentliche Funktionsweise eines der grundlegendsten Elemente eines jeden Tonschaffenden analysiert werden. Das Ziel ist ein solches Audio-Interface (Hardware, welche zur Kommunikation zweier Geräte dient) von der analogen Signalaufbereitung bis zur letztlichen digitalisierten Form des Signals im Computer zu betrachten und wenn möglich zu realisieren.

Der Aspekt der Reisetauglichkeit und Mobilität spielt für mich ebenfalls eine besondere Rolle. Da ich in naher Zukunft viel Zeit außerhalb Deutschlands verbringen werde, benötige ich ein Interface, welches die Möglichkeit bietet, beispielsweise Interviews mobil mit einer entsprechenden Qualität aufzuzeichnen, sich gleichzeitig als kompakt und robust erweist und sich stets im Rucksack befinden kann ohne es als lästig zu empfinden.

Außerdem kommt die „Rucksack-Größe“ Musikern zugute und bietet die Möglichkeit „on the fly“ im Proberaum aufzuzeichnen. Oft kommt es vor, dass während einer „Jam-Session“ im Proberaum großartige Ideen entstehen, diese jedoch oft nicht festgehalten werden können und schließlich schon bei der nächsten Probe in Vergessenheit geraten sind. Dieses Interface soll also auch mit einem Line-Eingang versehen sein, um Instrumente direkt anschließen und aufnehmen zu können.

1.1 Ziel

Das Ziel dieser Arbeit ist im Wesentlichen ein auf persönliche Anforderungen zugeschnittenes Audio-Interface, welches Professionalität und Reisetauglichkeit kombiniert, zu entwickeln und umzusetzen. Grundlegende Kenntnisse der Elektrotechnik werden hierbei vorausgesetzt und als bekannt angenommen.

Grundsätzlich dient ein Audio-Interface der Kommunikation zwischen zwei Geräten, beispielsweise einem Mikrofon und einem PC oder einem PC und einem Lautsprecher. Hierbei kann es sich um die Aufzeichnung, Wiedergabe, Bearbeitung oder Mischung von Tonsignalen handeln. Wie in Abbildung 1.1 zu sehen ist, setzt sich das Interface aus drei wesentlichen Blöcken zusammen: einem Vorverstärker, einem Analog-Digital Wandler (engl. *Analog-Digital-Converter*, ADC) und einer sogenannten Bridge, welche das Verbindungsstück zwischen ADC und Host System bildet. Der Block „*Mikrofonvorverstärker*“ beschäftigt sich mit der Aufbereitung des

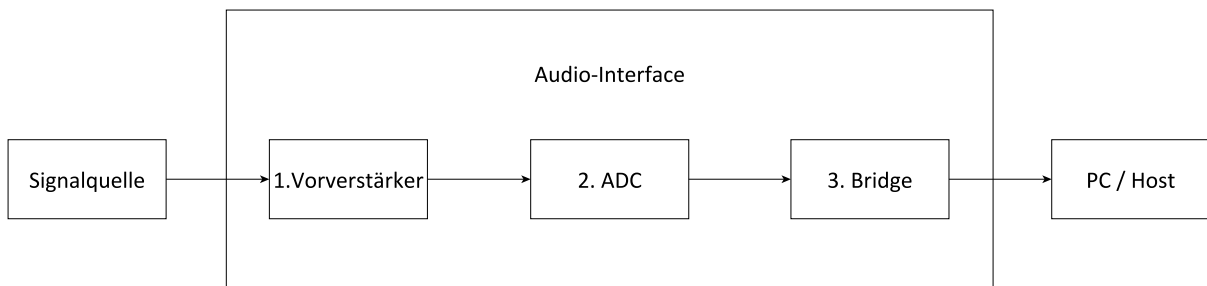


Abbildung 1.1: Signalkette ausgehend von einer Signalquelle bis hin zu einem Host System

analogen Spannungssignals einer externen Signalquelle, wobei das Ausgangssignal idealerweise unverfälscht verstärkt und an die Anforderungen des nachfolgenden ADCs angepasst wird. Dabei dürfen dessen Grenzwerte nicht überschritten werden. Dieser Block beschäftigt sich ausschließlich mit der analogen Aufbereitung des ursprünglich akustischen Tonsignals.

Der zweite wichtige Block widmet sich der Wandlung eines analogen in ein digitales Signal, also der Wandlung des (durch den Vorverstärker in der Spannung angehobenen) kontinuierlichen Signals in ein digitales, diskretes.

Da der vom ADC erzeugte digitale Datenstrom so noch nicht an einen PC übergeben werden kann, benötigt man noch eine weitere Stufe, welche eine Verbindung zwischen ADC und PC schafft und digitalisierte Daten für die Übertragung per (in diesem Fall) USB aufbereitet. Dies wird durch die sogenannte *Bridge* realisiert.

Da das Interface so klein wie möglich sein soll, findet die Digitalwandlung unidirektional statt. Das heißt, dass es lediglich möglich sein wird, das analoge Signal auf ein digitales Speichermedium aufzuzeichnen, nicht jedoch anders herum. Zur Wiedergabe kann die interne Soundkarte des entsprechenden Hostsystems (PC, Tablet, Mobiltelefon) verwendet werden. Ein weiterer Aspekt, welcher der geringen Größe förderlich ist, ist die Verwendung einer XLR/Klinke-Kombibuchse als Eingangsschnittstelle, welche anstelle von separaten Eingängen Platz spart

und das Leiterplattendesign vereinfacht. Mit einem Schalter kann zwischen Mic- und Line-Pegel gewählt werden. Die Verbindung zwischen Interface und PC findet via Universal Serial Bus (USB) statt, da dies das meist verbreitete Bussystem zur Kommunikation von Peripheriegeräten und Host Systemen darstellt.

Kapitel 2

Mikrofonvorverstärker

Die Grundlagen des folgenden Kapitels sind [2] und [11] entnommen.

Ein Mikrofonvorverstärker (engl. *Mic Preamplifier*) hat im Wesentlichen die Aufgabe, die geringe Signalspannung eines Mikrofones zu verstärken. Auf welche Ausgangsspannung verstärkt werden muss, hängt vom anschließenden Schaltungselement in der Kette ab. In diesem Fall stellt dies der Analog-Digital-Wandler PCM1801 der Firma Texas Instruments dar, welcher ein vollausgesteuertes Signal von $2,828 V_{pp}$ (Peak-to-Peak) erwartet (dazu mehr in Kapitel 3). Die wichtigste Rolle spielt in diesem Fall der Instrumentationsverstärker INA163 von Texas Instruments. Um das Signal so unverfälscht wie möglich zu verstärken, ist die äußere Beschaltung von großer Bedeutung.

Im Folgenden wird darauf eingegangen, wie ein Operationsverstärker und Instrumentenverstärker, welche die Grundlage des Vorverstärkers bilden, generell funktionieren. Dabei werden grundlegende Kenntnisse über Transistor-Schaltungen vorausgesetzt.

2.1 Operationsverstärker

„Im Grunde besteht kein Unterschied zwischen einem normalen Verstärker und einem Operationsverstärker. Beide dienen dazu, Spannungen bzw. Ströme zu verstärken. Während die Eigenschaften eines normalen Verstärkers jedoch durch seinen inneren Aufbau vorgegeben sind, ist ein Operationsverstärker so beschaffen, dass seine Wirkungsweise überwiegend durch eine äußere Gegenkopplungs-Beschaltung bestimmt werden kann. Um dies zu ermöglichen, werden Operationsverstärker als gleichspannungsgekoppelte Verstärker mit hoher Verstärkung ausgeführt. Damit keine zusätzlichen Maßnahmen zur Arbeitspunkteinstellung erforderlich werden, verlangt man ein Eingangs- und Ausgangsruhepotential von 0V. Deshalb sind in der Regel zwei Betriebsspannungsquellen erforderlich: eine positive und eine negative.“ [11, S. 509]

Ein Operationsverstärker (OPV) ist also ein Differenzverstärker mit theoretisch unendlicher Verstärkung, welche man als Leerlaufverstärkung (engl. *Open-Loop-Gain*) bezeichnet. Die letztlich resultierende Gesamtverstärkung der Schaltung ist von einer zusätzlichen äußeren Be-

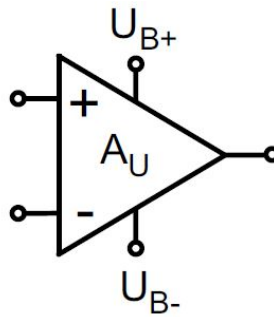


Abbildung 2.1: Gängiges Schaltungssymbol eines idealen Operationsverstärkers mit invertierendem (-) und nichtinvertierendem (+) Eingang, positiver und negativer Betriebsspannung (U_{B+} und U_{B-} und Spannungsverstärkung A_U . [2, S. 238]

schaltung, welche durch ein Rückkopplungsnetzwerk realisiert wird. Diese bezeichnet man als Schleifenverstärkung (engl. *Closed-Loop-Gain*). Produziert werden sie in der Regel in Form eines integrierten Schaltkreises (engl. *Integrated Circuit*, IC), wodurch eine Darstellung auf Transistor-Ebene heutzutage nicht mehr notwendig ist, da die im Datenblatt eines Operationsverstärkers angegebenen Werte ihn hinreichend beschreiben. Wenn im Folgenden die Rede von Operationsverstärkern ist, bezieht sich dies auf den normalen Operationsverstärker oder auch VV-OPV genannt, wobei sich das erste V auf die Spannungssteuerung am invertierenden Eingang (hochohmig) und das zweite V auf die Spannungsquelle am Ausgang (niederohmig) bezieht. Das gängige Schaltungssymbol zeigt Abbildung 2.1, obwohl nach DIN 40900 ein anderes Symbol festgelegt wurde, was jedoch nicht sehr gebräuchlich ist. Er verfügt über einen invertierenden (-) und nichtinvertierenden (+) Eingang, woraus zwei Grundschaltungen resultieren. Dabei beschreibt der Parameter A_U (oft auch G) die Spannungsverstärkung als Verhältnis zwischen Ausgangsspannung U_a und Eingangsspannung U_e :

$$A_U = \frac{U_a}{U_e}. \quad (2.1)$$

Weitere besondere Eigenschaften von Operationsverstärkern sind neben dem großen Eingangswiderstand R_E und geringen Ausgangswiderstand R_A in Tabelle 2.1 aufgelistet, wobei zwischen ideal und real unterschieden wird. Auf die Bedeutung der aufgelisteten Größen wird in Kapitel 2.4 näher eingegangen. Ein Kriterium von Operationsverstärkern ist, dass das Ruhepotential zwischen invertierendem und nichtinvertierendem Eingang annähernd null ist, was bedeutet, dass zwischen beiden Eingängen keine Spannung abfällt $U_{St} = 0$. Ein weiteres Kriterium ist, dass kein Steuerstrom fließt, d.h. es fließt kein Strom in die Eingänge des OPV, da der Eingangswiderstand unendlich groß ist $I_{St} = 0$.

Größe	Idealer OpAmp	Realer OpAmp
Verstärkungsfaktor A_U	∞	$\sim 1.000.000$
Eingangswiderstand R_E	∞	$1M\Omega - 1000M\Omega$
Untere Grenzfrequenz f_{min}	0 Hz	0 Hz
UBGW	∞ Hz	>100 MHz
Gleichtaktverstärkung	0	~ 0.2
CMRR	∞	$\sim 5.000.000$
Rausch- Ausgangsspannung	0 V	$\sim 3\mu V$

Tabelle 2.1: Vergleich typischer Eigenschaften eines ideale und realen OPV

2.2 Schaltungsarten

Das folgende Unterkapitel beschäftigt sich mit den Grundschaltungen von Operationsverstärkern und dem hier verwendeten Instrumentenverstärker.

2.2.1 Invertierender Operationsverstärker

Abbildung 2.2 zeigt die klassische Schaltung eines invertierenden Operationsverstärkers mit Rückkopplungszweig. Dieser definiert über den Widerstand R_2 die Schleifenverstärkung, indem

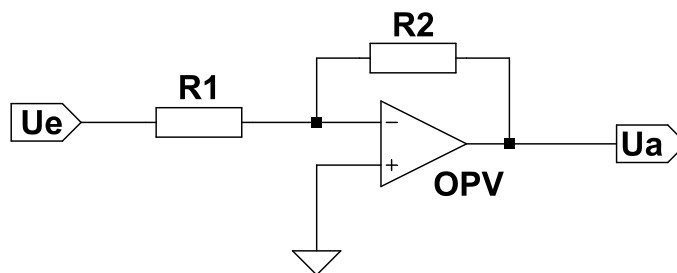


Abbildung 2.2: Grundschaltung eines invertierenden Verstärkers [2, S. 239]

ein Teil ein Teil des Ausgangssignals auf den invertierenden Eingang zurückgeführt wird. Dadurch ist gewährleistet, dass ein steigendes Ausgangssignal dem Anstieg des Eingangssignals entgegenwirkt, wodurch das Ausgangssignal nicht unendlich ansteigen kann. Der invertierende Eingang wird auf Masse gelegt. Außerdem wird die Spannungsverstärkung A_U der invertierenden Grundschaltung durch den Rückkopplungspfad bestimmt und ergibt sich zu

$$A_U = \frac{U_a}{U_e} = -\frac{R_2}{R_1}, \quad (2.2)$$

wobei das negative Vorzeichen eine Phasendrehung des Signals um 180° bedeutet. Die Übertragungskennlinie ist in Abbildung 2.3 dargestellt. Es zeigt auch die maximale Ausgangsaussteuerbarkeit, welche zwischen $U_{B-} < U_a < U_{B+}$ liegt. Wird die positive/negative Grenze erreicht, steigt U_a nicht weiter an und es kommt zur Übersteuerung. Der invertierende Verstärker eignet

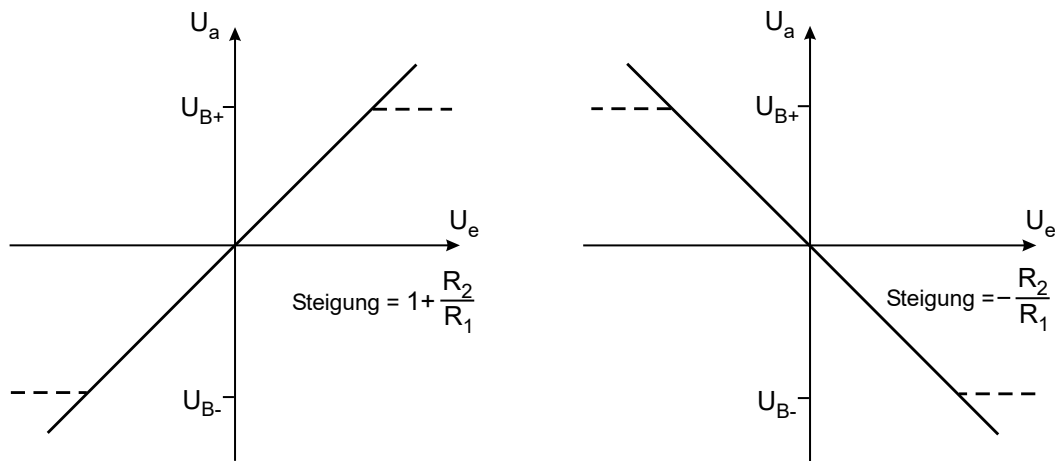


Abbildung 2.3: Übertragungskennlinie eines idealen (durchgezogen) und realen (gestrichelt) nichtinvertierenden (l.) und invertierenden (r.) Verstärkers [2, S. 240]

sich für Filterschaltungen und messtechnische Zwecke, da er auch über die Fähigkeit verfügt, Signale zu dämpfen ($R_1 > R_2$).

2.2.2 Nichtinvertierender Operationsverstärker

Abbildung 2.4 zeigt die Grundsaltung eines nichtinvertierenden Operationsverstärkers. Seine Übertragungskennlinie kann in Abbildung 2.3 betrachtet werden. Die Spannungsverstärkung berechnet sich mithilfe der Spannungsteilerbeziehung

$$U_a = U_e \frac{R_1 + R_2}{R_1} = U_e \left(1 + \frac{R_2}{R_1} \right), \quad (2.3)$$

woraus folgt

$$A_U = \frac{U_a}{U_e} = 1 + \frac{R_2}{R_1}. \quad (2.4)$$

Dieses Schaltungsprinzip eignet sich, wegen seines großen Eingangs- und kleinen Ausgangswiderstand sehr gut als Impedanzwandler und Wechselspannungsverstärker.

2.2.3 Differenzverstärker

Abbildung 2.5 zeigt eine typische Differenzverstärkerschaltung. Auch Subtrahierer genannt, bildet sie eine der relevantesten Grundsaltungen für die symmetrische Signalverstärkung. Hierbei wird lediglich die Differenz der Eingangssignale verstärkt, was für unsere Zwecke einen wesentlichen Vorteil darstellt, da Gleichtaktsignale idealerweise vollständig unterdrückt werden. Die Ausgangsspannung lässt sich nach Aufstellen der eingangs- und ausgangsseitigen

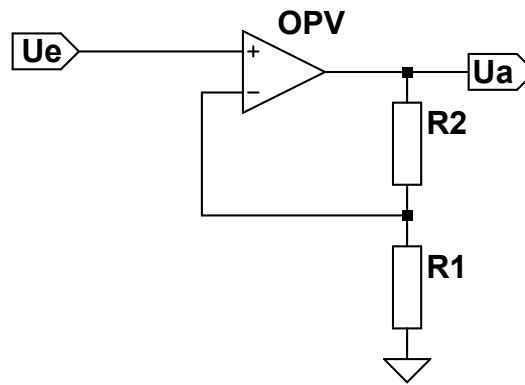


Abbildung 2.4: Grundschtung eines nichtinvertierenden Operationsverstärkers [2, S. 242]

Beziehungen wie folgt berechnen:

$$U_a = -IR_2 + U_+ \quad (2.5)$$

$$U_+ = U_{e2} \frac{R_2}{R_1 + R_2} \quad (2.6)$$

$$I = \frac{U_{e1} - U_+}{R_1}. \quad (2.7)$$

Dies führt schließlich zu

$$U_a = -\frac{R_2}{R_1}(U_{e1} - U_{e2}) = (U_{e2} - U_{e1}) \frac{R_2}{R_1}. \quad (2.8)$$

Da symmetrische Mikrofonsignale stets eine positive und eine negative Signalleitung besitzen, liefert ein Differenzverstärker mit einer Verstärkung von $A_U = 1$ schon die doppelte Ausgangsspannung, wobei Störeinflüsse auf die Signalleitung (z.B. im Kabel) idealerweise neutralisiert werden, da sie gleichphasig am Verstärker anliegen und durch die Gleichtaktunterdrückung

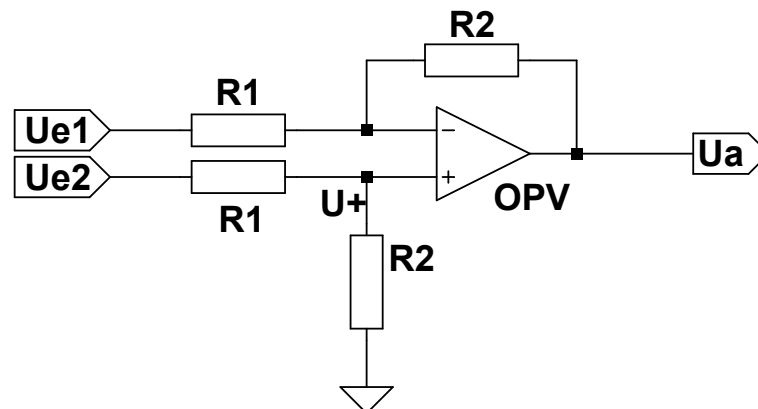
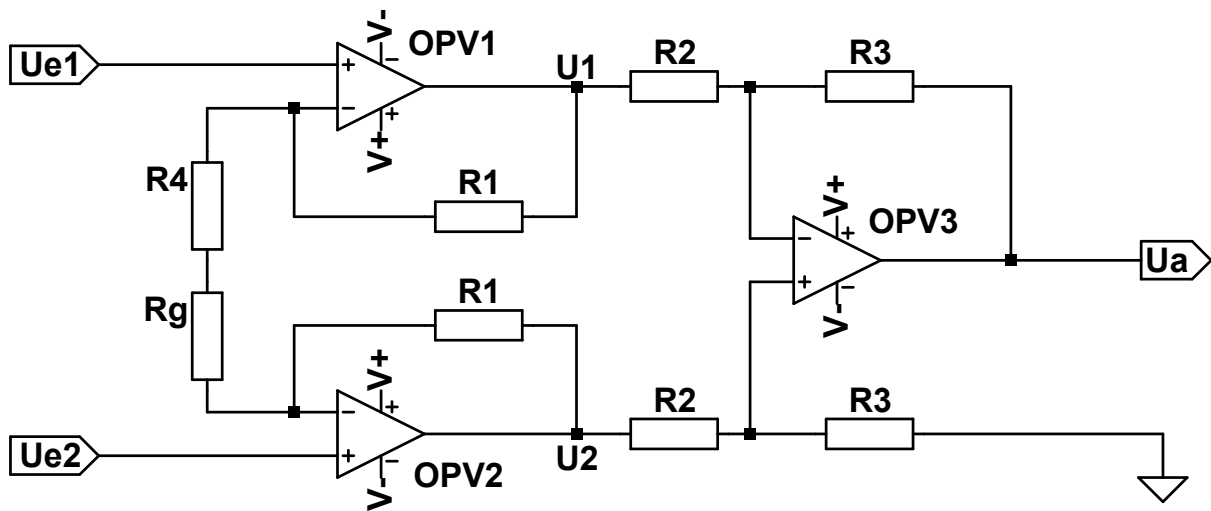


Abbildung 2.5: Grundschtung eines Operationsverstärkers als Differenzverstärker [2, S. 244]

Abbildung 2.6: Prinzipieller Aufbau eines Instrumentenverstärkers ¹

eine Verstärkung von annähernd 0 erfahren (siehe *Kapitel 2.4 Gleichtaktunterdrückung*).

2.2.4 Instrumentenverstärker

Ein Instrumentenverstärker besteht aus einem Netzwerk von mehreren Operationsverstärkern, in diesem Fall drei. Dabei findet die Hauptverstärkung in der ersten Stufe (OPV1 und OPV2) und die Differenzverstärkung beider Signale und Gleichtaktunterdrückung in der zweiten Stufe statt. Ein wesentlicher Vorteil dieser Schaltung liegt darin, dass die resultierende Spannungsverstärkung durch einen einzigen Widerstand eingestellt werden kann, weshalb hierfür ein variabler Widerstand (Potentiometer) verwendet werden sollte. Das Schaltungsprinzip ist dargestellt in Abbildung 2.6.

Nun wollen wir die Funktionsweise etwas genauer betrachten. Zur Vereinfachung wird in der Herleitung der Widerstand R_4 kurzgeschlossen, da er später nur zur Begrenzung der maximalen Spannungsverstärkung benötigt wird: $R_4 = 0$.

Betrachten wir zuerst die linke Hälfte der Schaltung. Da Operationsverstärker einen sehr großen Eingangswiderstand aufweisen, fließt kein Strom in die invertierenden Eingänge von OPV1 und OPV2. Diese Zweige kann man also vereinfacht als Leerläufe interpretieren, wodurch R_g und beide Widerstände R_1 von dem gleichen Strom I durchflossen werden. Daraus folgt

$$U_1 - U_2 = I(2R_1 + R_g). \quad (2.9)$$

Eine weitere Besonderheit von Operationsverstärkern ist, dass durch das Ruhepotential $U_D = 0$ zwischen den beiden Eingängen, am invertierenden Eingang immer die gleiche Spannung anliegt wie am nichtinvertierenden Eingang. Das bedeutet am invertierenden Eingang von OPV1

¹Riskin, Jeffrey R.: <http://www.analog.com/media/en/technical-documentation/application-notes/AN-244.pdf>[PDF-Datei][Stand 06.05.2016]

liegt U_{e1} an und bei OPV2 U_{e2} . Folglich ist

$$I = \frac{U_{e1} - U_{e2}}{R_g}. \quad (2.10)$$

Einsetzen in (2.9) führt zu

$$U_1 - U_2 = \frac{U_{e1} - U_{e2}}{R_g} (2R_1 + R_g) \quad (2.11)$$

$$= (U_{e1} - U_{e2}) \left(1 + \frac{2R_1}{R_g} \right). \quad (2.12)$$

Für die rechte Hälfte der Schaltung ziehen wir uns (2.8) hinzu, wobei sich die Spannungswerte hier jedoch auf U_1 und U_2 beziehen:

$$U_a = (U_2 - U_1) \frac{R_2}{R_1}. \quad (2.13)$$

Nun kann man (2.12) in (2.13) einsetzen:

$$U_a = (U_{e2} - U_{e1}) \left(1 + \frac{2R_1}{R_g} \right) \left(\frac{R_3}{R_2} \right). \quad (2.14)$$

Wenn wie im Folgenden $R_2 = R_3$ ist, ergibt sich daraus für die Spannungsverstärkung

$$A_U = \frac{U_a}{U_e} = 1 + \frac{2R_1}{R_g}. \quad (2.15)$$

Dies zeigt, dass die Schaltung immer eine Spannungsverstärkung von mindestens $A_U = 1$ bewirkt. Außerdem ist nun klar, warum die Spannungsverstärkung über den variablen Widerstand R_g eingestellt werden kann.

2.3 Schaltung des Mikrofonvorverstärkers

Das folgende Unterkapitel beschreibt die (resultierende) Gesamtschaltung des hier verwendeten Vorverstärkers. Als Verstärker wurde der Instrumentenverstärker INA163 von Texas Instruments gewählt, da er sich aufgrund seiner Eigenschaften hervorragend eignet[9]. Abbildung 2.7 zeigt den Aufbau der Schaltung.

Da das Gerät mobilen Ansprüchen entsprechen soll, wurde es darauf ausgelegt, die Betriebsspannung nicht aus einer Steckdose beziehen zu müssen, sondern wird von zwei 9 V Batterien gespeist. Auf die Möglichkeit einer Zuschaltung einer Phantomspeisung (engl. *Phantom Power* von 48 V für Kondensatormikrofone wird bewusst verzichtet. Da eine Betriebsspannung von

$U = \pm 9$ V verwendet wird, bedarf es einer zusätzlichen Spannungsquelle um eine Phantomspannung zu realisieren. Alternativ könnten so genannte „Step-Up Converter“ verwendet werden, welche jedoch meist eine Spule beinhalten und das Schaltungslayout dadurch vergrößern, zusätzlich weisen sie ein großes Gewicht auf. Da die finale Schaltung jedoch klein sein soll, ist dies unerwünscht. Desweiteren muss das Eingangssignal bei der Zuschaltung von 48 V einer Wechsellspannungskopplung unterzogen werden, was im Eingangsbereich einen zusätzlichen Elektrolythkondensator bedeutet. Im Falle eines unausweislichen Bedarfs einer Phantomspannung kann diese durch externe Geräte realisiert werden. Teilweise bieten Mikrofone auch eine mögliche Speisung durch Batterien.

Die Betriebsspannung wird mit den Elektrolythkondensatoren C_5 und C_6 sowie den Keramik-kondensatoren C_7 und C_8 entkoppelt. Dabei bewirken die Elektrolythkondensatoren mit jeweils $10 \mu\text{F}$ eine Glättung von Schwankungen im niederen Frequenz-Bereich, welche durch schnelle Transientenwechsel auf Ausgangsseite entstehen und Transientenströme zur Folge haben. Diese bewirken am Innenwiderstand der Spannungsquelle einen unerwünschten Spannungsabfall. Der Elektrolythkondensator verhindert dies, indem er diese Stromspitzen mit einem Kompensationsstrom bedient. Der $0.1 \mu\text{F}$ Keramikkondensator dient der Filterung von hochfrequentem Rauschen. In der Praxis haben sich diese Kapazitätswerte bewährt.²

Die Widerstände R_3 und R_4 bilden einen Pfad für den eingangsseitigen Ruhestrom (engl. *Bias Current*) des Instrumentenverstärkers gegen Masse. Im Datenblatt wird die Dimensionierung dieser Widerstände mit jeweils $R = 2,2 \text{ k}\Omega$ empfohlen. Wie zuvor erwähnt fließt idealerweise kein Strom in die Eingänge eines Operationsverstärkers, in der Realität treten jedoch Ruhestrome im Bereich von einigen pA bis μA auf, bei INA163 sind es ungefähr $2 \mu\text{A}$. Dieser Ruhestrom kann an externen Impedanzen zu unerwünschten Spannungen führen, die daraufhin verstärkt werden.

Auf Eingangsseite sorgen ein passives Tiefpass- (R_1C_1 und R_2C_2) und Hochpassfilter (C_3R_3 und C_4R_4) für eine Bandbegrenzung des gewünschten Signals. Zur Berechnung der Grenzfrequenzen von passiven Filtern wird folgende Gleichung verwendet:

$$f_g = \frac{1}{2\pi RC}. \quad (2.16)$$

Das Tiefpassfilter dient hierbei dazu, das Auftreten möglicher Aliasartefakte zu verhindern (siehe Kapitel 3.1), wodurch es Frequenzen oberhalb des hörbaren Bereiches ($f_g > 20 \text{ kHz}$) herausfiltert. Die Flankensteilheit von passiven Filtern beträgt dabei 20dB pro Dekade bzw. 6dB pro Oktave. Um ein solches passives Tiefpassfilter 1. Ordnung (auch RC-Glied genannt) zu erzeugen, schaltet man einen Widerstand und einen Kondensator in Reihe. Für eine -3dB Grenzfrequenz von $f_g \approx 33\text{kHz}$ ergeben sich für $R_1 = R_2$ und $C_1 = C_2$ nach Gleichung 2.16 folgende

²Keim, Robert (2015): Clean Power for every IC, Part 1: Understanding Bypass Capacitors <http://www.allaboutcircuits.com/technical-articles/clean-power-for-every-ic-part-1-understanding-bypass-capacitors/> [Stand 04.05.2016]

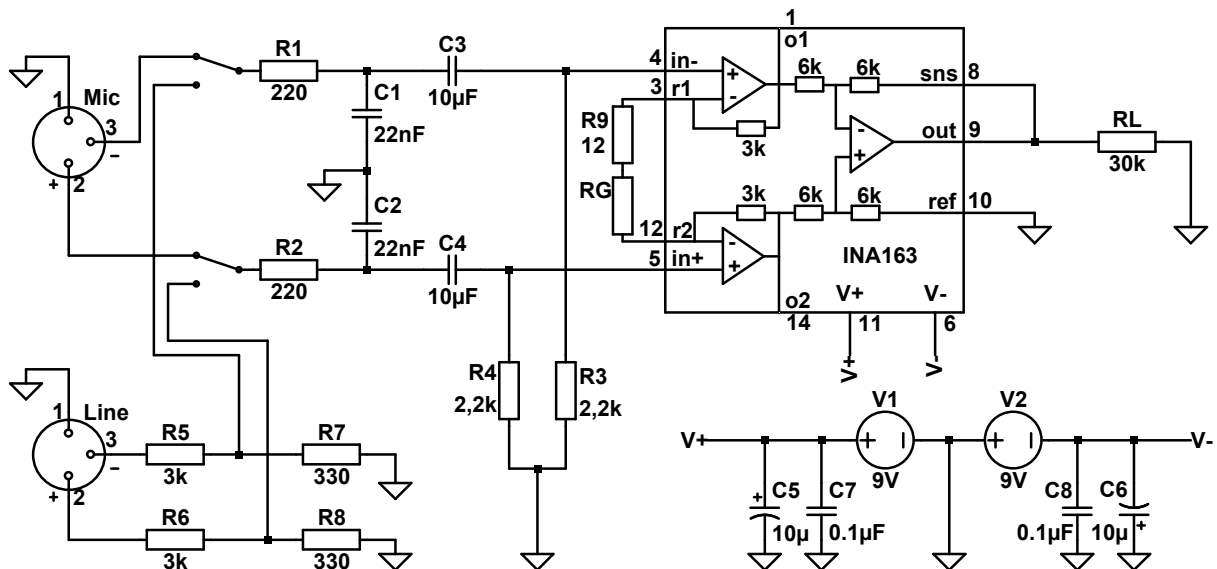


Abbildung 2.7: Schaltung des Mikrofonvorverstärkers mit INA163.

Werte (auch andere Kombinationen sind möglich).

$$22 \text{ kHz} = \frac{1}{2\pi RC} \quad R = R_1 = R_2 = 220 \, \Omega \quad C = C_1 = C_2 = 22 \text{ nF} \quad (2.17)$$

Ein Hochpassfilter besteht analog zum Tiefpass aus der Reihenschaltung eines Kondensators und einem Widerstand. Dieses dient der Entkopplung von Gleichspannungsanteilen und sollte Frequenzanteile unterhalb des hörbaren Bereiches ($f_g < 20 \text{ Hz}$) herausfiltern. Sie soll in diesem Fall circa 7 Hz betragen. Günstigerweise kann dieses Filter mithilfe der beiden Bias-Widerstände R_3 und R_4 realisiert werden, wodurch zusätzliche Widerstände gespart werden können. Der Eingangswiderstand des Instrumentenverstärkers bildet mit R_3 bzw. R_4 eine Parallelschaltung. Da er aber viel größer ist als R_3 und R_4 , kann er zur Berechnung der Filter vernachlässigt werden, denn der resultierende Gesamtwiderstand beträgt nach $R_{ges} = (R_{ein} \cdot R_3)/(R_{ein} + R_3) \approx R_3$. Gemäß (2.16) ergibt sich $C_3 = C_4 = 10 \, \mu\text{F}$. Die Grenzfrequenzen des Hoch- und Tiefpassfilters wurden unter Rücksicht der gebräuchlichen Widerstandswerte festgelegt (E-Reihe aus genormter Folge von Eigenschaftswerten elektrischer Bauteile).

Der Widerstand R_L stellt die Last dar, welcher mit $30 \text{ k}\Omega$ den Eingangswiderstand des Analog-Digital Wandlers PCM1801 widerspiegelt. Die gewünschte Verstärkung wird über die Reihenschaltung $R_g + R_9$ eingestellt und ergibt sich laut Datenblatt zu $A_U = G = 1 + \frac{6000}{R_G}$ (Herleitung siehe Kapitel 2.2.4), wobei $R_G = R_g + R_9$ ist. Dabei muss jedoch berücksichtigt werden, dass sich die Verstärkung auf die Differenz der Signale $U_{e2} - U_{e1}$ bezieht, woraus letztlich die doppelte der angegebenen Verstärkung resultiert. Für die Begrenzung der maximalen Verstärkung wird der Widerstand R_9 und für R_g ein Trimpotentiometer mit $R_g = 1 \text{ k}\Omega$ verwendet, was eine Mindestverstärkung von 16,8 dB zur Folge hat. (Optional kann für R_g ein Trimpotentiometer mit $10 \text{ k}\Omega$ verwendet werden, was eine niedrigere Mindestverstärkung erzielen würde. Jedoch erwies sich dies in der Praxis als unpräzise, da der effektive Arbeitsbereich des Potentiometers

R_G zwischen ungefähr 100Ω und 12Ω liegt.)

Unter der Annahme, dass ein Mikrofon eine symmetrische Spannung von ungefähr $20 \text{ mV}_{\text{pp}}$ ($10 \text{ mV}_{\text{pp}}$ pro Signalleitung) liefert, sollte die Verstärkung unter Berücksichtigung der maximalen Eingangsspannung des ADCs von $U_e = 2,828 \text{ V}_{\text{pp}}$ 150 betragen. Da sich die Ausgangsspannung von Mikrofon zu Mikrofon jedoch unterscheidet, kann die maximale Verstärkung mit gutem Gewissen und unter Rücksicht auf leise Signale auf ungefähr 500 begrenzt werden, was bei $R_g = 0 \Omega$ zu $R_9 = 12 \Omega$ führt. Das Eingangssignal wird über eine kombinierte XLR/Klinke Einbaubuchse eingespeist, wobei mit einem Schalter zwischen Mic- und Line-Eingang selektiert werden kann. In der Audiotechnik gibt es einen hohen Dynamikbereich von Eingangsspannungen, welcher im professionellen Bereich als logarithmisches Spannungsverhältnis in dB_U zur Bezugsspannung von $U_0 = 0,775 \text{ V}$ angegeben wird. Oft sieht man auch dB_V , was im Grunde das gleiche ist, sich jedoch auf die Bezugsspannung $U_0 = 1 \text{ V}$ bezieht. Die Spannungen beziehen sich dabei auf Effektivwerte. Da die Schaltung primär darauf ausgelegt ist, Mikrofonpegel zu verstärken, muss bei Einspeisung eines Line-Signals dieses zuerst gedämpft werden. Dieses entspricht einer Impedanzwandlung durch Spannungsanpassung. Ein guter Kompromiss um Spannungen zwischen dem professionellem Studiopegel $+4 \text{ dB}_U$ (bei dem ARD sogar $+6 \text{ dB}_U$) und dem Instrumentenpegel, welcher zwischen -10 dB_U und -20 dB_U liegen kann, verarbeiten zu können, ist eine Dämpfung von -20 dB_U ($1/10$ der Eingangsspannung) mithilfe eines symmetrischen Spannungsteilers erforderlich, aus

$$U_a = U_e \frac{R_7}{R_5 + R_7} \quad (2.18)$$

ergeben sich die Werte $R_5 = R_6 = 3 \text{ k}\Omega$ und $R_7 = R_8 = 300 \Omega$.

2.4 Spezifikationen

Im Folgenden werden einige typische Spezifikationen im Bezug auf den hier verwendeten Instrumentenverstärker INA163 von Texas Instruments erklärt.

Betriebsspannung

Der INA163 kann mit einer symmetrischen Betriebsspannung im Bereich von $U = \pm 4,5 \text{ V}$ bis $U = \pm 18 \text{ V}$ betrieben werden. In diesem Fall wird eine symmetrische Betriebsspannung $U = \pm 9 \text{ V}$ gewählt, welche durch zwei Batterien realisiert wird.

Ausgangssteuerbarkeit

Im Datenblatt wurde die maximale Ausgangsspannung $U_{a,\text{max}} = U_+ - 2 \text{ V}$ bei $U = \pm 4,5 \text{ V}$ und $U_{a,\text{max}} = U_+ - 1,8 \text{ V}$ bei $\pm 15 \text{ V}$ angegeben (bei negativer Betriebsspannung entsprechend mit Vorzeichenwechsel). Die resultierende maximale Ausgangsspannung dieser Schaltung liegt

für $U = \pm 9 \text{ V}$ also näherungsweise mittig bei $U_{a,max} = U_+ - 1,9 \text{ V}$. Es handelt sich also nicht um einen Rail-to-Rail Verstärker, welcher eine Aussteuerbarkeit bis an die Betriebsspannung erlaubt. Diese Eigenschaft wäre auch überflüssig, da bei der hier verwendeten Betriebsspannung die gewünschte Ausgangsaussteuerbarkeit einen genügend großen Freiraum aufweist, denn das nächste Glied in der Schaltungskette lässt ohnehin lediglich eine maximale Eingangsspannung von $2,828 V_{pp}$ zu.

Gleichtaktunterdrückung (CMR) und Gleichtaktunterdrückungsverhältnis (CMRR)

Legt man an beiden Eingängen eines Differenzverstärkers die gleiche Signalspannung (Gleichtaktspannung) U_e an, so ergibt sich am Ausgang eine ideale Differenzspannung von $U_a = 0$. Da dies für reale Differenzverstärker wegen herstellungsbedingter Bauteiltoleranzen leider nicht zutrifft, ergibt sich eine Spannung von $U_a \neq 0$. Das Verhältnis der Differenzverstärkung A_D zur Gleichtaktverstärkung A_G nennt man CMRR (engl. *Common-Mode Rejection Ratio*), das Maß der Unterdrückung dieser Gleichtaktspannung CMR (engl. *Common Mode Rejection*), welche in dB angegeben wird.

$$CMRR = \frac{A_D}{A_G} = 10^{\frac{CMR}{20}} \quad CMR = 20 \log \left(\frac{A_D}{A_G} \right) = 20 \log(CMRR) \text{ dB} \quad (2.19)$$

Bandbreite und Verstärkungs-Bandbreite-Produkt

Da Operationsverstärker in der Realität immer ein tiefpassartiges Verhalten aufweisen, gelten die vorherig beschriebenen Verstärkungsformeln nur theoretisch. In der Realität sind sie leider frequenzabhängig. Dabei muss zwischen f_t , also der Transitfrequenz ab der keine Verstärkung mehr stattfindet ($A_U = 0 \text{ dB}$) und der Grenzfrequenz f_g unterschieden werden. Letztere bezeichnet die Frequenz ab welcher die Signalamplitude um 3dB pro Oktave abfällt.

$$f_t = f_g A_U \quad (2.20)$$

Dabei entspricht die Transitfrequenz dem Verstärkungs-Bandbreite-Produkt.

Slewrate

Die Slewrate bezeichnet die maximale Anstiegs- bzw. Abfallgeschwindigkeit der Ausgangsspannung, wenn am Eingang ein Sinussignal anliegt, welches den Verstärker vollständig aussteuert, und wird in der Regel in $\text{V}/\mu\text{s}$ angegeben. Sie berechnet sich wie folgt:

$$SR = \left. \frac{\delta U_a}{\delta t} \right|_{max} = 2\pi f \hat{U}_a \quad f_p = \frac{SR}{2\pi \hat{U}_a}, \quad (2.21)$$

wobei f_p der maximalen Frequenz entspricht, die noch ohne Verzerrungen übertragen werden kann. In Abbildung 2.8 sind die praktischen Auswirkungen graphisch dargestellt. Überschreitet

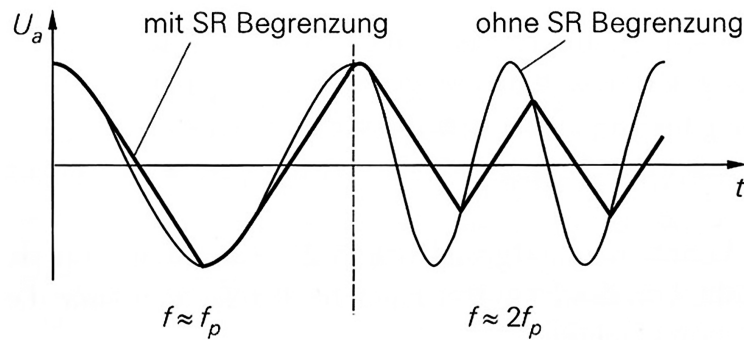


Abbildung 2.8: Auswirkungen bei Überschreitung der Slewrate [11, S. 544]

die Flankensteilheit des Ausgangssignals die der Slewrate, so kann der OPV nicht folgen und eilt ihr geradenartig hinterher. Das Ausgangssignal ähnelt dann einer Dreiecksspannung.

Klirrfaktor und THD+N

Der Klirrfaktor (engl. *Total Harmonic Distortion*, THD) ist ein Maß für den Gehalt unerwünschter harmonischer Verzerrungen eines Signals und wird meist in Prozent angegeben. Er beschreibt das Verhältnis der Effektiv-Spannung aller harmonischer Oberwellen zum Gesamtsignal einschließlich Verzerrungen. Technisch gesehen muss man jedoch zwischen Klirrfaktor k und THD unterscheiden, denn wenn von zweitem die Rede ist, wird die Effektiv-Spannung aller Harmonischen lediglich zur Grundwelle (U_1) ins Verhältnis gesetzt. Diese werden mathematisch wie folgt beschrieben, dabei bezeichnet U_1 die Spannung der Grundschwingung und U_2 bis U_n die harmonischen Überlagerungen.

$$k = \sqrt{\frac{U_2^2 + U_3^2 + \dots + U_n^2}{U_1^2 + U_2^2 + U_3^2 + \dots + U_n^2}} \cdot 100 \quad THD = \sqrt{\frac{U_2^2 + U_3^2 + \dots + U_n^2}{U_1^2}} \cdot 100 \quad (2.22)$$

Berücksichtigt man bei diesem Verhältnis auch den Signalanteil der Rauschspannung, so spricht man von THD+N (THD plus Noise).³

Rauschspannung

Überwiegendes Rauschen in Operationsverstärkerschaltungen tritt aufgrund von thermischem Rauschen der Widerstände auf. Dabei muss man sich vor Augen halten, dass grundsätzlich jeder Widerstand rauscht. Die entsprechende Rauschspannungsdichte ist abhängig vom Widerstandswert und der Bandbreite des Signals, weshalb es sich anbietet, das Signal mit passiven Tiefpassfiltern zu begrenzen. Die Rauschspannungsdichte eines Widerstandes berechnet sich

³Sengpiel Audio: Umrechner von Dezibel (%) und zurück <http://www.sengpielaudio.com/Rechner-klirr.htm>[Stand 04.05.2016]

mit (2.23)

$$V_R = \sqrt{4kTR} \approx 0,13\sqrt{R} \quad \text{in nV}/\sqrt{\text{Hz}}. \quad (2.23)$$

Hierbei entsprechen T der Temperatur in $^{\circ}\text{K}$ und k der Boltzmann-Konstante $k = 1,3807 \cdot 10^{-23}$ J/K. Abbildung 2.9 zeigt einen idealen Operationsverstärker, bei dem die im Datenblatt genann-

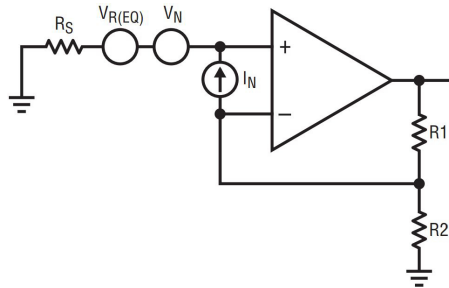


Abbildung 2.9: Betrachtung von Rauschspannung und -strom als externe Quellen eines Differenzverstärkers⁴

ten Rauschquellen als externe Quellen im Eingangsbereich dargestellt werden. V_N bezeichnet hierbei die Eingangs-Rauschspannung (engl. *Voltage Noise*), I_N den Rauschstrom (engl. *Current Noise*) und $V_{R(EQ)}$ die equivalente Eingangs-Rauschspannung mit $R_{EQ} = R_S + R_1 || R_2$. Die eingangsseitige Rauschspannungsdichte kann durch den RMS-Wert aller Rauschquellen zusammengefasst werden.

$$V_N(\text{total}) = \sqrt{V_N^2 + V_{R(EQ)}^2 + (I_N * R_{EQ})^2} \quad (2.24)$$

Die Rauschspannungsdichte auf Ausgangsseite ergibt sich dann einfach aus der eingangsseitigen Rauschspannungsdichte multipliziert mit dem Verstärkungsfaktor. Die Rauschverstärkung kann über das Verhältnis von Eingangs- und Ausgangsrauschspannung bei 1kHz berechnet werden:

$$G_{\text{Noise}} = \frac{U_{a,\text{Noise}}}{U_{e,\text{Noise}}} = \frac{60 \text{ nV}/\sqrt{\text{Hz}}}{1 \text{ nV}/\sqrt{\text{Hz}}} = 60 \quad (2.25)$$

⁴Brisebois, Glen (2005): Op Amp Selection Guide for Optimum Noise Performance <http://cds.linear.com/docs/en/design-note/dn355f.pdf>[PDF-Datei][Stand 04.05.2016]

Kapitel 3

Analog-Digital Wandlung

3.1 Digitalisierung

Die Grundlagen dieses Kapitels sind [3] und [12] entnommen.

Analoge Signale sind zeit- und wertkontinuierlich. Das bedeutet, dass dem Signal zu jedem beliebigen Zeitpunkt ein exakter Wert zugeordnet werden kann. In der digitalen Welt ist das anders. Das analoge Signal muss zunächst zeitlich abgetastet werden, wobei ihm in äquidistanten Zeitabständen endlich viele Stichproben entnommen werden und sich ein zeitdiskretes Signal ergibt. Die Abtastrate f_A (engl. *Sample Rate*) muss nach dem Nyquist-Shannon-Abtasttheorem mindest doppelt so hoch sein, wie die obere Grenzfrequenz f_{max} des abzutastenden Signals:

$$f_A \geq 2 f_{max}. \quad (3.1)$$

In der Audiotechnik ist die obere Grenzfrequenz meist durch das menschliche Gehör festgelegt, welches im besten Fall noch Frequenzen bis 20 kHz wahrnehmen kann. Nach dem Nyquist-Theorem muss die entsprechende Abtastfrequenz also größer als 40 kHz sein. Moderne Geräte arbeiten sogar mit Abtastraten von 44100, 48000, 96000 oder 192000 Hz. „Wird das Abtasttheorem verletzt, ist also die Nyquist-Frequenz kleiner als die maximale Signalfrequenz, so können die Abtastwerte nicht mehr eindeutig einer Signalfrequenz zugeordnet werden (Unterabtastung). Signalanteile oberhalb der Nyquist-Frequenz erscheinen „gespiegelt“ im Frequenzbereich unterhalb der Nyquist-Frequenz (Alias-Effekt)“[3, S. 160]. Um den Alias-Effekt zu verhindern, verwendet man vor der Abtastung ein Tiefpassfilter, welches seine maximale Dämpfung bei der Nyquistfrequenz erreicht haben sollte. Da reale Filter eine endliche Flankensteilheit aufweisen, wird die Abtastrate etwas höher gewählt als die doppelte Signalbandbreite wodurch sich die oben genannten Abtastraten ergeben.

Der zweite wichtige Schritt, welcher letztendlich zu einem digitalen Signal führt, ist der der Quantisierung. Bei der Quantisierung wird jeder bei der Abtastung gewonnene Spannungswert mit einer fein gestuften Kennlinie (Komparator) verglichen und dem nächstgelegenen Vergleichswert als Zweierkomplement zugeordnet. Die Anzahl der Stufen hängt dabei von

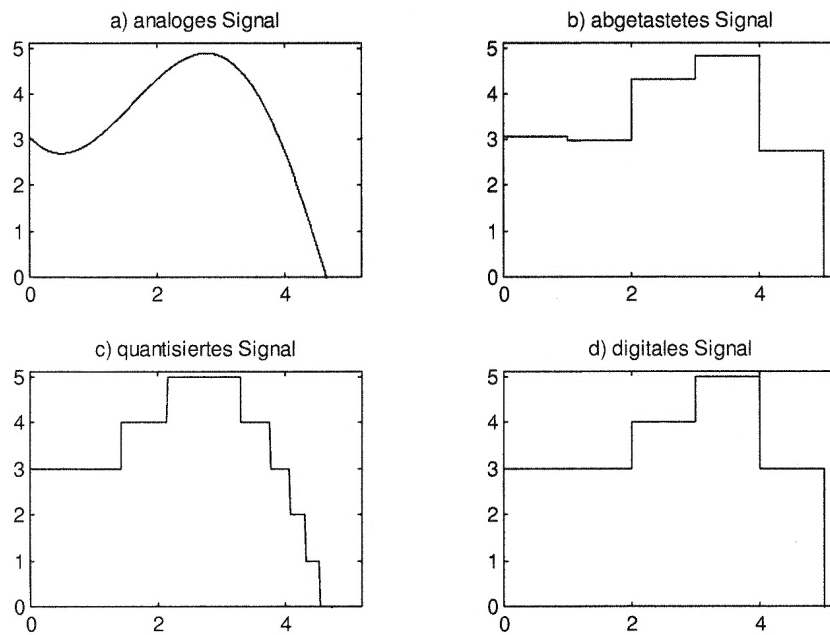


Abbildung 3.1: Beispiel einer Abtastung und Quantisierung eines analogen Signals hin zu einem digitalen [4, S. 15].

der verwendeten Wortbreite M ab, welche meist 16, 24 oder 32 bit beträgt. Bei einer 16-Bit-Quantisierung existieren demnach 65.536 mögliche Werte ($2^{16} = 65.536$). Nun liegt ein zeit- und wertdiskretes digitales Signal vor, welches man als PCM (engl. *Pulse Code Modulation*) bezeichnet. Dieses gilt als verlustfrei, solange die Dynamik, des durch die Amplitudenquantisierung gewonnenen Signals, welche als Signal-Rauschabstand SNR bezeichnet wird, nicht kleiner ist als die des analogen.

$$SNR = 6,02 \cdot M + 1,76 \text{ dB} \quad (3.2)$$

Die durch die Quantisierung entstandenen Rundungsfehler bezeichnet man als Quantisierungsrauschen, welches sich dem digitalen Signal überlagert und im schlimmsten Fall als nichtharmonische Verzerrung wahrgenommen werden kann (wenn das analoge Signal sehr leise ist). Je höher die Wortbreite, desto geringer ist das Quantisierungsrauschen, da die Rundungsfehler zum nächstliegenden Vergleichswert geringer ausfallen.

3.1.1 Dither

Um den unangenehmen Verzerrungen des Quantisierungsrauschens entgegen zu wirken, fügt man dem Signal vor der Quantisierung absichtlich eine Rauschkomponente hinzu, welche die Eigenschaften von Weißem Rauschen aufweist. Dies bezeichnet man als Dither. Besonders wirksam ist Dither bei Kleinsignalamplituden, da es sogar die Aufzeichnung von Signalen ermöglicht, die unterhalb einer Quantisierungsstufe q liegen. In Abbildung 3.2 wird die Wirkungsweise bildlich erklärt. Quantisiert man ein sinusähnliches Signal mit einer Amplitude,

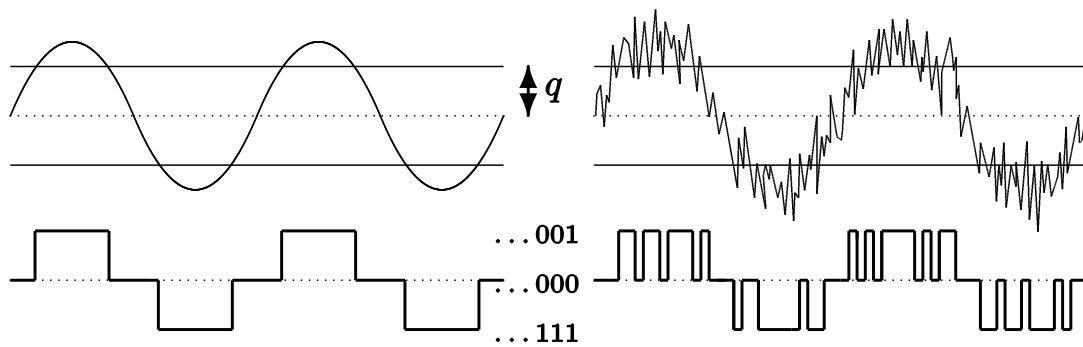


Abbildung 3.2: Links ungedithertes Signal mit einer Amplitude von $1,5q$ vor der A/D-Wandlung, digitales Signal; rechts gedithertes Signal vor der A/D-Wandlung, digitales Signal [3, S. 174].

welche näherungsweise im Bereich einer Quantisierungsstufe liegt, so resultiert aus der Wandlung ein annähernd rechteckförmiges Signal. Fügt man dem Signal vorher jedoch Dither mit der Amplitude einer halben Quantisierungsstufe hinzu, so springt der Quantisierer zufällig um den Signalwert, wodurch der Mittelwert des resultierenden digitalisierten Signals dem originalen eher entspricht. Man könnte also auch von einer Linearisierung reden.

3.1.2 Überabtastung

In der Realität ist es schwer (fast unmöglich) ein Anti-Aliasing Tiefpass zu realisieren, welches seine maximale Sperrdämpfung bei der Nyquistfrequenz erreicht hat, ohne den Frequenzgang des Nutzsignals zu beeinflussen. Um dieses Kriterium zu erfüllen, wird sich der Überabtastung (engl. *Oversampling*) bedient, welche die Abtastrate vervielfacht und es somit ermöglicht die Nyquist-Frequenz zu erhöhen, wodurch einfache Filter verwendet werden können. Ein zusätzlicher Vorteil ergibt sich dadurch, dass die Energie des Quantisierungsrauschens nicht frequenzabhängig ist (sie steigt also nicht mit zunehmender Abtastrate). Die Gesamtenergie kann dadurch auf eine größere Bandbreite verteilt werden, wodurch sie sich im Bereich des Nutzsignals verringert. Pro Frequenzverdopplung kann ein Gewinn des Signal-Rauschabstandes von 3 dB erzielt werden. Nach der digitalen Wandlung muss die Abtastfrequenz jedoch unter Einsatz eines dezimierenden digitalen Filters auf die des Wandlers ausgangsseitig geforderte Abtastfrequenz reduziert werden.

3.1.3 Noise Shaping

Noise Shaping, auch Rauschformung genannt, bezeichnet das Verschieben des Quantisierungsrauschens in einen höheren Frequenzbereich, der für das menschliche Gehör weniger oder im besten Fall garnicht wahrnehmbar ist und spielt eng mit der Überabtastung zusammen. Da durch Oversampling die Nyquist-Frequenz deutlich angehoben wird, entsteht ein Frequenzbereich jenseits von 20 kHz in welche das Quantisierungsrauschen verschoben werden kann, wodurch es im hörbaren Bereich verringert wird. Umgesetzt wird diese Frequenzverschiebung

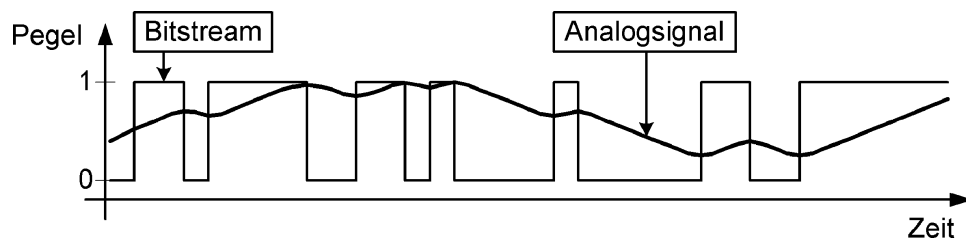


Abbildung 3.3: Bitstream und daraus gefiltertes Analogsignal (hier dargestellt mit nur sehr geringer Überabtastung) [12, S.895].

durch eine Rückkopplung und Filterung des Quantisierungsfehlers, wobei der Fehler vom folgenden Sample subtrahiert wird und sich dadurch ein Anstieg des Quantisierungsrauschens zu hohen Frequenzen ergibt.

3.1.4 Sigma-Delta-Wandler

Der Sigma-Delta-Wandler ist ein differentieller Wandler und heutzutage sehr weit verbreitet. Er arbeitet auf Basis eines 1-Bit-Deltamodulators, dessen Mittelwert dem des analogen Signals entspricht. Dabei wird ein sogenannter Bitstream erzeugt, bei dem jeder Abtastwert durch einen Schwellwert-Quantisierer (Komparator) verglichen und nur noch die Richtung des Signals codiert wird. Eine 1 entspricht dabei einer steigenden Amplitude und eine 0 einer fallenden (siehe Abbildung 3.3).

Da pro Taktschritt lediglich eine Quantisierungsstufenhöhe q verändert werden kann, bedarf es einer Abtastrate, die um ein Vielfaches höher ist als die geforderte Ausgangsabtastrate, wodurch die Verwendung von Oversampling unerlässlich ist. Hierbei tritt allerdings ein Problem auf, das mit dem der Unterschreitung der Slewrates verglichen werden kann. Ist die Signalflanke zu steil, so kann der Deltamodulator ihr nicht folgen, was große Quantisierungsfehler zur Folge hat, welche man als Flankenübersteuerung (engl. *Slope Overload*) bezeichnet. Dieses Problem wird bei dem Sigma-Delta-Wandler mithilfe eines Integrierglieds im Eingangspfad gelöst, welches einen plötzlichen Amplitudensprung in eine stetig ansteigende Flanke glättet. Dies verleiht dem Sigma-Delta-Wandler letztendlich auch seinen Namen: das Delta bezieht sich auf die Differenzbildung und das Sigma auf die Summierung der Abtastwerte durch den Integrator. Durch einen Rückkopplungszweig, bei dem der Bitstream wieder in ein analoges Signal gewandelt (jeder Sigma-Delta-Wandler beinhaltet daher auch immer einen D/A-Wandler) und integriert wird, subtrahiert man das Ausgangssignal vom Eingangssignal. Hier findet die eigentliche Differenzbildung statt (siehe Abbildung 3.4). Dies gewährleistet, dass der Mittelwert des Ausgangsbitstreams sich dem Eingangssignal annähert.

Der Sigma-Delta-Wandler beinhaltet zusätzlich zwei Tiefpässe. Der erste befindet sich am Eingang um die Signalbandbreite auf den hörbaren Bereich zu begrenzen, der zweite dezimiert die Überabtastrate am Ausgang wieder auf die ursprünglich geforderte und demoduliert das PDM- in ein PCM-Signal. PDM steht für Pulsdichtemodulation und bezeichnet das Ausgangs-

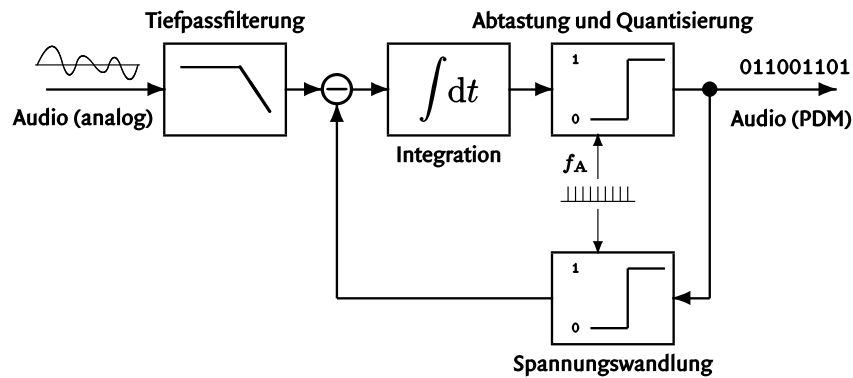


Abbildung 3.4: Funktionsweise eines Sigma-Delta-Wandlers mit Tiefpassfilterung des analogen Signals, anschließender Integration und Quantisierung und Rückkopplungspfad einschließlich Digital-Analog-Wandlung zur Differenzbildung [3, S.180].

signal des Sigma-Delta-Modulators. Dabei ist die Häufigkeit der binären eins proportional zur analogen Signalamplitude, wodurch dessen Signalverlauf sichtbar wird. Moderne Sigma-Delta-Wandler arbeiten meist mit 64- oder 128-facher Überabtastung der nominellen Abtastrate.

3.1.5 Logik-Pegel

Um bei digitalen Geräten wie dem PCM1801 bestimmte Operationsmodi einzustellen, werden oft Logik-Schaltungen verwendet. Dabei werden die Werte 1 (high) und 0 (low) von analogen Spannungen repräsentiert. Die hier verwendeten Bauteile benutzen dafür Schmitt-Trigger, welche als Komparator mit Spannungshysterese arbeiten (siehe Abbildung 3.5). Grundlage dafür ist ein Operationsverstärker mit Rückkopplungspfad zum nichtinvertierenden Eingang, ähnlich der Grundschaltung des invertierenden Verstärkers (siehe Kapitel 2.2), jedoch mit vertauschten Eingängen. Der Schmitt-Trigger arbeitet dabei als Schwellwertschalter, dessen Spannungsschwellen mithilfe der Widerstände R_1 und R_2 eingestellt werden können. Ab einer bestimmten Eingangsspannung springt der Ausgang entweder auf den maximalen oder minimalen Wert, welche dann als logisch 1 oder logisch 0 interpretiert werden kann. Vorteil der Hysterese ist, dass die Ausgangsspannung konstant bleibt solange der Schwellwert des anderen Logik-Pegels nicht überschritten wird, was dem Tiefpassverhalten von langen Kabelstrecken und Überlage-

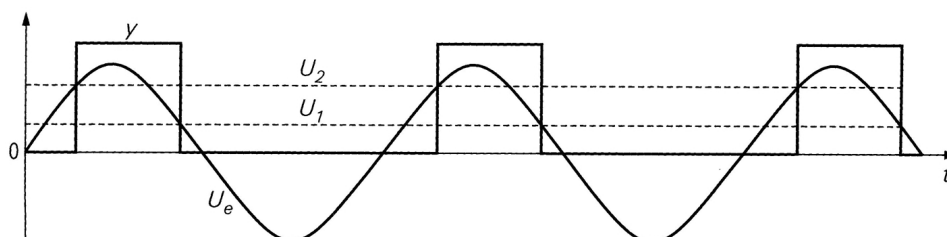


Abbildung 3.5: Funktionsweise eines Schmitt-Triggers bei sinusförmiger Eingangsspannung U_e und den Schwellwerten U_1 und U_2 [11, S. 867].

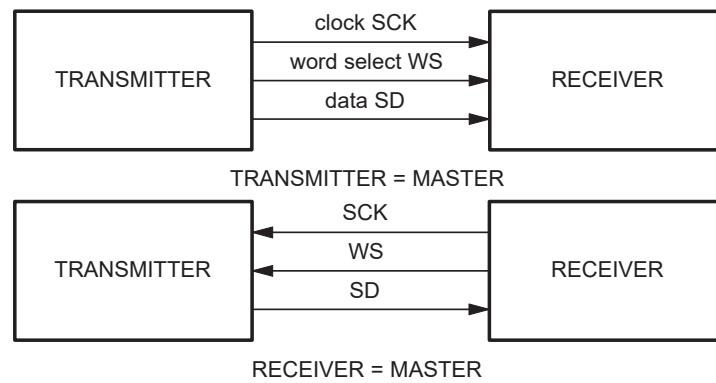


Abbildung 3.6: Senderichtung der Signalleitungen im Master-Modus (oben) und Slave-Modus (unten) [5, S. 1]

rungen von Störsignalen und Rauschen entgegenwirkt. Das resultierende Ausgangssignal entspricht dann wieder einem Rechtecksignal, welches korrekt interpretiert werden kann. [11, S. 867 f.]

3.1.6 I²S

Der Serielle Bus I²S (Inter-IC Sound) ist ein 1986 von Phillips Semiconductors entwickelter Standard zur ausschließlichen Übertragung digitaler Audiodaten (z.B. PCM) und dient der Kommunikation zwischen Integrierten Schaltkreisen. Ein wesentlicher Vorteil liegt darin, dass die Audiodaten und der Takt auf getrennten Leitungen übertragen werden, wodurch das Taktsignal beim Empfänger nicht wie bei anderen seriellen Bussen nachträglich aus dem Datensignal gefiltert werden muss, wodurch Jitterprobleme (Genauigkeitsschwankungen im Übertragungstakt) entstehen können. Abbildung 3.6 zeigt das entsprechende Signalflussdiagramm. I²S besteht im einfachsten Fall aus den folgenden drei Leitungen:

- Serial Clock (SCK)
- Word Select Clock (WS)
- Serial Data (SD)

Dabei bestimmt die Serial Clock SCK (oft auch als Bitclock bezeichnet, BCK) die Taktrate, mit welcher die seriellen Daten übertragen werden. Die Frequenz ergibt sich dabei aus dem Produkt der Abtastrate f_S , der Wortbreite M und der Anzahl der zu übertragenden Kanäle n :

$$SCK = f_S M n \quad (3.3)$$

Die Word Select Leitung, welche meist auch als LRCK bezeichnet wird, unterscheidet zwischen linkem und rechtem Kanal und kennzeichnet den Wortanfang des seriellen Datenstroms. Sie entspricht immer der Abtastrate. Der I²S-Bus erlaubt dabei verschiedene Übertragungsformate, darunter I²S, Left-Justified und Right-Justified. Im I²S Format liegt der größte Unterschied darin, dass das MSB (most significant bit) des folgenden Datenwortes nach Bitwechsel der LRCK Leitung immer um eine Taktperiode von SCK verschoben ist (siehe Abbildung 3.7), was dem

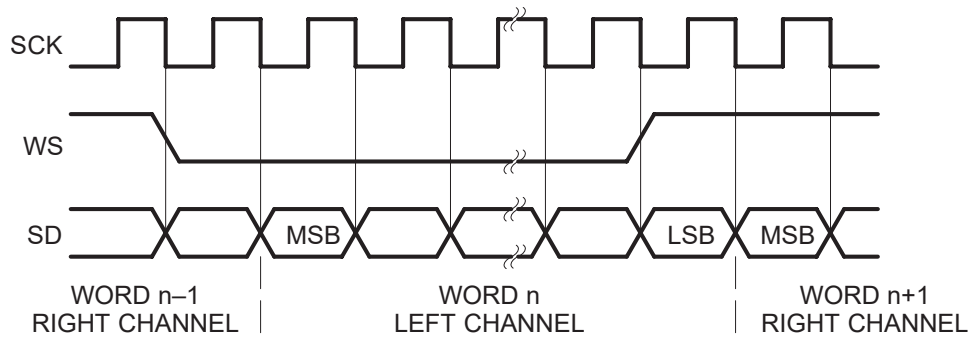


Abbildung 3.7: Zeitliche Taktung der drei Übertragungsleitungen einer I²S Schnittstelle [5, S.1]

Sender eine Vorbereitung zur synchronen Übertragung des folgenden Datenwortes ermöglicht und dem Empfänger Zeit gibt, das vorherige Wort zu speichern und den Eingang zurückzusetzen. Ob die WS Leitung sich dabei mit fallender oder steigender Flanke des SCK Taktes ändert ist nicht relevant. Left-Justified und Right-Justified übertragen das MSB immer unmittelbar nach dem LRCK Wechsel ohne Verzögerung. Der Unterschied dieser beiden liegt wiederum darin, dass bei Erstgenanntem, im Fall von beispielsweise einer Wortbreitenkonvertierung, sich die informationshaltigen Bits links befinden und nullen in Richtung des LSB 'aufgefüllt werden'. Bei Right-Justified wird dementsprechend nach links aufgefüllt.

Die SD-Leitung überträgt letztendlich die PCM-Audiodaten im Zweierkomplement unidirektional. Dabei wird Verwendung des Zeitmultiplexverfahrens (TDM) gemacht, was es ermöglicht Daten von zwei verschiedenen Kanälen auf einer Leitung zu übertragen. Es kommt vor, dass sowohl eine SD-In als auch eine SD-Out vorliegen, sofern das Gerät beides unterstützt. Die seriellen Daten werden immer mit dem MSB zuerst übertragen, wodurch Empfänger und Sender keine Informationen über die Anzahl der zu übertragene Bits des jeweils anderen benötigen. Werden dem Empfänger beispielsweise weniger Bits übertragen als er erwartet, setzt er die fehlenden Bits auf null, empfängt er mehr als erwartet, werden die überschüssigen Bits ignoriert. Um eine Taktsynchronisation auf Empfänger- und Senderseite zu ermöglichen, wird oft noch eine zusätzliche System Clock (SCKI) oder oft auch als Master Clock Leitung (MCLK) bezeichnet, verwendet, aus welcher die oben genannten Takte dann mithilfe von Dezimationsfiltern abgeleitet werden können. Die Pegel High und Low beziehen sich bei I²S auf Spannungen von $< 0,8 \text{ V}$ (0) und $> 2 \text{ V}$ (1), welche mithilfe der Transistor Transistor Logik (TTL) realisiert werden. [5]

3.2 Auswahl eines geeigneten Wandlers

Die Auswahl eines geeigneten Analog-Digital-Wandlers erwies sich anfangs, ähnlich wie bei der des Verstärkers, sehr schwierig. Zahlreiche Hersteller bieten verschiedenste Ausführungen mit unterschiedlichen Eingangs- und Ausgangssignalen an. Da auch der Instrumentenverstärker INA163 von Texas Instruments stammt, bot es sich auch hier an, einen A/D-Wandler von TI zu

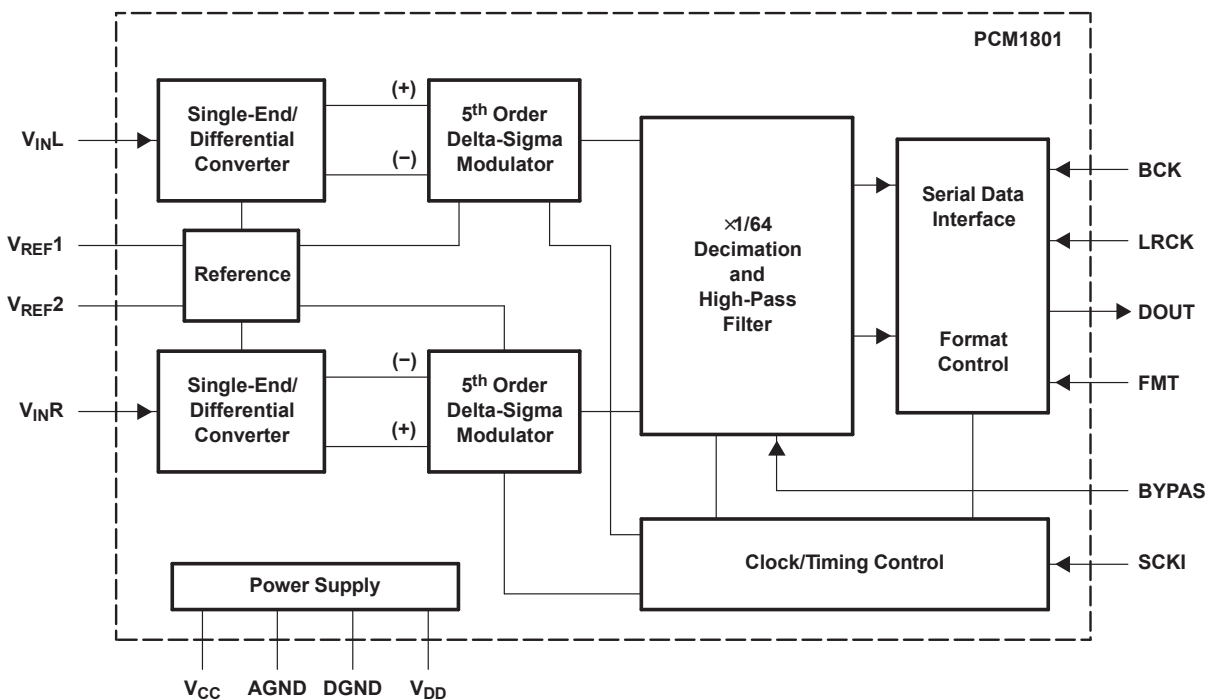
wählen, da deren Bauteile in Deutschland zum einen weit verbreitet und leicht erhältlich und zum anderen entsprechende Parameterbeschreibungen bauteilübergreifend einheitlich gehalten sind. Hinzu kommt die gute und detailreiche Dokumentation innerhalb der Datenblätter.

Die Wahl fiel daher zuerst auf einen Wandler, der sich für die Umsetzung überhaupt als entsprechend kompatibel erweist, da er das Zwischenstück zwischen Vorverstärker und USB-Brücke darstellt.

Auf Seite des Eingangs bot es sich an, sich für einen Single-Ended Input zu entscheiden, der den Ansprüchen der Schaltung genügt. Zwar erreichen differentielle Eingänge im Vergleich eine doppelt so hohe Dynamik und sind weniger stör anfällig, so sind diese Effekte im Hinblick auf die ohnehin hohe Verstärkung und die sehr kurze Leitungslänge vom Vorverstärker zum Wandler in diesem Fall von geringer Bedeutung. Außerdem wurden entsprechende Maßnahmen (z.B. Gleichtaktunterdrückung durch differentielle Eingänge) bereits in der Stufe des Vorverstärkers angewandt. Da sich außerdem alle Bauteile in unmittelbarer Nähe zueinander befinden, ist die Gefahr von äußeren Störeinflüssen gering. Hinzu kommt, dass Bauteile mit Single-Ended Inputs preiswerter sind und weniger Platinenplatz verbrauchen, was bei dem hier entwickelten Endgerät stets eine Rolle spielt.

Wie bereits erwähnt kommunizieren moderne Audiogeräte heutzutage untereinander in der Regel mit dem seriellen Bussystem I²S. Nach der A/D-Wandlung folgt meist ein digitaler Signalprozessor (DSP), welcher das digitale Audiosignal optional aufbereitet und im Anschluss über gängige Schnittstellen (USB, Firewire oder ähnliche) an ein entsprechendes Host-System übertragen soll. In diesem Fall stellt den DSP der Baustein CP2114 dar und soll lediglich die Kommunikation mit einem PC via USB ermöglichen (dazu mehr in Kapitel 4). Ein Analog-Digital-Wandler, der diese Kriterien erfüllt, ist der PCM1801.

Wie wir aber später noch sehen werden, genügt die Annahme nicht, Bauteile seien kompatibel zueinander, nur weil einer der beiden Geräte I²S Daten senden (SD-Out) und der andere empfangen (SD-In) kann. Bei der Auswahl muss größte Rücksicht auf die im Datenblatt unterstützten Taktraten jeder einzelnen Leitung genommen werden. Dies war eine der größten Problematiken während Entwicklung.



B0004-02

Abbildung 3.8: Blockdiagramm des A/D-Wandlers PCM1801 [10, S. 1]

3.2.1 Eigenschaften

Das folgende Unterkapitel beschreibt die wichtigsten Eigenschaften und Parameter des hier verwendeten PCM1801 im Bezug auf den Mikrofonvorverstärker und CP2114.

Betriebsspannung

Digitale Bausteine, wie auch der PCM1801, fordern meist eine analoge (V_{CC}) und digitale (V_{DD}) Betriebsspannung, welche in der Regel zwischen 3,3 V und 5 V liegt. In diesem Fall sollen die Betriebsspannungen V_{CC} und V_{DD} 5 V betragen, wobei die Werte maximale Spannungsschwankungen von $\pm 0,5$ V aufweisen dürfen. Um den Einsatz von zusätzlichen Spannungsquellen zu vermeiden, soll die Versorgung über den USB-Bus stattfinden, welcher eine Spannung von 5V bereitstellt.

Eingangsspannung

Die Vollaussteuerung wird bei dem hier verwendeten Analog-Digital-Wandler bei einer Spitze-Spitze-Spannung (eng. *Peak-to-Peak*) von $2,828 V_{pp}$ erreicht. Das bedeutet, dass die Ausgangsamplitude des Vorverstärkers bei $1,414$ V eine Vollaussteuerung von 0 dBFS (Dezibel Full Scale) bei dem PCM1801 bewirkt. Bei einer Überschreitung dieser Spannung kommt es zu Verzerrungen, da oberhalb kein digitaler Wertebereich existiert, um diese Spannungen zu beschreiben. Das resultierende Signal wird bei 0dBFS „abgeschnitten“ und nähert sich in seiner Form mehr und mehr der eines Rechtecksignals, wobei Oberwellen entstehen, die den Klirrfak-

tor drastisch erhöhen. Die Verstärkung des Vorverstärkers wurde zu diesem Zweck entsprechend variabel dimensioniert und begrenzt (siehe Kapitel 2.3).

Abtastrate, Wortbreite und Verlustleistung

Moderne Standards setzen bestimmte Wortbreiten und Abtastraten voraus. So ist das Standardformat einer CD zum Beispiel 16 bit bei 44,1 kHz und einer DVD meist 24 bit bei 48 kHz oder 96 kHz. 24 bit bei 48 kHz waren anfangs auch die Werte, die bei der Entwicklung angestrebt werden sollten. Im Hinblick auf den CP2114, welcher lediglich eine Abtastrate von 48 kHz bei 16 bit unterstützt, wurde sich jedoch für den PCM1801 entschieden, dessen maximale Wortbreite und Abtastrate der des CP2114 entsprechen. Zwar kann der CP2114 auch Audio-Daten mit 24 bit empfangen, indem er die ersten 16 Bits speichert und die letzten 8 Bits verwirft, jedoch muss die Abtastrate bei 48kHz liegen. Eine höhere Auflösung auf Seite des A/D-Wandlers wäre also nicht von Vorteil.

Dies kommt übrigens auch einer niedrigeren Verlustleistung zugute, denn je höher die Abtastrate ist, unter der ein A/D-Wandler betrieben wird, desto größer ist auch die resultierende Leistungsaufnahme. Im Vergleich zu dem PCM1802, welcher ein Schwesterprodukt der gleichen Serie mit 24 bit bei bis zu 96 kHz ist, weist der PCM1801 circa die halbe Verlustleistung auf. Erwerbliche A/D-Wandler bieten heutzutage meist Spezifikationen an, die oberhalb der

	V_{CC} in V	V_{DD} in V	f_s in kHz	Verlustleistung in mW
PCM1801 (16 bit)	5	5	44,1	90
PCM1802 (24 bit)	5	3,3	44,1	147
PCM1802 (24 bit)	5	3,3	96	176

Tabelle 3.1: Vergleich der Verlustleistung bei höherer Abtastrate, gemessen bei 64-fachen Oversampling bei PCM1801 und 128-fachen Oversampling bei PCM1802.

oben beschriebenen Werte liegen, wodurch der PCM1801 einer der wenigen Wandler ist, der genau diese Kriterien erfüllt. Preislich unterscheiden sie sich wenig.

Insgesamt unterstützt der PCM1801 mögliche Abtastraten von 32 kHz, 44.1 kHz und 48 kHz und Wortbreiten von 16 bit bei I²S und Left-Justified.

Wandlung, Oversampling und Filter

Die digitale Wandlung wird durch einen Sigma-Delta-Wandler fünfter Ordnung durchgeführt, welcher vereinfacht gesagt, vor der Komparatorstufe mit fünf Integrator-Stufen und diversen Rückkopplungspfaden erweitert wurde. Da bei der Verwendung von mehreren Integratoren Phasendrehungen entstehen, werden sie hier mithilfe der Switched-Capacitor-Filter Technik realisiert, auf welche an dieser Stelle aber nicht weiter eingegangen werden soll.¹

¹Markell, Richard (1990): Take the Mystery out of the Switched-Capacitor Filter <http://cds.linear.com/docs/en/application-note/an40f.pdf>[PDF-Datei][Stand 05.05.2016]

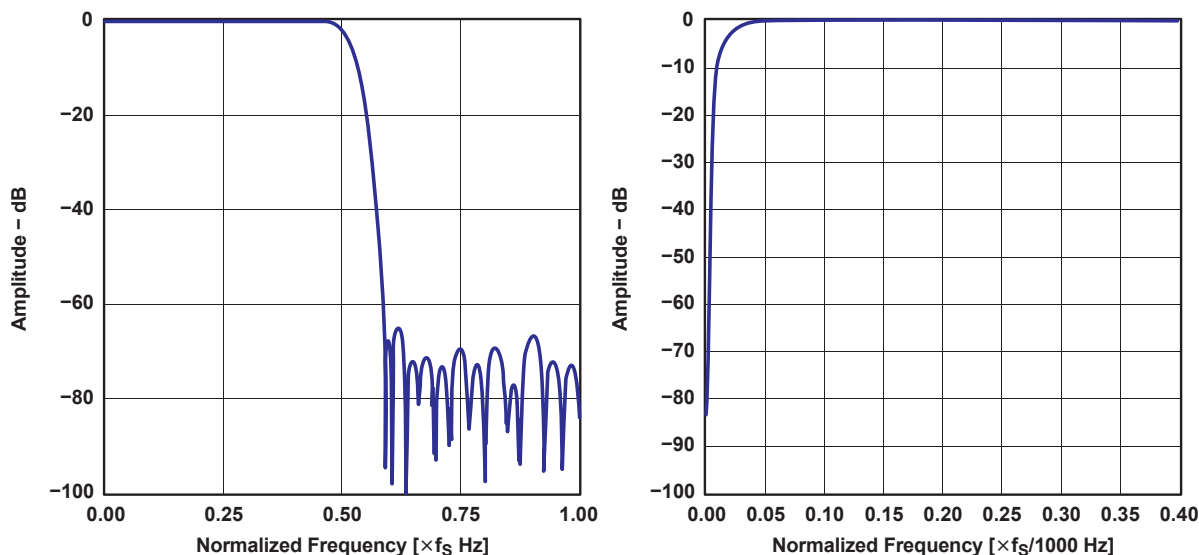


Abbildung 3.9: Sperrdämpfung des Dezimationsfilters links [10, S. 10]; Normalisierter Frequenzgang des digitalen Hochpassfilters rechts [10, S. 11].

Der Sigma-Delta-Wandler arbeitet dabei mit 64-facher Überabtastung, welche aus dem Taktsignal der SCKI mit $256f_S$ (256-fache Abtastfrequenz) gewonnen wird. Dadurch wird die Nyquist-Frequenz für 48 kHz zu 1,536 MHz verschoben, wodurch zur eingangsseitigen Bandbegrenzung ein einfaches passives Tiefpassfilter aus $C = 22 \text{ nF}$ und $R = 220 \Omega$ mit einer Grenzfrequenz von circa 33 kHz verwendet werden kann. Die selbe Frequenz steuert den Dezimationsfilter zur Rückgewinnung der nominellen Abtastrate mit $1/64 f_S$ und weist eine Sperrdämpfung (engl. *Stopband Attenuation*) von -65 dB auf (siehe Abbildung 3.9 links), wobei der Frequenzgang unterhalb der halben Abtastrate (nominelle Nyquist-Frequenz $f_A = 24 \text{ kHz}$) unbeeinflusst bleibt. Des Weiteren sorgt ein internes digitales Hochpassfilter zur Entkopplung von Gleichspannungsanteilen. Der entsprechende Frequenzgang normiert zur Abtastfrequenz $f_S/1000 \text{ Hz}$ ist in Abbildung 3.9 rechts zu sehen. Daraus ist abzulesen, dass die Grenzfrequenz bei einer Abtastrate von 48 kHz bei ungefähr $f_g = 1,2 \text{ Hz}$ liegt (Schnittpunkt bei -3dB und etwa 0,025 Hz normalisierter Frequenz führt zu $48000 \cdot 0,025/1000$) und bei der kleinsten auftauchenden Frequenz eine Dämpfung von -85 dB erreicht wird.

3.2.2 Taktsignale

Der PCM1801 bezieht seine System Clock (SCKI), welche intern mithilfe von verschiedenen ganzzahligen Dezimationsfiltern in andere Taktraten umgewandelt und damit diverse Operationen betrieben werden, immer aus einer externen Quelle und arbeitet ausschließlich als Slave, ein Betrieb als Master ist nicht möglich. Um Verwechslungen zu der System Clock des CP2114 auszuschließen, wird die System Clock folglich als Master Clock (MCLK) bezeichnet. Das MCLK-Signal wird in diesem Fall von dem CP2114 bezogen und dient auch der Synchronisation der beiden Bausteine.

Kompatible Frequenzen von MCLK sind die 256-fache, 384-fache und 512-fache Abtastrate f_S .

Sampling Rate Frequency (kHz)	Master Clock Frequency (MHz)		
	256 f_s	384 f_s	512 f_s
32	8.1920	12.2880	16.3840
44.1	11.2896	16.9344	22.5792
48	12.2880	18.4320	24.5760

Tabelle 3.2: Aus der Master Clock abgeleitete mögliche Abtastraten f_s [10, S. 13]

Die dadurch möglichen Taktfrequenzen sind in Tabelle 3.2 aufgelistet.

I²S Taktraten

LRCK entspricht immer der Abtastfrequenz f_s , sie muss daher 48 kHz betragen. Wird das Left-Justified Audioformat verwendet, unterstützt der PCM1801 als Bitclock die 32-fache, 48-fache oder 64-fache Taktfrequenz des LRCK-Signals, wobei die zwei zuletzt genannten Verhältnisse nur unter einer Master Clock akzeptiert werden, die der 384-fachen Abtastrate akzeptiert werden, nicht jedoch unter der 256-fachen Abtastrate. Das I²S Format unterstützt die 32-fache LRCK-Frequenz nicht. BCK muss in diesem Fall das 32-fache der LRCK-Frequenz betragen, da pro LRCK Taktperiode 16 bit des linken und 16 bit des rechten Kanals übertragen werden müssen. Sie beträgt unter LRCK = 48 kHz demzufolge 1,536 Mhz.

Das einzig kompatible Verhältnis aller Taktsignale liegt letztendlich nur bei einer Master Clock vor, welche der 256-fachen Abtastrate entspricht um eine nominelle Abtastrate von 48 kHz zu gewährleisten. Da das I²S Format nicht die 32-fache Abtastfrequenz unterstützt, muss Left-Justified verwendet werden.

Der CP2114 unterstützt nur Abtastraten von 48kHz und eine Master Clock von 12 MHz oder 12.288 MHz. Die Master Clock muss daher 12.288 MHz betragen, damit die geforderte Abtastrate von 48 kHz erzielt wird, denn MCLK = 12 MHz hätte eine Abtastrate von 46,875 kHz zur Folge.

3.3 Schaltplan mit A/D-Wandler PCM1801

Die resultierende Schaltung ist fast identisch mit der des Datenblatts (siehe [10, S. 17]) und kann in Abbildung 3.10 betrachtet werden. Die gesamte Funktionsweise wird von der Schaltung innerhalb des ICs bestimmt, die äußere Beschaltung dient in diesem Fall lediglich der Kompensation parasitärer Effekte, der Einstellung verschiedener Operationsmodi oder der Bandbegrenzung des Eingangssignals.

Wie auch bei dem Mikrofonvorverstärker, werden auch hier sowohl 0,1 μ F Keramikkondensatoren zur Wechsellspannungsentkopplung und 10 μ F Elektrolythkondensatoren als Puffer der Versorgungsspannungen verwendet.

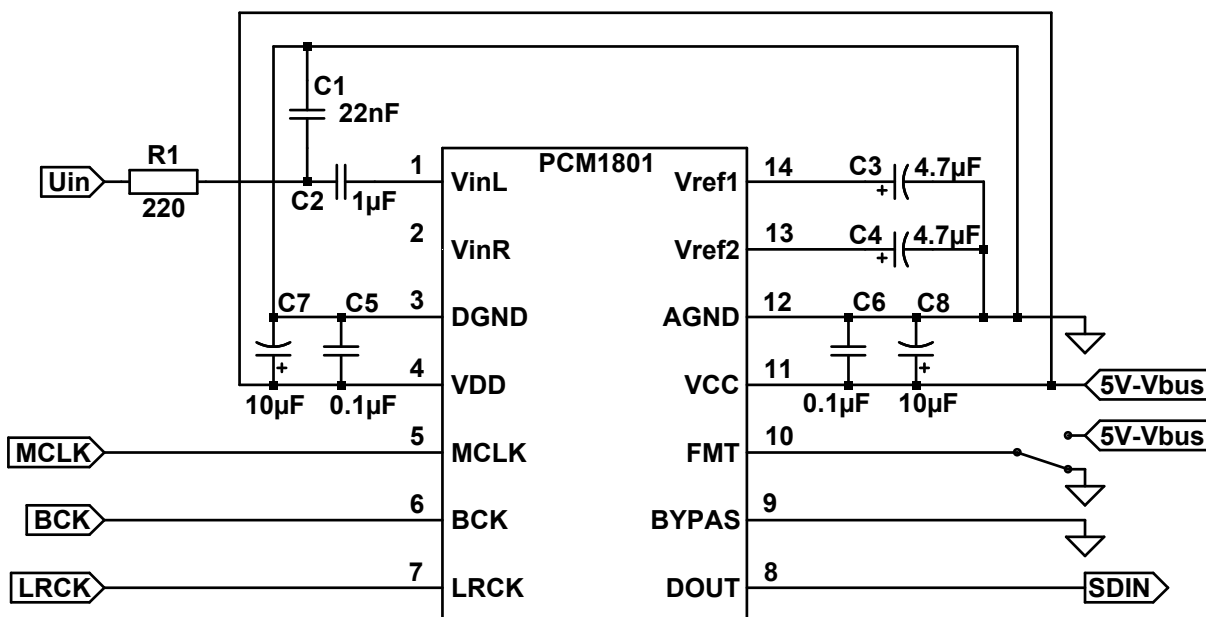


Abbildung 3.10: Finaler Schaltplan der Stufe der A/D-Wandlung mit PCM1801 [10, S. 17].

Desweiteren wird zur zusätzlichen Bandbegrenzung im Eingangssignalweg U_{IN} , welches das Ausgangssignal des Vorverstärkers ist, wieder ein passives Antialiasing-Tiefpassfilter mit einer Grenzfrequenz bei $f_g = 33\text{kHz}$ aus $R_1 = 220\Omega$ und $C_1 = 22\text{nF}$ und ein Hochpassfilter mit einer Grenzfrequenz von $f_g = 5,3\text{Hz}$ aus $C_2 = 1\mu\text{F}$ und dem Eingangswiderstand $R_{in} = 30\text{k}\Omega$ verwendet und schließlich an Pin V_{inL} angelegt. V_{inR} wird nicht verbunden, da die Funktion des Endgerätes, wie bereits erwähnt, auf einen Mono-Betrieb ausgelegt ist. V_{ref1} und V_{ref2} werden über $4,7\mu\text{F}$ Elektrolythkondensatoren ebenfalls mit Masse verbunden, da keine Referenzierung mit einer Offsetspannung vorgesehen ist. Diese Kapazitätswerte werden im Datenblatt empfohlen. Die Pins SCKI, BCK und LRCK arbeiten als Eingänge für die entsprechenden Signale MCLK, BCK und LRCK des CP2114. DOUT sendet den informationshaltigen I²S-Datenstrom an den Eingang SDIN des CP2114.

Die analoge und digitale Masse (AGND und DGND) werden mit einander verbunden. Im Grunde genommen sind sie das gleiche, sie werden jedoch als analoge und digitale Masse bezeichnet, da die Entkopplung so nahe am Eingangspin der Versorgungsspannungen stattfinden soll wie möglich, daher existiert eine für die analoge und eine für die digitale Betriebsspannung. Ähnliches gilt in diesem Fall auch für die Betriebsspannungen V_{CC} und V_{DD} . Sie können von der selben Versorgungsspannung (USB-Bus) bezogen werden und werden deshalb miteinander verbunden.

Data Format

Ob der PCM1801 die Audiodaten als Left-Justified oder I²S ausgeben soll, kann mithilfe des Format-Pins (FMT) festgelegt werden. Left-Justified wird mit einem Low-Pegel ausgewählt, der von einer Schwellspannung von $\leq 0,8\text{V}$ erzeugt wird und daher einfach mit Masse verbunden

werden kann. Die Einstellung des I²S-Formats erfolgt dementsprechend mit einem High-Pegel, welcher bei einer Schwellspannung ab ≥ 2 V erzeugt wird. FMT kann dafür einfach mit V_{DD} verbunden werden. Obwohl in diesem Fall mit Left-Justified gearbeitet werden muss, soll ein Schalter installiert werden, welcher FMT entweder mit GND oder V_{DD} verbindet, um auch zu einem späteren Zeitpunkt noch variabel zwischen beiden Audio Formaten wählen zu können.

Bypass des internen Hochpassfilters

Der interne Hochpassfilter (HPF) zur Entfernung des Gleichspannungsanteils kann optional umgangen werden. Wird der Logik-Pegel Low erzeugt, wird der PCM1801 im normalen Modus, also mit Hochpassfilter betrieben. Bei einer logischen eins wird der HPF umgangen. In diesem Fall ist der HPF jedoch erwünscht, sodass der Pin mit Masse verbunden wird.

Kapitel 4

I²S zu USB

Die Auswahl möglicher „Bridge-Devices“, wie sie oft bezeichnet werden, ist bei weitem nicht so groß wie die der Operationsverstärker oder A/D-Wandler. Deswegen dauerte es auch umso länger einen Ansatz zu finden, die digitalen PC-Audiodaten überhaupt von einem PC interpretierbar zu machen. Unter USB ist es zudem sehr schwierig neue Geräte zu entwickeln, da kein standardisiertes Übertragungsprotokoll existiert (abgesehen von Standardgeräten wie der Maus, Tastatur oder Massenspeicher durch das HID), was zur Folge hätte, dass zusätzlich ein spezieller Treiber entwickelt werden müsste. Der CP2114 schien schließlich fast maßgeschneidert für das vorliegende Problem zu sein, denn er verfügt bereits über entsprechende Treiber und wird unter Windows automatisch als HID (engl. *Human Interface Device*) erkannt und entspricht der „USB Audio Device Class Specification for Basic Audio Devices“¹. Es wird der Transfer von Audio Daten von einem USB-Host zu einem DAC (Digital-Analog-Converter), sowie der entgegengesetzte Datenstrom von einem ADC zu einem USB-Host unterstützt. Somit stellt es schließlich die fehlende Brücke zwischen ADC und PC dar.

4.1 Universal Serial Bus

Bevor näher auf den eigentlichen Schwerpunkt dieses Kapitels eingegangen wird, sollen zuerst einige Spezifikationen des Universal Serial Bus aufgezeigt werden. USB stellt den weltweit meistverwendeten seriellen Bus zur Kommunikation zwischen Peripheriegeräten und Endgeräten dar. Darunter fällt unter anderem der Austausch von digitalen Speicher- und Steuerdaten und die Spannungsversorgung externer Geräte, welche auch einen Ladestrom zum Aufladen von Akkumulatoren bereitstellen kann, wodurch mobile Geräte aufgeladen werden können. Die USB-Schnittstelle verfügt standardmäßig über vier Leitungen, welche als VBUS, GND, D+ und D- bezeichnet werden. VBUS dient dabei der Spannungs-/Stromversorgung und liefert 5 V bei 100 bis 500 mA, GND ist die Masse. D+ und D- stellen die Datenübertragungsleitungen auf symmetrischer Basis dar. Die Brutto-Datenübertragungsrate hängt dabei von der USB-Version

¹USB Implementers Forum (1998): Universal Serial Bus Device Class Definition for Audio Devices http://www.usb.org/developers/docs/devclass_docs/audio10.pdf [PDF-Datei][Stand 05.05.2016]

	USB 1.1	USB 2.0	USB 3.0	USB 3.1
Low-Speed	1,5 Mbit/s	1,5 Mbit/s	1,5 Mbit/s	1,5 Mbit/s
Full-Speed	12 Mbit/s	12 Mbit/s	12 Mbit/s	12 Mbit/s
High-Speed	-	480 Mbit/s	480 Mbit/s	480 Mbit/s
Super-Speed	-	-	5 Gbit/s	5 Gbit/s
Super-Speed+	-	-	-	10 Gbit/s

Tabelle 4.1: Maximale Datenübertragungsrate der USB-Versionen bei verschiedenen Übertragungsmodi²

und dem Übertragungsmodus ab. Bis zur High-Speed Übertragung findet die Leitungscodierung mithilfe des verlustfreien Non-Return-To-Zero-Inverted-Codes (NRZI) statt, wodurch die Symbolrate letztlich der Datenrate entspricht. Der Pegel springt nicht nach jeder 1 wieder auf 0, sondern hält den aktuellen Pegel und wechselt erst bei der nächsten 1. Dabei wird die Codierung der binären 1 als Phasenwechsel innerhalb der Bitzelle umgesetzt [3, S. 208]. Die Symbolrate entspricht dann der Bitrate, was im Vergleich zu anderen Leitungscodes an Bandbreite spart.[3, S. 208]

Eine wichtige Eigenschaft von USB ist, dass jede Version vollkommen abwärtskompatibel ist. Über einen USB 3.0-Port können daher sogar Geräte der Version USB 1.0 betrieben werden, jedoch beträgt die maximale Datenübertragungsrate in diesem Fall der von USB 1.0.

Jede USB Übertragungsart beinhaltet zugleich eine Fehlerdetektion mithilfe einer zyklischen Redundanzprüfung (engl. *Cyclic Redundancy Code*, CRC). Bei jedem Datentransfer wird mithilfe eines Generatorpolynoms, welches sowohl Sender als auch Empfänger kennen, zusätzlich eine vorberechnete Prüfsumme angehängt. Das Polynom aus Datenwort und Prüfsumme muss durch das Generatorpolynom teilbar sein. Der Empfänger kann dementsprechend feststellen ob das Datenwort dem gesendeten entspricht oder Fehler aufgetreten sind. Im Falle eines Fehlers wird der Transfer erneut versucht.

Das Human Interface Device ist eine standardmäßige Geräteklasse innerhalb USB und wird von jedem Betriebssystem unterstützt. Standardgeräte wie Mäuse, Tastaturen und Speichermedien können dadurch ohne zusätzliche Treiber direkt nach der Verbindung arbeiten. Desweiteren unterstützt es bidirektional die Steuerung externer Geräte beziehungsweise die Softwaresteuerung im Host-System durch Knöpfe und Schalter eines externen Gerätes.

USB Audio arbeitet immer mit dem isochronen Transfer, was einen Datenaustausch in „Real-Time“ ermöglicht. Dabei wird unter USB 2.0 vom Host eine festgelegte Bandbreite zur Verfügung gestellt, welche im regelmäßigen zeitlichen Abstand von 125 µs übertragen wird. Die zyklische Redundanzprüfung findet auch hier Anwendung, jedoch kann das Datenpaket im Fall einer Fehlerdetektion nicht erneut gesendet werden.

²Reicheltpedia (2016): USB <http://www.reichelt.de/reicheltpedia/index.php5/USB>[Stand 03.05.2016]

4.2 CP2114 USB-to-I²S Bridge

Der CP2114 bietet weit mehr Funktionen als für das hier entwickelte Audio-Interface nötig sind, weshalb im Folgenden nur auf die notwendigen Funktionen eingegangen wird.

Eine der Kerneigenschaften dieses Bridge-Devices besteht darin, dass es von jedem Host-System, unabhängig vom Betriebssystem, als Gerät der HID- und USB Audio-Klasse standardmäßig erkannt wird, eine spezifische Treiberprogrammierung ist daher nicht von Nöten. Wird es per USB-Kabel an einen PC angeschlossen, so erscheint es beispielsweise unter Windows als Audio Aufnahme- und Wiedergabegerät.

Unterstützt werden ausschließlich Audio Daten mit einer Abtastrate von 48 kHz und einer Wortbreite von 16 bit. Als digitale Audioschnittstelle dient I²S und sowohl das Left-Justified als auch das I²S-Format. Im Gegensatz zum PCM1801 kann der CP2114 nur als Master fungieren.

Die Datenübertragungsrate via USB beträgt nach USB 2.0 Full-Speed bis zu 12 Mbit/s. Benötigt werden für die Übertragung der Audiodaten jedoch nach

$$\text{Bitrate} = \text{Abtastfrequenz} \cdot \text{Wortbreite} \cdot \text{Kanalzahl} \quad (4.1)$$

lediglich 1,536 Mbit/s. [8, S. 42]

Betriebsspannung

Die analoge Spannungsversorgung V_{CC} von 5 V erfolgt über die VBUS-Leitung der USB Schnittstelle. Zusätzlich benötigt der CP2114 auch eine niedrigere digitale Spannungsversorgung V_{DD} , welche ebenfalls von VBUS bezogen und mithilfe eines Spannungsregulierers auf 3,45 V reduziert. Diese dient der Versorgung externen Geräte und wird zusätzlich an den Pin VIO (Digital Port I/O Supply Voltage) angelegt, welche interne Logikschaltungen versorgt.

4.2.1 Interne Signalverarbeitung

Der CP2114 verfügt über einen internen CMOS-Oszillator, der entweder eine Taktfrequenz von 48 MHz oder 49,152 MHz erzeugen kann. Diese Taktfrequenz wird durch einen Dezimationsfilter in ein viertel der ursprünglichen Taktrate zerlegt und kann im Anschluss als USB-Clock oder System Clock (SYSCLK) verwendet werden. Eine Einschränkung ist, dass USB 2.0 immer eine strikte Taktfrequenz von 12 MHz benötigt, was mit der zu gewährleistenden Datenübertragungsrate von 12 Mbit/s zusammenhängt, wobei Abweichungen von maximal $\pm 0,25\%$ toleriert werden.

Die System Clock wird von dem internen Oszillator bereitgestellt, welche unter 49,152 MHz betrieben wird. Die USB Clock wird deshalb von einer externen Taktquelle gespeist, da sie mit 49,152 MHz nicht kompatibel ist. Abbildung 4.1 zeigt alle möglichen Oszillator und Frequenz Kombinationen um die geforderten Taktraten für USB und SYSCLK bereitzustellen. In diesem Fall wird der CP2114 unter Modus 3 betrieben.. Wir haben bereits gesehen, dass der PCM1801

Mode	USB Clock (USBCLK) Source	System Clock (SYSCLK) Source	Int Freq (MHz)	MCLK/LRCK Ratio	Ext Osc Freq (MHz)	Notes
1	Int	Int	48	250	NA	Lowest cost - no external clock required Audio device must support 12.0 MHz MCLK Sync mode: IntOsc adjusted to accommodate clock mismatch
2	Int	Ext	48	256	49.152	Async mode: best audio quality Sync mode: must drop/repeat samples to accommodate clock mismatch
3	Ext	Int	48 49.152	250 256	48	IntOsc frequency dictated by audio device MCLK/LRCK ratio Sync mode: IntOsc adjusted to accommodate clock mismatch
4	Ext	Ext	48	250	48	Audio device must support 12.0 MHz MCLK Async mode: best audio quality Sync mode: must drop/repeat samples to accommodate clock mismatch

Abbildung 4.1: Erlaubte Takteinstellungen für die USB und System Clock [7, S. 21]

zur Realisierung einer nominellen Abtastrate von 48 kHz, eine Master Clock von 12,288 MHz benötigt. SYSCLK muss aus diesem Grund 49,152 MHz betragen. LRCK wird aus MCLK gewonnen und durch einen zusätzlichen Dezimationsfilter durch 250 oder 256 (konfigurierbarer Parameter) geteilt, woraus demzufolge letztlich eine Taktrate von 48 kHz oder 49,152 kHz resultiert. Da die LRCK Frequenz immer der Abtastrate entspricht, muss LRCK 48 kHz sein. Abbildung 4.2 zeigt die Taktsynchronisation und -verhältnisse zueinander und beinhaltet desweiteren die für das hier entwickelte Audio-Interface wichtigsten Elemente. Ein Audio Buffer dient als Zwischenspeicher eingehender und ausgehender PCM Daten der SDO_{UT} und SD_{IN} Leitungen, wobei in diesem Fall lediglich SD_{IN} verwendet wird. Die Bitclock SCK stellt den Takt dar, mit welcher PCM Daten erfasst werden. Sie entspricht immer einem vierzehntel der System Clock, was eine Taktrate von 3,428 MHz oder 3,5109 MHz zur Folge hat. Der Analog-Digital-Wandler PCM1801 benötigt als Bitclock jedoch eine Frequenz von 1,536 MHz, was mit der hier gelieferten SCK-Frequenz nicht gewährleistet ist. Auf das dadurch entstehende Problem wird in Kapitel 5.2 eingegangen.

Tabelle 4.2 fasst die resultierenden Taktkonfigurationen des CP2114 zusammen:

USB-Clock	12 MHz	externer Oszillator mit 1/4 Dezimationsfilter
SYSCLK	49,152 MHz	interner Oszillator
MCLK	12,288 MHz	SYSCLK / 4
LRCK	48 kHz	MCLK / 256
SCK	3,5108 MHz	SYSCLK / 14 → Inkompatibel

Tabelle 4.2: Taktkonfigurationen des CP2114

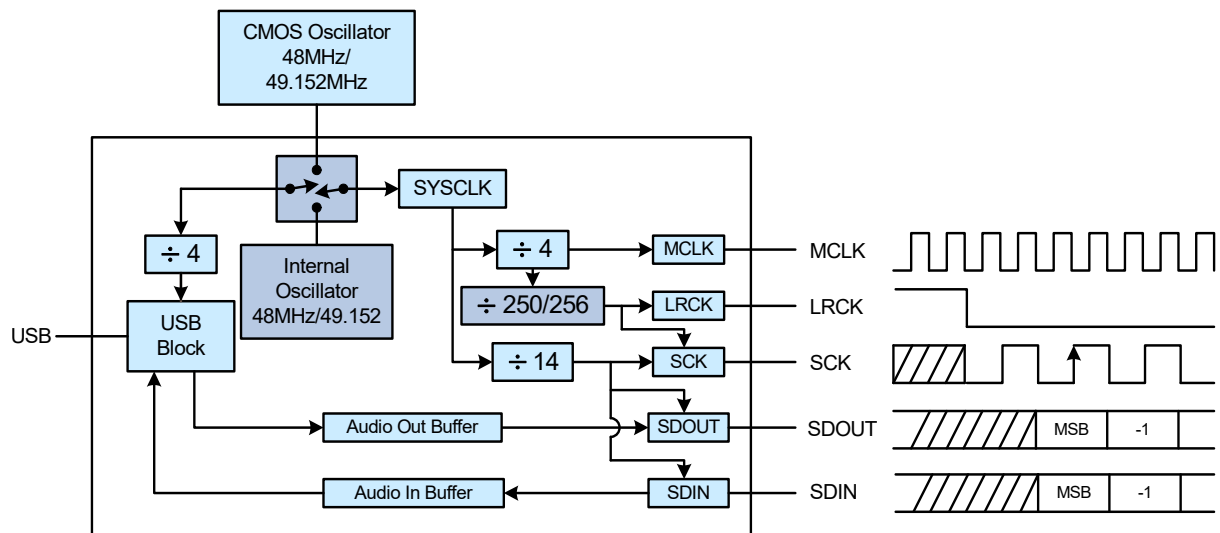


Abbildung 4.2: Blockdiagramm möglicher Taktkonfigurationen des CP2114; konfigurierbare Optionen sind in dunkelblauen Boxen dargestellt [7, S. 22]

4.2.2 Evaluationsboard

Während der Entwicklung bietet es sich an vielen Stellen an, ein entsprechendes Evaluationsboard zu Hilfe zu nehmen. Dies sind präparierte Platinen, auf denen zum einen entsprechende Bauteile vormontiert sind, zum anderen beinhalten sie zusätzliche äußere Beschaltungen und diverse Schnittstellen, um die Eigenschaften und Fähigkeiten eines Bauteils zu testen. Da der CP2114 lediglich in einem QFN-Gehäuse (Quad Flat No Leads) der Maße 5mm x 5mm hergestellt wird, welche für eine Montage mit Hilfe spezieller Lötöfen vorgesehen sind, war die Verwendung eines Evaluationsboards unausweichlich.

Des Weiteren verfügt es über präparierte Anschlusspins, welche das Abgreifen oder Anlegen externer Signalleitungen vereinfachen.

Unter Zuhilfenahme der Software AN721 von Silicon Labs können diverse Bauteilkonfigurationen vorgenommen werden. Diese beinhalten die Einstellung der Taktfrequenz des internen Oszillators, des Dezimationsfilters zur Gewinnung der benötigten weiteren Taktraten, die Auswahl des digitalen Audioformats oder auch des verwendeten Versorgungsstroms, welcher über VBUS bezogen wird. Die Konfigurationsdateien können im Anschluss exportiert und auf weiteren Modellen des verwendeten Bauteils installiert werden. [6]

Kapitel 5

Realisierung und Praxis

Dieses Kapitel beschäftigt sich mit praxisrelevanten Themen, darunter Messungen und aufgetretenen Probleme.

Gehäuse und Adapter

Da der Instrumentenverstärker INA163 und A/D-Wandler PCM1801 lediglich in einer Small Outline (SO) Gehäuseform produziert werden, welche darauf ausgelegt ist, direkt auf einer Platine oberflächenmontiert zu werden, mussten die Bauteile zuerst mit Dual In-Line Package Adaptern erweitert werden um sie auf einem Experimentierboard verwenden zu können.

5.1 Simulation und Messungen des Mikrofonvorverstärkers

Zu Simulationszwecken wurde die Software LTSpice IV der Firma Linear Technology verwendet. Entsprechende Simulationsdateien befinden sich auf der beiliegten CD. Um theoretische und gemessene Werte gegenüberstellen zu können, wird in diesem Thema auf die Simulationen und Messungen zugleich eingegangen.

Ausgewählte Simulationsergebnisse befinden sich in Anhang A, Aufzeichnungen von Messungen mithilfe des Oszilloskops befinden sich in Anhang B.

Zur Durchführung der Messungen wurden folgende Geräte verwendet:

- Tektronix TDS 3014B Digital-Oszilloskop
- PeakTech 3325 Digital-Multimeter
- HAMEG HM8030-6 10 MHz Funktionsgenerator

Da es mit den verwendeten Funktionsgeneratoren nicht möglich war, sie aufeinander zu synchronisieren („triggern“) und daraufhin eines der Signale um 180° in der Phase zu verschieben um ein differentielles Mikrofonsignal zu simulieren, wurde stattdessen in der Messung ein unsymmetrisches Signal mit doppelter Amplitude verwendet.

Variabler Widerstand R_G

Aus Gründen der Übersichtlichkeit, wird die Reihenschaltung bestehend aus R_g und R_9 im Folgenden als Gesamtwiderstand R_G angegeben. In der Praxis ergaben sich für den Widerstandswert des Trimpotentiometers R_g und R_9 folgende Werte:

$$R_{g,max} = 988,6 \, \Omega$$

$$R_{g,min} = 1,1 \, \Omega$$

$$R_9 = 11,3 \, \Omega$$

Frequenzgang

Die Verstärkung wurde bei der Messung so angepasst, dass sich die Ausgangsspannung bei einem Sinussignal von 1 kHz und einer Amplitude von 10 mV auf eine Spitze-Spitze-Spannung von 2,828 V einstellt, was der maximalen Eingangsspannung des PCM1801 entspricht um ihn vollständig auszusteuern. Bei gleich bleibender Verstärkung wurde dann die Ausgangsspannung von Frequenzen im Bereich von 2 Hz bis 100 kHz gemessen. Die Messergebnisse wurden daraufhin in Effektivwerte umgerechnet, deren Spannungspegel in dB_U als Funktion der Frequenz in Abbildung 5.1a graphisch aufgetragen sind. In der Simulation wurde der variable Widerstand

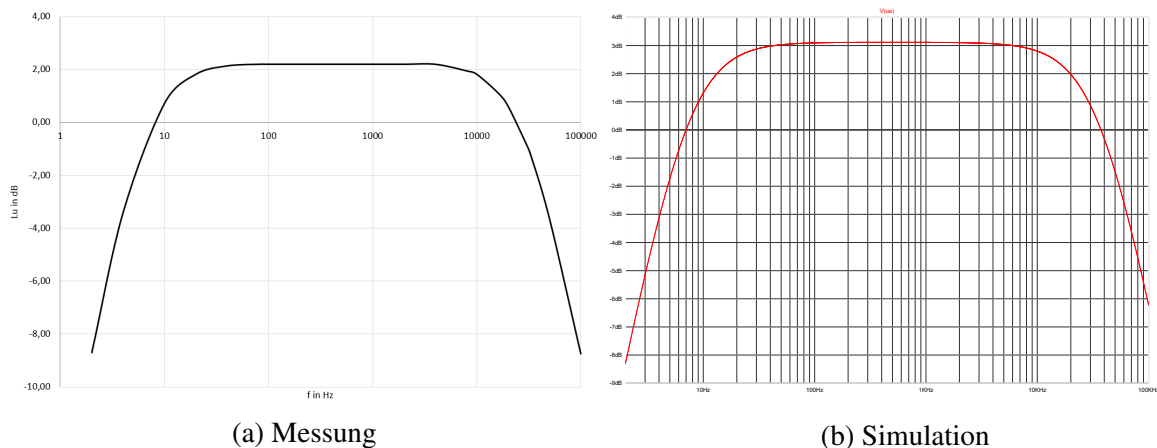


Abbildung 5.1: Frequenzgang bei angepasster Verstärkung um den PCM1801 vollständig auszusteuern

R_g so angepasst, dass er dem der Messung entspricht. Der gemessene wurde dem simulierten Frequenzgang aus Abbildung 5.1b gegenübergestellt. Abgesehen von einer Pegeldifferenz der Maximalpegel von 1 dB, entsprechen die Messungen der Simulation im Rahmen der Toleranzen.

Die untere und obere Grenzfrequenz zeigt Tabelle 5.1. Die gemessenen Grenzfrequenzen entsprechen den berechneten in guter Näherung. Der Bereich von 20 Hz bis 10 kHz weist (bis auf leichte Dämpfungen der äußeren Frequenzgrenzen) einen linearen Frequenzgang auf. Bei 20 kHz besteht eine Dämpfung von -1,6 dB. An dieser Stelle kann über eine Erhöhung der Grenzfrequenz nachgedacht werden. Da das menschliche Gehör Frequenzen dieser Größenordnung

	Messung	Simulation
$f_{g,u}$	7 Hz	7,12 Hz
$f_{g,o}$	~ 30 kHz	36,457 kHz

Tabelle 5.1: -3dB Grenzfrequenz der Messung und Simulation

jedoch ohnehin weniger stark wahrnimmt, ist der Effekt vernachlässigbar.

Ausgangsspannung mit Testsignal

Als Testsignal wurde erneut ein Sinussignal mit einer Frequenz von 1 kHz und einer Amplitude von 10 mV verwendet. Dabei wurde die Ausgangsspannung und der Widerstandswert R_G gemessen um die resultierende Spannungsverstärkung G zu ermitteln (der Index *mess* steht dabei für Messung, *sim* für Simulation).

Die Werte liegen in den erwarteten Toleranzbereichen. Lediglich bei maximaler Verstärkung

	Messung	Simulation	Abweichung	$R_{G,mess}$	$R_{G,sim}$	G_{mess}	G_{sim}
$\hat{U}_{a,max}$	5,12 V	4,45 V	15,06 %	12,4 Ω	12 Ω	512	501
$\hat{U}_{a,min}$	0,062 V	0,0625 V	0,80 %	999,6 Ω	1012 Ω	6,2	6,93
$\hat{U}_{a,PCM1801}$	1,41 V	1,32 V	6,82%	40,7 Ω	41 Ω	141	147

Tabelle 5.2: Mess- und Simulationswerte der Ausgangsspannung \hat{U}_a und R_G und die daraus berechnet Spannungsverstärkung G

tritt eine Abweichung von circa 15 % auf. Dies lässt sich jedoch dadurch erklären, dass in dem Bereich einer hohen Spannungsverstärkung, eine kleine Widerstandsänderung eine hohe Spannungsänderung aufweist. Im Bereich von $R_G = 10\Omega$ bewirkt eine Widerstandserhöhung von einem Ohm schon eine Verringerung der Spannungsverstärkung um 55.

Ausgangsspannung mit symmetrischem Mikrofon

Es wurden zusätzlich Messungen mit dem dynamischen Mikrofon SM58 von Shure durchgeführt. Diese dienen jedoch nur der Demonstration, dass der Vorverstärker auch bei symmetrischen Eingangssignalen funktioniert. Da sich die Eingangsspannung des Vorverstärkers abhängig von der Lautstärke des akustischen Signals, welches in diesem Fall durch Sprache erzeugt wurde, stetig ändert, wurden keine exakten Messwerte erfasst. Jedoch zeigten die Messungen, dass sich der Dynamikumfang der Verstärkung für dynamische Mikrofone eignet. Die Ausgangsspannung konnte durch den variablen Widerstand R_G bei normaler Sprache, auf Spannungen von einigen hundert Millivolt bis zur maximalen Aussteuerung des Vorverstärkers verstärkt werden. Ebenfalls konnte die Verstärkung so angepasst werden, dass die maximale Eingangsspannung des PCM1801 von 2,828 V_{pp} bei Sprachaussteuerung nicht überschritten wird. In

Anhang B befinden sich entsprechende Momentaufnahmen des Oszilloskops bei verschiedenen akustischen Signalen und unterschiedlicher Verstärkung (siehe Abbildung B.8, B.7, B.9 und B.10).

5.2 Analog-Digital-Wandlung und I²S zu USB Konvertierung

Es konnten leider keine Messergebnisse des Analog-Digital-Wandlers und der I²S zu USB Brücke erfasst werden, da in der Endphase des Bearbeitungszeitraumes im Zusammenhang mit der Bitlock SCK ein wesentliches Problem aufgetreten ist. Grund dafür war eine Fehlinterpretation eines im Datenblatt des CP2114 angegebenen Wertes für die Taktrate der Bitclock.

Im Datenblatt wurde angegeben, dass der CP2114 auf den 16 bit oder 24 bit Betrieb eingestellt werden kann, es jedoch nicht wichtig sei, ob 16 oder 24 bit empfangen werden, denn die überschüssigen Bits werden im entsprechenden Fall ignoriert oder wenn mehr Bits erwartet mit 0 gefüllt. Da der CP2114 ohnehin nur Audiodaten mit einer Auflösung von 16 bit ausgeben kann, schien die Einstellung des 16 oder 24 bit Betriebs der Konfiguration des SCK-Taktes zu dienen. Dieser wurde zudem wie folgt beschrieben:

„For sample rate as 32 kHz, each sample has 24 bits in one channel, channel count as 2 (left channel and right channel); therefore the bit clock can be calculated using this equation.

Bit clock = sample frequency · words in a frame · bits in a word = 32K·24·2 = 1.536 MHz = 12.288 MHz/8 ”.¹ Die graphisch dargestellten Zusammenhänge innerhalb der I²S Spezifikationen bestärkten diese Annahme, da dort eine SCK Taktperiode einem SD Bit und eine LRCK Taktperiode der Länge der Anzahl an Bits von MSB bis LSB entsprechen. (siehe [5, S. 1])

Aus diesen Informationen wurde gefolgert, dass sich die SCK-Taktrate schließlich für $LRCK = f_s = 48 \text{ kHz}$, der Wortbreite $M = 16 \text{ bit}$ und 2 kanaliger Übertragung n zu

$$SCK = LRCK \cdot M \cdot n = 48\text{kHz} \cdot 16 \cdot 2 = 1,536\text{MHz} \quad (5.1)$$

ergibt. Der PCM1801 erwartet diesen Takt, wodurch zuerst von einer vollständigen Kompatibilität ausgegangen wurde, was dazu führte, dass das Problem erst spät erkannt wurde. Entgegen diesen Annahmen liefert der CP2114 jedoch immer einen SCK-Takt, welcher $SYSCLOCK / 14$ entspricht, woraus für den SCK-Takt lediglich zwei mögliche Werte resultieren:

$$\frac{48 \text{ MHz}}{14} = 3,4285 \text{ MHz} \quad \frac{49,152 \text{ MHz}}{14} = 3,5108 \text{ MHz}. \quad (5.2)$$

Mit dieser Taktrate ist der PCM1801 jedoch nicht kompatibel (siehe 5.3). Bei weiteren Berechnungen wurde versucht einen möglichen gemeinsamen Wert zu ermitteln, um eine Kom-

¹Jia,Guo (2013): An I2S (Integrated Interchip Sound Bus) Application on Kinetis URL: http://cache.nxp.com/files/32bit/doc/app_note/AN4800.pdf?fp=1&WT_TYPE=Application%20Notes&WT_VENDOR=FREESCALE&WT_FILE_FORMAT=pdf&WT_ASSET=Documentation&fileExt=.pdf[PDF-Datei][Stand 04.05.2016]

	CP2114 liefert	PCM1801 erwartet
MCLK	12,288 MHz	12,288 MHz
LRCK	48 kHz	48 kHz
SCK	3,5108 MHz	1,536 MHz

Tabelle 5.3: Taktsignale von CP2114 gesendet und von PCM1801 erwartet

patibilität zu erreichen, jedoch ergab dies bei zahlreichen Kombinationen aus verschiedenen Abtastraten und Wortbreiten kein Ergebnis, welches gängigen Audioformaten entspricht. Der Grund für eine Wahl dieses SCK Taktes des Herstellers konnte daher leider nicht erschlossen werden.

5.2.1 Lösungsansatz

Eine mögliche Herangehensweise zur Lösung des vorliegenden Problems wäre es, den MCLK Takt mithilfe eines Dezimationsfilters durch beispielsweise ein D-Flip-Flop in eine Taktfrequenz zu wandeln, welche einem achtel der MCLK Frequenz entspricht. Dies hätte eine Frequenz von 1,536 MHz zur Folge, welche an den SCK Pin des PCM1801 angelegt werden könnte. Somit würde zumindest der PCM1801 korrekt arbeiten, denn dieser Takt wäre synchron zu MCLK und LRCK. An dieser Stelle besteht jedoch weiterhin das Problem, dass der CP2114 die durch die SDIN Leitung gelieferten PCM-Daten falsch interpretieren würde, denn die Abtastrate ist um den Faktor 2,286 höher als jene, mit der sie ausgegeben wurden. Jedes Bit würde somit 2,286 mal abgetastet werden und ab dem 16ten Bit die Folgenden bis zum nächsten Flankenwechsel von LRCK, verworfen, was eine erhebliche Verfälschung der Daten zur Folge hätte.

Um dieses Problem wiederum zu kompensieren, könnte ein 16 bit Schieberegister verwendet werden, welches die gespeicherten Bits mit einer Frequenz von 3,5108 MHz ausliest, die Eingangsdaten jedoch nur mit einer Frequenz von 1,536 MHz speichert. Zusätzlich dürfen die gespeicherten Werte nicht kontinuierlich „durchgeschoben“ werden, sondern alle 16 Bits müssen im Schieberegister gespeichert und zeitlich verzögert, mit Flankenwechsel von LRCK, seriell ausgelesen werden. Somit läge das MSB des Datenwortes an erster Stelle an SDIN, welches in Folge bis hin zum LSB gespeichert wird, danach werden laut I²S-Spezifikation alle Bits verworfen bis der nächste Flankenwechsel von LRCK stattfindet.

Alternativ zu einem Schieberegister kann ein FPGA (Field Programmable Gate Array) verwendet werden. Dies sind programmierbare logische Schaltungen, welche oft zur Verarbeitung digitaler Signale verwendet werden. Abgeleitet vom Eingangstakt können davon vielfache Frequenzen erzeugt und somit Daten in einem anderen Takt ausgegeben als sie eingelesen werden. Ein Ansatz wäre einen solchen FPGA so zu programmieren, dass Datenpakete von 16 bit (bzw. 2 Byte) nacheinander abgespeichert und bis zum Flankenwechsel von LRCK zeitlich verzögert werden. Die zeitliche Verzögerung muss nach dem Kehrtwert der Differenz der jeweiligen SCK

Taktraten

$$\frac{1}{SCK_{CP2114} - SCK_{PCM1801}} = \frac{1}{3,5108\text{MHz} - 1,536\text{MHz}} = 506,4 \text{ ns} \quad (5.3)$$

betragen.

Kapitel 6

Fazit

Das Ziel, ein reisetaugliches Audio-Interface zu realisieren, gelang im Rahmen des Bearbeitungszeitraumes leider nicht vollständig. Jedoch führte die intensive Auseinandersetzung mit den Grundlagen der Signalverstärkung zu der praktischen Umsetzung eines eigenständig entwickelten Mikrofonvorverstärkers, welcher professionellen Ansprüchen entspricht, und verhalf zu einem tiefgründigen Verständnis elektrotechnischer Zusammenhänge.

Der Prozess der Analog-Digital-Wandlung wurde analysiert und im Bezug auf andere Glieder der Signalkette dimensioniert, woraufhin eine Auswahl eines geeigneten Wandlers stattfinden konnte.

Das größte Problem bestand letztlich darin, die gewandelten Daten nicht nur an ein Host-System zu übertragen, sondern sie auch als entsprechende Audiodaten interpretieren zu lassen. Zu diesem Zweck erschien der CP2114 anfangs optimal, da er sich unter gängigen Betriebssystemen standardmäßig als USB-Audio Gerät enumeriert und einen Datenaustausch zwischen dem hier entwickelten Interface und einem Host-System ermöglichen sollte. In diesem Zusammenhang war es besonders überraschend, dass eine einzige Abweichung eines Parameters genügen kann, um zwei Bauteile vollständig inkompatibel zueinander zu machen. Diese Schwierigkeit trat im Zusammenhang mit dem seriellen Bus System I²S auf. Auch aus persönlichem Interesse werde ich diesem Problem außerhalb der Bachelorarbeit weiter nachgehen.

Des Weiteren zeigte sich während der praktischen Umsetzung, dass es möglich ist, ein solches Interface in einer reisetauglichen Größe zu gestalten, auch wenn dies leichte Abstriche einiger Funktionen zur Folge hat.

Abschließend lässt sich sagen, dass die Erarbeitung der Thesis dazu führte, nicht nur audiospezifische, sondern generelle Funktionsweisen moderner technischer Geräte nachvollziehen und unter technischem Standpunkt kritisch bewerten zu können.

Abbildungsverzeichnis

1.1	Signalkette ausgehend von einer Signalquelle bis hin zu einem Host System . . .	2
2.1	Gängiges Schaltungssymbol eines idealen Operationsverstärkers mit invertierendem (-) und nichtinvertierendem (+) Eingang, positiver und negativer Betriebsspannung (U_{B+} und U_{B-} und Spannungsverstärkung A_U . [2, S. 238]	5
2.2	Grundschtung eines invertierenden Verstärkers [2, S. 239]	6
2.3	Übertragungskennlinie eines idealen (durchgezogen) und realen (gestrichelt) nichtinvertierenden (l.) und invertierenden (r.) Verstärkers [2, S. 240]	7
2.4	Grundschtung eines nichtinvertierenden Operationsverstärkers [2, S. 242] . . .	8
2.5	Grundschtung eines Operationsverstärkers als Differenzverstärker [2, S. 244]	8
2.6	Prinzipieller Aufbau eines Instrumentenverstärkers ¹	9
2.7	Schtung des Mikrofonvorverstärkers mit INA163.	12
2.8	Auswirkungen bei Überschreitung der Slewrate [11, S. 544]	15
2.9	Betrachtung von Rauschspannung und -strom als externe Quellen eines Differenzverstärkers ²	16
3.1	Beispiel einer Abtastung und Quantisierung eines analogen Signals hin zu einem digitalen [4, S. 15].	18
3.2	Links ungedithertes Signal mit einer Amplitude von $1,5 q$ vor der A/D-Wandlung, digitales Signal; rechts gedithertes Signal vor der A/D-Wandlung, digitales Signal [3, S. 174].	19
3.3	Bitstream und daraus gefiltertes Analogsignal (hier dargestellt mit nur sehr geringer Überabtastung) [12, S.895].	20
3.4	Funktionsweise eines Sigma-Delta-Wandlers mit Tiefpassfilterung des analogen Signals, anschließender Integration und Quantisierung und Rückkopplungspfad einschließlich Digital-Analog-Wandlung zur Differenzbildung [3, S.180]. .	21
3.5	Funktionsweise eines Schmitt-Triggers bei sinusförmiger Eingangsspannung U_e und den Schwellwerten U_1 und U_2 [11, S. 867].	21
3.6	Senderichtung der Signalleitungen im Master-Modus (oben) und Slave-Modus (unten) [5, S. 1]	22
3.7	Zeitliche Taktung der drei Übertragungsleitungen einer I ² S Schnittstelle [5, S.1]	23

3.8	Blockdiagramm des A/D-Wandlers PCM1801 [10, S. 1]	25
3.9	Sperrdämpfung des Dezimationsfilters links [10, S. 10]; Normalisierter Frequenzgang des digitalen Hochpassfilters rechts [10, S. 11].	27
3.10	Finaler Schaltplan der Stufe der A/D-Wandlung mit PCM1801 [10, S. 17].	29
4.1	Erlaubte Takteinstellungen für die USB und System Clock [7, S. 21]	34
4.2	Blockdiagramm möglicher Taktkonfigurationen des CP2114; konfigurierbare Optionen sind in dunkelblauen Boxen dargestellt [7, S. 22]	35
5.1	Frequenzgang bei angepasster Verstärkung um den PCM1801 vollständig auszusteuern	37
A.1	Frequenzgang des in LTSpice simulierten Vorverstärkers	47
A.2	Maximale Verstärkung des in LTSpice simulierten Vorverstärkers	48
A.3	Minimale Verstärkung des in LTSpice simulierten Vorverstärkers	48
A.4	Für PCM1801 angepasste Verstärkung des in LTSpice simulierten Vorverstärkers	49
B.1	Testsignal: Sinussignal mit einer 10mV Amplitude	50
B.2	Ausgangssignal mit angelegtem Testsignal bei maximaler Verstärkung, unsymmetrisch	51
B.3	Ausgangssignal mit angelegtem Testsignal bei minimaler Verstärkung, unsymmetrisch	51
B.4	Ausgangssignal mit angelegtem Testsignal bei angepasster Verstärkung für die maximale Eingangsspannung des PCM1801, unsymmetrisch	52
B.5	Ausgangssignal mit angelegtem Testsignal am Line-Eingang bei angepasster Verstärkung für die maximale Eingangsspannung des PCM1801, unsymmetrisch	52
B.6	Ausgangssignal ohne angelegtes Eingangssignal bei maximaler Verstärkung	53
B.7	Ausgangssignal mit angeschlossenem Mikrofon Shure SM58, Sprache mit gehaltenem tieffrequenten Ton	53
B.8	Ausgangssignal mit angeschlossenem Mikrofon Shure SM58, Sprache mit gehaltenem hochfrequenten Ton	54
B.9	Ausgangssignal mit angeschlossenem Mikrofon Shure SM58 bei minimaler Verstärkung, Sprache	54
B.10	Ausgangssignal mit angeschlossenem Mikrofon Shure SM58 bei maximaler Verstärkung, Sprache mit gehaltenem tieffrequenten Ton	55

Tabellenverzeichnis

2.1	Vergleich typischer Eigenschaften eines ideale und realen OPV	6
3.1	Vergleich der Verlustleistung bei höherer Abtastrate, gemessen bei 64-fachen Oversampling bei PCM1801 und 128-fachen Oversampling bei PCM1802. . .	26
3.2	Aus der Master Clock abgeleitete mögliche Abtastraten f_s [10, S. 13]	28
4.1	Maximale Datenübertragungsrate der USB-Versionen bei verschiedenen Übertragungsmodi ³	32
4.2	Taktkonfigurationen des CP2114	34
5.1	-3dB Grenzfrequenz der Messung und Simulation	38
5.2	Mess- und Simulationswerte der Ausgangsspannung \hat{U}_a und R_G und die daraus berechnete Spannungsverstärkung G	38
5.3	Taktsignale von CP2114 gesendet und von PCM1801 erwartet	40

Literaturverzeichnis

- [1] GAD, Horst ; FRICKE, Hans: *Grundlagen der Verstärker*. Vieweg+Teubner Verlag, 2013
- [2] GÖBEL, Holger: *Einführung in die Halbleiter-Schaltungstechnik*. 5. Springer Vieweg, 2014
- [3] GÖRNE, Thomas: *Ton-Technik*. 4. Hanser Fachbuchverlag, 2015
- [4] MEYER, Martin: *Signalverarbeitung*. 7. Springer Vieweg, 2014
- [5] PHILIPS SEMICONDUCTORS: *I²S bus Specification*. <https://sparkfun.com/datasheets/BreakoutBoards/I2SBUS.pdf>. Version: 1986
- [6] SILICON LABS: *CP2114-EK Evaluation Kit User's Guide*. <https://www.silabs.com/SupportDocuments/TechnicalDocs/CP2114-EK.pdf>. Version: 2012
- [7] SILICON LABS: *CP2114 Single-Chip USB Audio to I²S Digital Audio Bridge*. <https://www.silabs.com/SupportDocuments/TechnicalDocs/CP2114.pdf>. Version: 2014
- [8] STEPPAT, Michael: *Audioprogrammierung: Klangsynthese, Bearbeitung, Sounddesign*. Carl Hanser Verlag GmbH Co KG, 2014
- [9] TEXAS INSTRUMENTS: *INA163 Low-Noise, Low-Distortion Instrumentation Amplifier*. <http://www.ti.com/lit/ds/symlink/ina163.pdf>. Version: 2005
- [10] TEXAS INSTRUMENTS: *PCM1801 Single-Ended Analog-Input 16-Bit Stereo Analog-To-Digital Converter*. <http://www.ti.com/lit/ds/symlink/pcm1801.pdf>. Version: 2007
- [11] TIETZE, Ulrich ; SCHENK, Christoph ; GAMM, Eberhard: *Halbleiter-Schaltungstechnik*. 14. Springer Vieweg, 2012
- [12] WEINZIERL, Stefan: *Handbuch der Audiotechnik*. Bd. 1. Springer-Vieweg, 2008

Anhang A

Simulation des Vorverstärkers

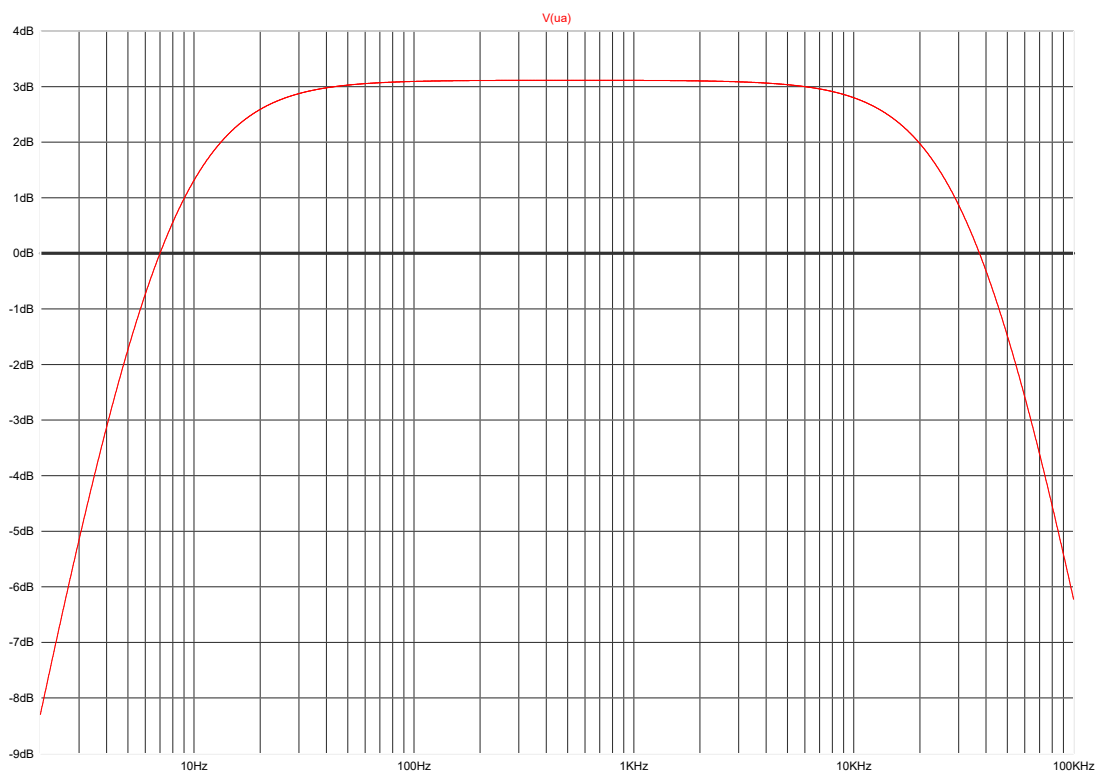


Abbildung A.1: Frequenzgang des in LTSpice simulierten Vorverstärkers

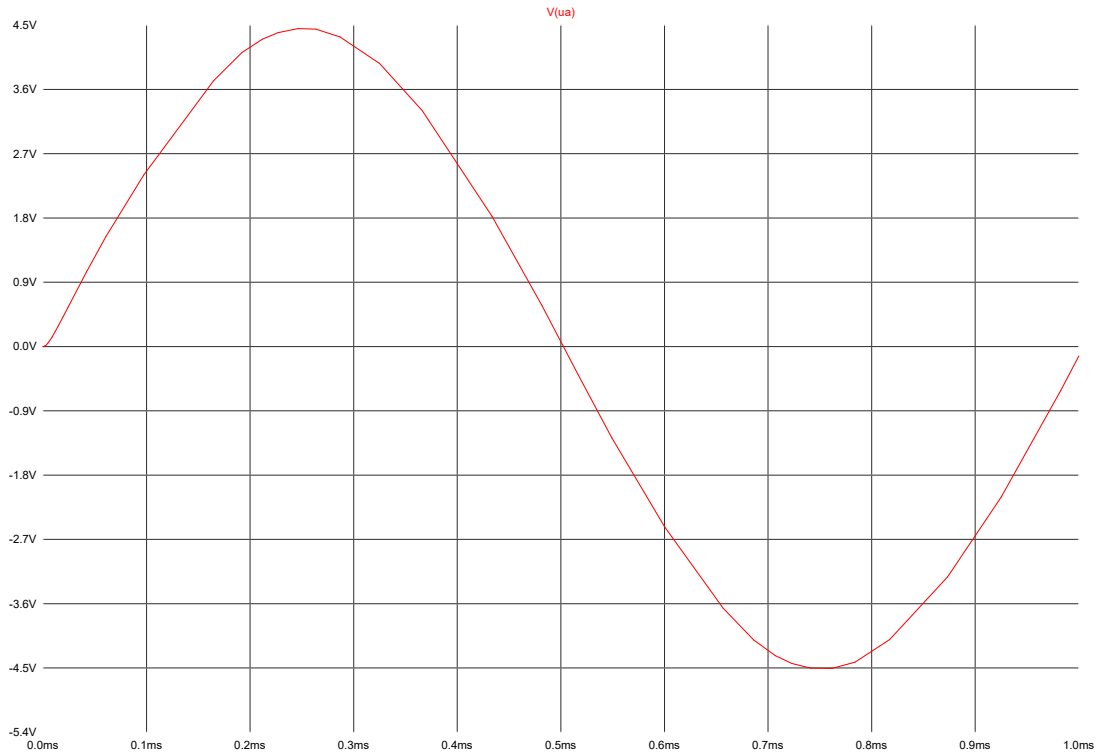


Abbildung A.2: Maximale Verstärkung des in LTSpice simulierten Vorverstärkers

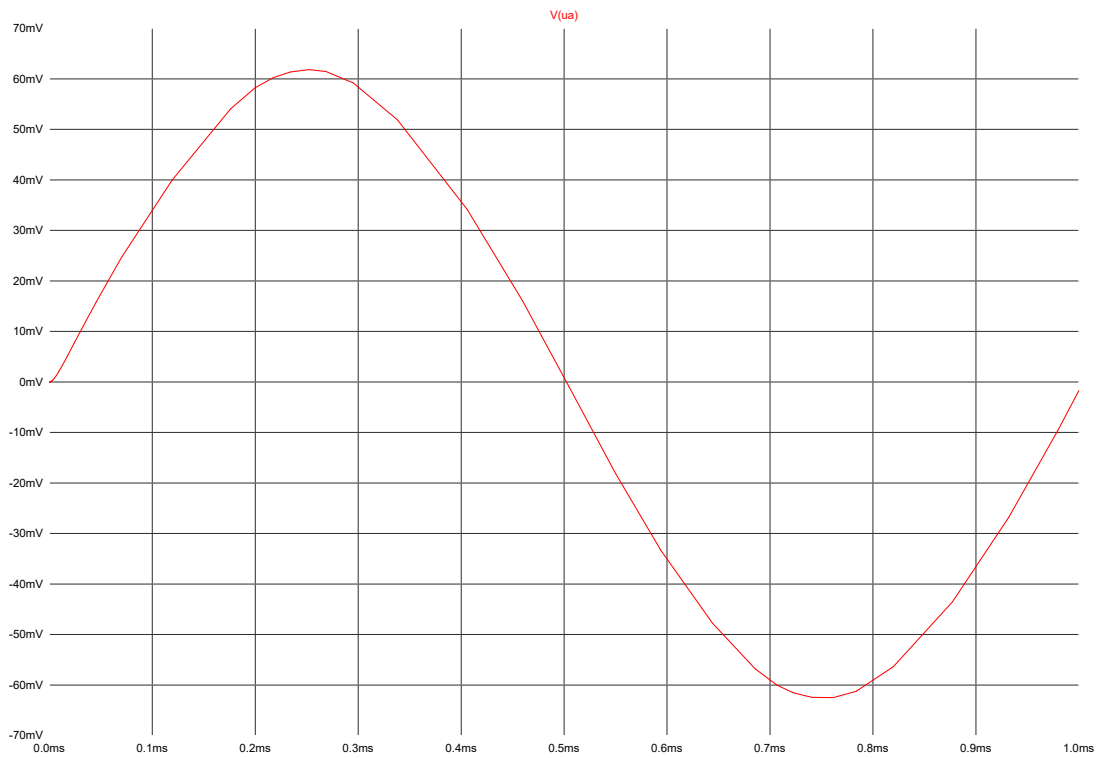


Abbildung A.3: Minimale Verstärkung des in LTSpice simulierten Vorverstärkers

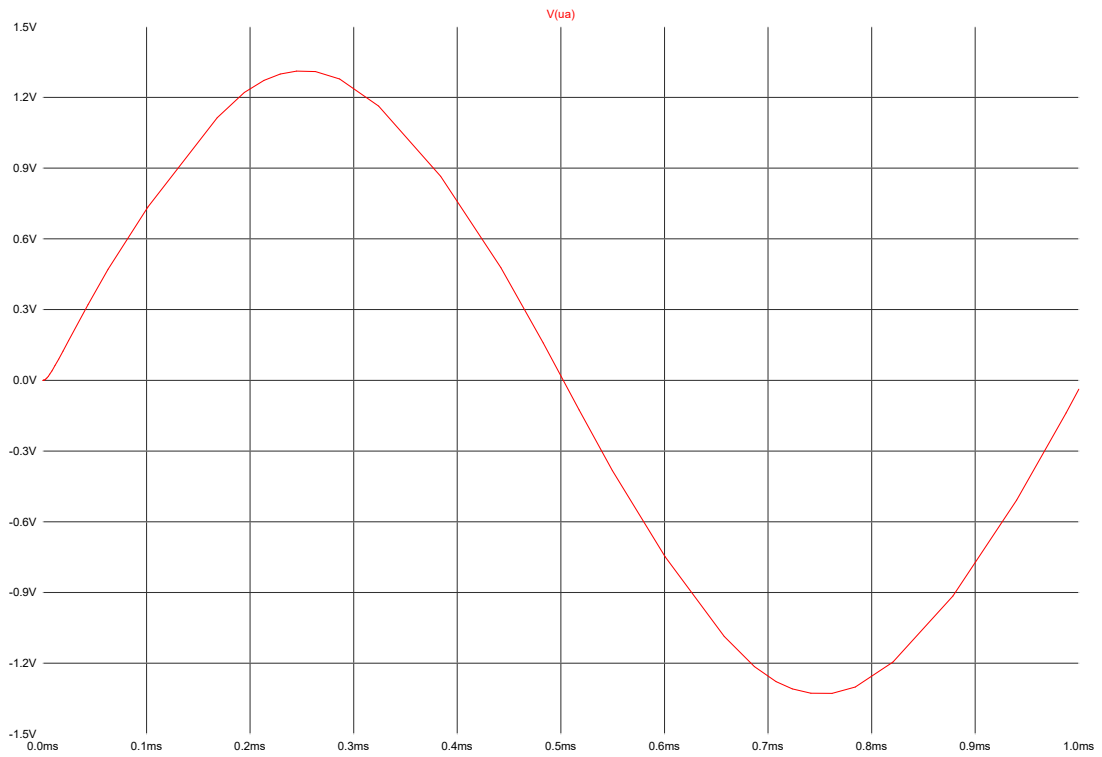


Abbildung A.4: Für PCM1801 angepasste Verstärkung des in LTSpice simulierten Vorverstärkers

Anhang B

Messungen des Vorverstärkers

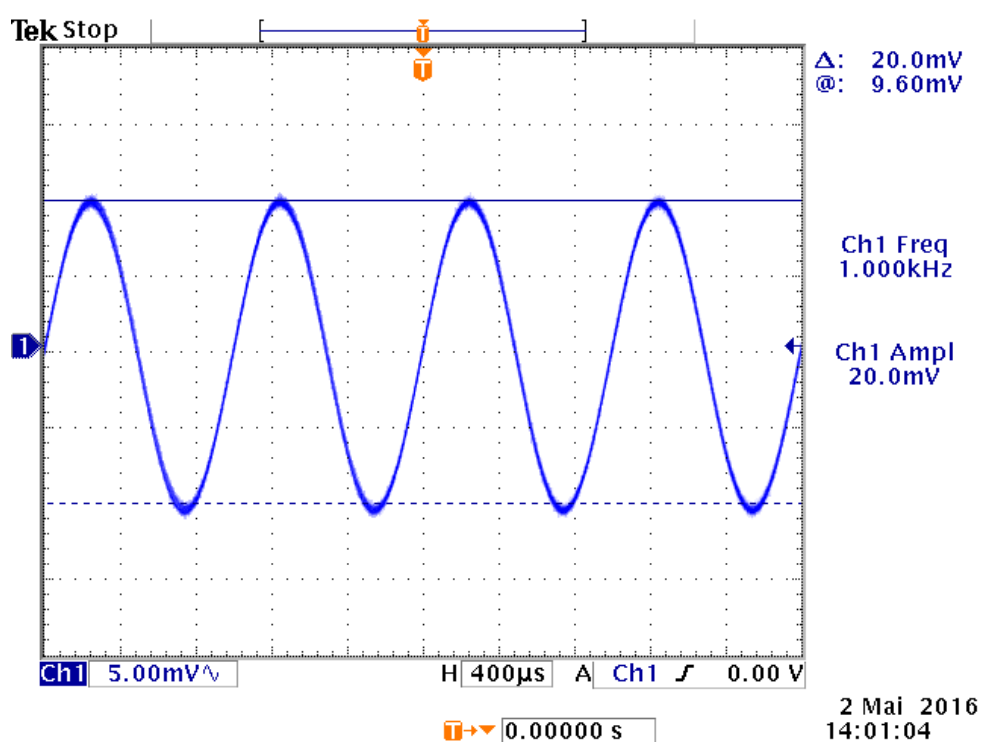


Abbildung B.1: Testsignal: Sinussignal mit einer 10mV Amplitude

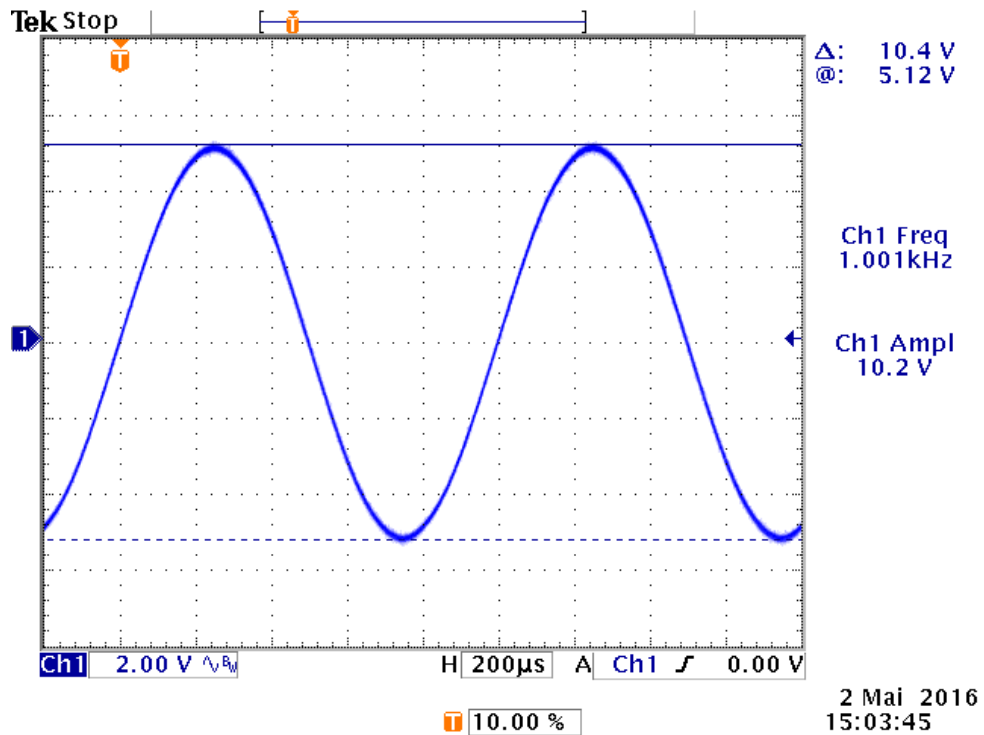


Abbildung B.2: Ausgangssignal mit angelegtem Testsignal bei maximaler Verstärkung, unsymmetrisch

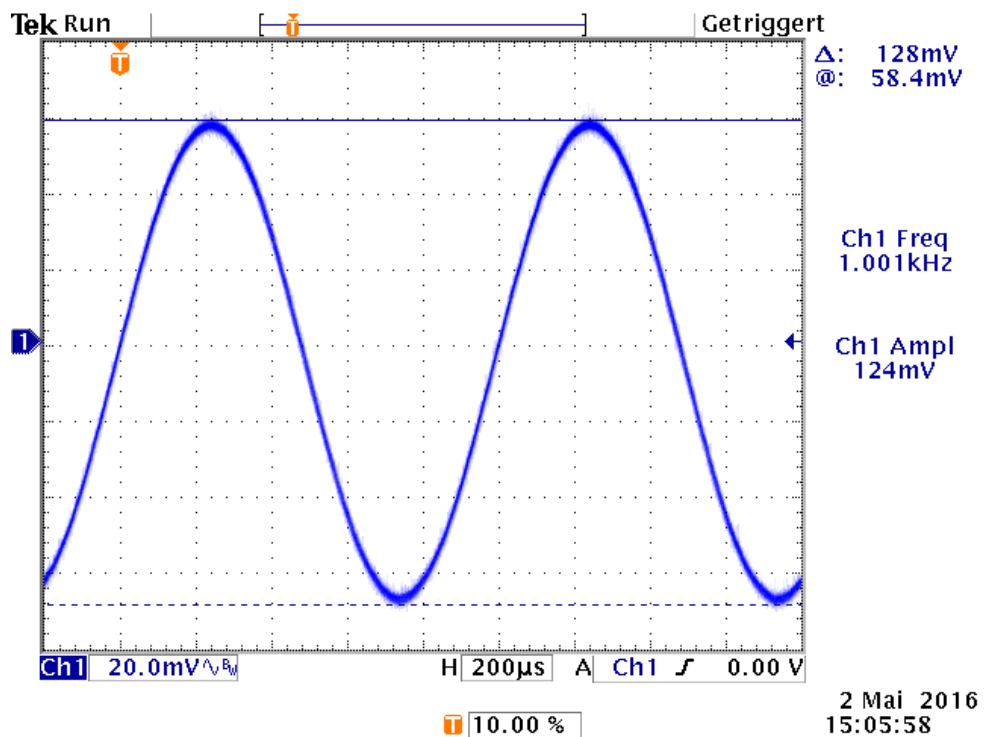


Abbildung B.3: Ausgangssignal mit angelegtem Testsignal bei minimaler Verstärkung, unsymmetrisch

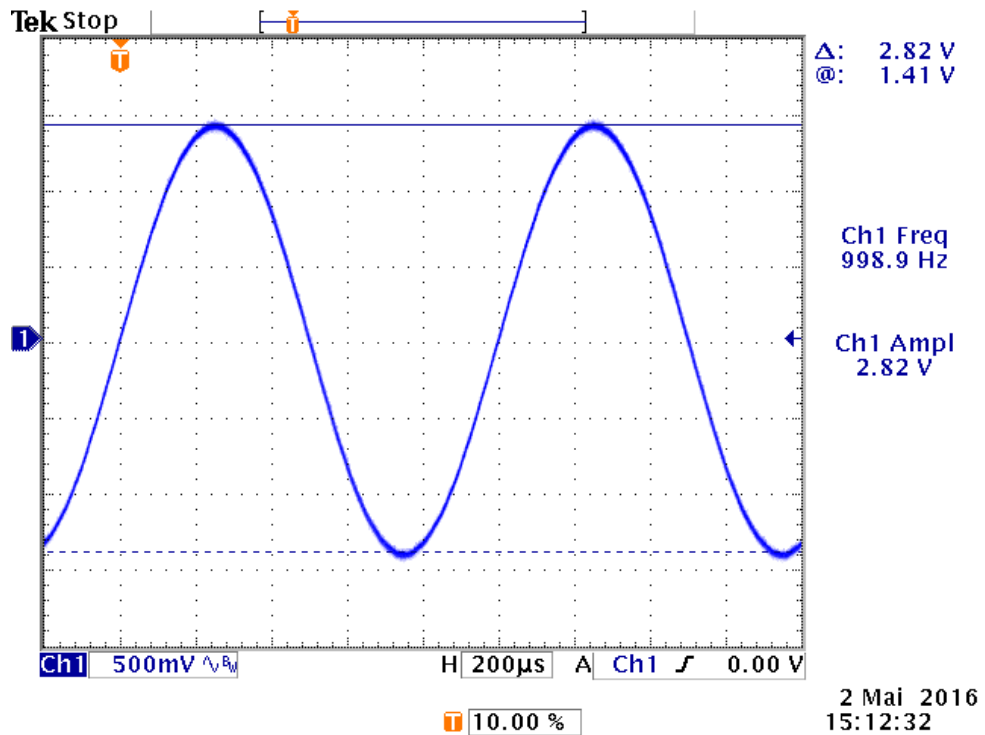


Abbildung B.4: Ausgangssignal mit angelegtem Testsignal bei angepasster Verstärkung für die maximale Eingangsspannung des PCM1801, unsymmetrisch

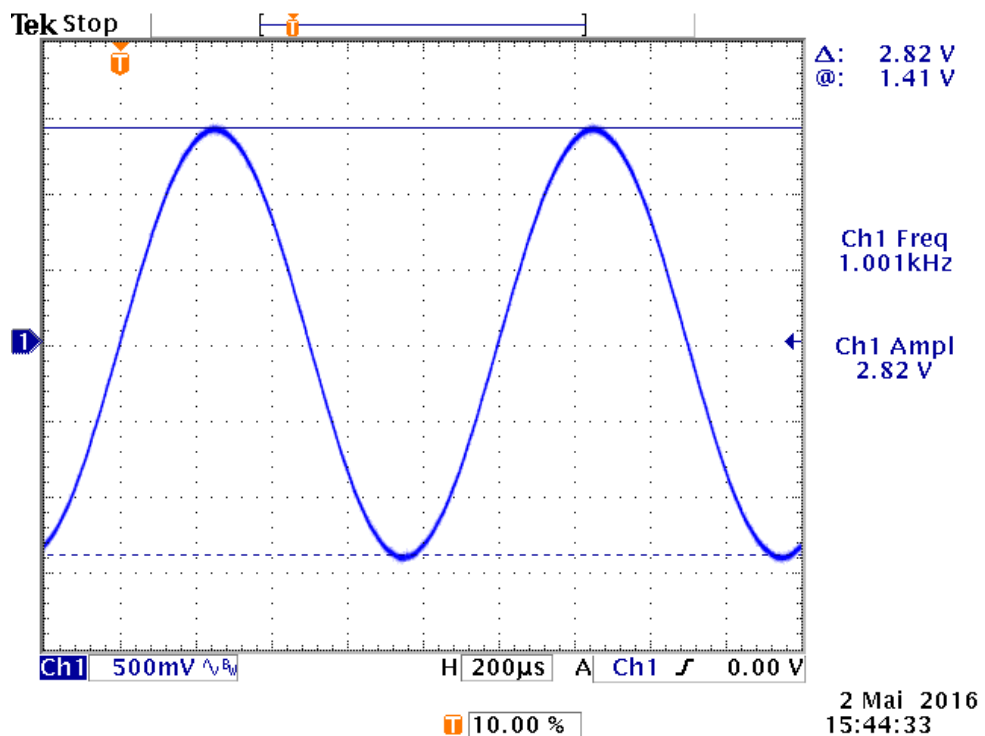
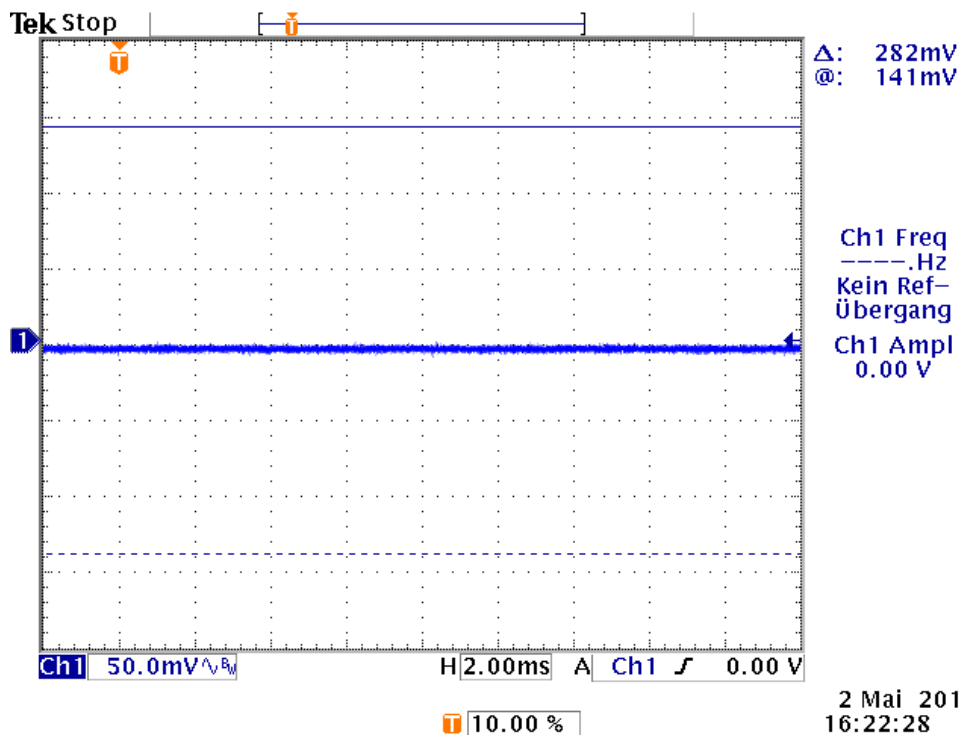
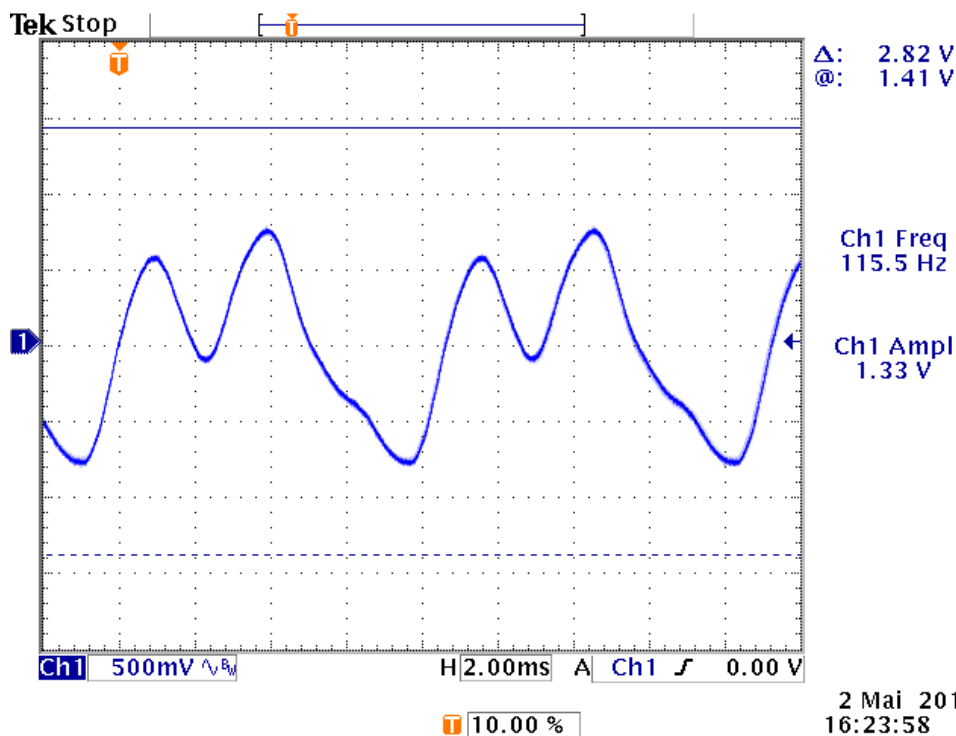


Abbildung B.5: Ausgangssignal mit angelegtem Testsignal am Line-Eingang bei angepasster Verstärkung für die maximale Eingangsspannung des PCM1801, unsymmetrisch



2 Mai 2016
16:22:28

Abbildung B.6: Ausgangssignal ohne angelegtes Eingangssignal bei maximaler Verstärkung



2 Mai 2016
16:23:58

Abbildung B.7: Ausgangssignal mit angeschlossenem Mikrofon Shure SM58, Sprache mit gehaltenem tieffrequenten Ton

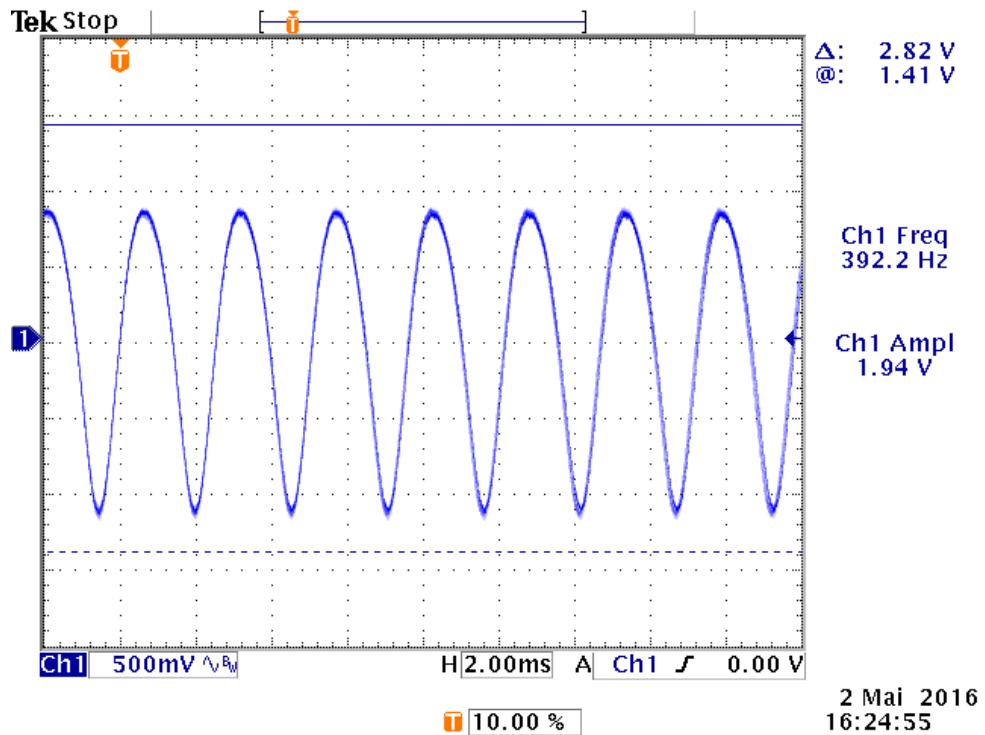


Abbildung B.8: Ausgangssignal mit angeschlossenem Mikrofon Shure SM58, Sprache mit gehaltenem hochfrequenten Ton

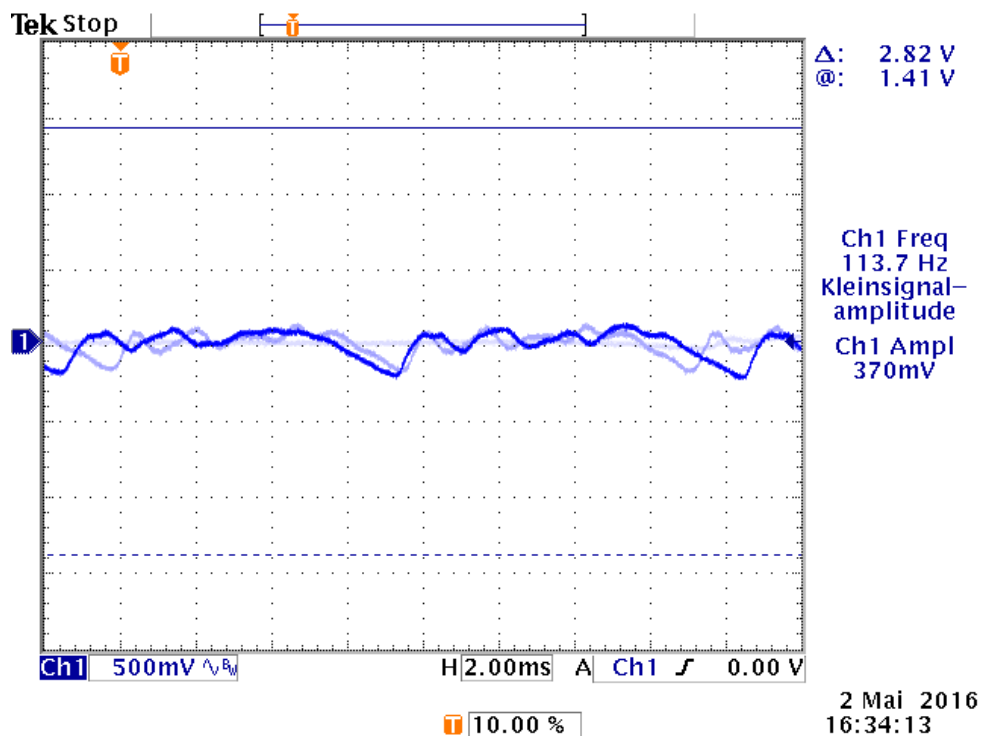


Abbildung B.9: Ausgangssignal mit angeschlossenem Mikrofon Shure SM58 bei minimaler Verstärkung, Sprache

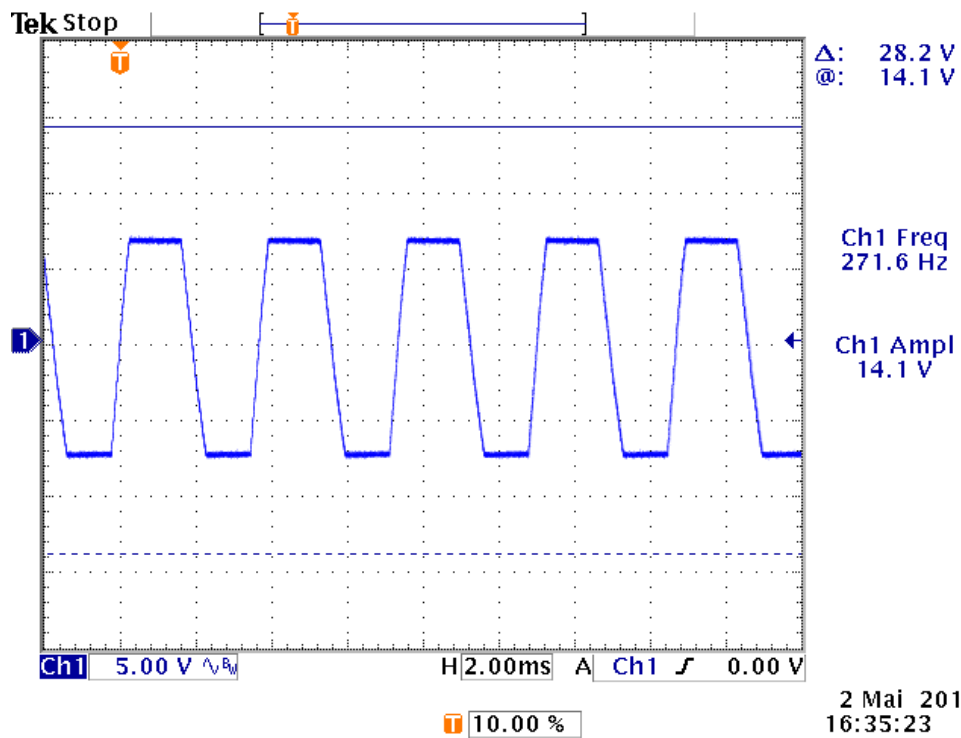


Abbildung B.10: Ausgangssignal mit angeschlossenem Mikrofon Shure SM58 bei maximaler Verstärkung, Sprache mit gehaltenem tieffrequenten Ton