



Hochschule für Angewandte Wissenschaften Hamburg
Hamburg University of Applied Sciences

Masterthesis

Bjarne-Christopher Drengberg

Untersuchung eines Class-F
Leistungsverstärkers im Hochfrequenzbereich

Bjarne-Christopher Drengberg
Untersuchung eines Class-F Leistungsverstärkers
im Hochfrequenzbereich

Masterthesis eingereicht im Rahmen der Masterprüfung
im Masterstudiengang Informations- und Kommunikationstechnik
am Department Informations- und Elektrotechnik
der Fakultät Technik und Informatik
der Hochschule für Angewandte Wissenschaften Hamburg

Betreuender Prüfer : Prof. Dr. -Ing. Ralf Wendel
Zweitgutachter : Prof. Dr. -Ing. Jürgen Vollmer

Abgegeben am 11. Dezember 2018

Bjarne-Christopher Drengberg

Thema der Masterthesis

Untersuchung eines Class-F Leistungsverstärkers im Hochfrequenzbereich

Stichworte

Leistungsverstärker, Oberwellen, Load-/Source-Pull, Load-Pull, Source-Pull, Klasse-F, Schwingkreise, Hochfrequenztechnik, Transistor, Klasse-B, Resonatoren

Kurzzusammenfassung

Im Rahmen dieser Abschlussarbeit werden Grundlagen zu Klasse-F-Leistungsverstärker erläutert. Es werden zwei Klasse-F-Verstärker realisiert und untersucht. Des Weiteren wird in einem Simulationsmodell gezeigt, welchen Einfluss Resonatoren auf die Wellenformen am Drain haben. Es wird eine Methode erläutert, welche einfach und effizient die optimalen Impedanzen für das Eingangs- und Ausgangsnetzwerk von Leistungsverstärkern berechnet.

Bjarne-Christopher Drengberg

Title of the paper

Examination of a Class-F power amplifier in the high frequency range

Keywords

Power Amplifier, Harmonics, Load-/Source-Pull, Load-Pull, Source-Pull, Class-F, Resonant Circuits, High Frequency, Transistor, Class-B, Resonator

Abstract

This thesis explains the basics of class F power amplifiers. Two class F amplifiers are realized and investigated. Furthermore, it is shown in a simulation model, which resonators have on the waveforms at the drain. A method is explained which simply and efficiently calculates the optimal impedances for the input and output network of power amplifiers.

Inhaltsverzeichnis

Tabellenverzeichnis	7
Abbildungsverzeichnis	8
Abkürzungsverzeichnis	13
Formelverzeichnis	14
1 Einleitung	16
1.1 Allgemeines	16
1.2 Vorgehensweise	17
2 Allgemeine Grundlagen	18
2.1 Der Feldeffekt-Transistor	18
2.1.1 Allgemeines	18
2.1.2 Sperrschicht Feldeffekttransistoren	22
2.2 Grundlagen Leistungsverstärker	26
2.2.1 Prinzip und Aufbau eines Leistungsverstärkers	26
2.2.2 Kenngrößen von Leistungsverstärkern	27
2.2.3 Verstärkerklassen	29
3 Klasse-F Leistungsverstärker	35
3.1 Aufbau	36
3.2 Wellenform	37
3.2.1 Untersuchung der Wellenformen eines Klasse-F-Leistungsverstärkers	37
3.2.2 Einfluss von Resonatoren auf die Wellenformen am Drain eines Klasse-F-Leistungsverstärker	41
3.3 Idealer Klasse-F Leistungsverstärker	51
3.4 Ausgangsnetzwerke mit konzentrierten Bauelementen und Leitungen	54
3.4.1 Ausgangsnetzwerke mit konzentrierten Bauelementen	55
3.4.2 Ausgangsnetzwerke mit Leitungen	56
4 Load-Pull/Source-Pull Simulation	60
4.1 Allgemein Load-/Source-Pull-Technik	60

4.2	Load-/Source-Pull-Simulation in AWR Microwave Office	62
4.3	Simulationsprozess	63
4.4	Simulation	63
4.4.1	Load-Pull und Source-Pull Simulation	63
4.4.2	Simulation der Load-/Source-Pull Ergebnisse mit variabler Eingangsleistung	75
5	Entwurf zweier Klasse-F Leistungsverstärker	77
5.1	Transistor Cree CGH40010F	78
5.2	Platinenmaterial Rogers 4350B	80
5.3	Wahl der DC-Block-Kondensatoren	80
5.4	Klasse-F Leistungsverstärker: Modell 1	81
5.4.1	Verstärkermodell mit idealen Bauelementen	82
5.4.2	Entwurf der Eingangs- und Ausgangsnetzwerkes	83
5.4.3	Verstärkermodell mit verlustbehafteten Bauelementen	86
5.4.4	Simulationsergebnisse des optimierten verlustbehafteten Modells	88
5.5	Klasse-F Leistungsverstärker: Modell 2	93
5.5.1	Erläuterung des Verstärkermodells	94
5.5.2	Entwurf des Eingangs- und Ausgangsnetzwerkes	95
5.5.3	Simulationsergebnisse	98
6	Messung der Klasse-F-Leistungsverstärkermodelle	102
6.1	Messschaltung	102
6.2	Messergebnisse	103
6.2.1	Modell 1	103
6.2.2	Modell 2	106
6.3	Vergleich der Simulations- und Messergebnisse	107
6.3.1	Vergleich für das erstes Klasse-F-Leistungsverstärker-Modell	108
6.3.2	Vergleich für das zweites Klasse-F-Leistungsverstärker-Modell	110
6.4	Zusammenfassung und Diskussion der Messergebnisse	112
7	Schluss	114
7.1	Zusammenfassung	114
7.2	Fazit	116
7.3	Ausblick	118
8	Anhang	119
8.1	Aufbau und Platinen-Layout der beiden Klasse-F-Leistungsverstärker-Modell 1 und 2	120
8.1.1	Modell 1	120
8.1.2	Modell 2	121

8.2	Weitere Klasse-F-Leistungsverstärker-Modelle: Modell 1	122
8.2.1	Aufbau	122
8.2.2	Messung des Ausgangsspektrum	122
8.3	Weitere Klasse-F-Leistungsverstärker-Modelle: Modell 2	123
8.3.1	Aufbau	123
8.4	Simulation der Ausgangsnetzwerke aus 3.4.1	124
8.5	Simulation der Ausgangsnetzwerke aus 3.4.2	125
Literaturverzeichnis		126

Tabellenverzeichnis

3.1	Übersicht der Werte für die LC-Parallelschwingkreise	42
4.1	Übersicht der Ergebnisse der einzelnen Schritte der Load-/Source-Pull-Simulation	75
4.2	Übersicht der Ergebnisse der Load-/Source-Pull-Simulation	75
5.1	Elektrische und geometrische Eigenschaften des Platinenmaterials Rogers 4350B	80
6.1	Übersicht der Pegel der Grund- und Oberwellen für das erste Modell	104
6.2	Übersicht der Pegel der Grund- und Oberwellen für das zweite Modell	106
6.3	Vergleich des simulierten und gemessenen Ausgangsspektrum des ersten Aufbaus für $P_{In} = 19dBm$	110
6.4	Vergleich des simulierten und gemessenen Ausgangsspektrum des zweiten Aufbaus für $P_{In} = 19dBm$	112

Abbildungsverzeichnis

2.1	Aufbau von BJT's und FET's	18
2.2	Übersicht der Transistorgruppen	20
2.3	Aufbau und Struktur eines Feldeffekttransistor (FET)'s	20
2.4	Aufbau und Struktur eines n-Metall Oxid Silizium Feldeffekttransistor (MOSFET)'s	21
2.5	Aufbau und Struktur eines Metal Semiconductor Feldeffekttransistor (MESFET)'s	22
2.6	Prinzipieller Aufbau eines n-Kanal Sperrschicht-Feldeffekttransistor (JFET)'s	22
2.7	Einfluss der Gate-Source-Spannung U_{GS} auf den n-dotierten Halbleiterkanal eines JFET's	23
2.8	Kennlinienfelder eines JFET's	24
2.9	Temperaturverhalten eines JFET's	26
2.10	Prinzipieller Aufbau eines Leistungsverstärkers	27
2.11	Übersicht über die verschiedenen Verstärkerklassen	30
2.12	Ausgangsnetzwerk und Wellenformen für einen Leistungsverstärker Klasse A	30
2.13	Ausgangsnetzwerk und Wellenformen für einen Leistungsverstärker Klasse B	31
2.14	Wellenformen eines Leistungsverstärkers Klasse AB	32
2.15	Transfercharakteristik eines Klasse C Leistungsverstärkers	33
2.16	Netzwerk und Wellenformen eines Klasse D Leistungsverstärkers	33
2.17	Ausgangsnetzwerk und Wellenformen eines Leistungsverstärkers Klasse E	34
3.1	Aufbau eines Klasse-F-Leistungsverstärkers	36
3.2	Prinzipieller Aufbau eines Klasse-F-Leistungsverstärkers mit Kontrolle der dritten Oberwelle	37
3.3	Wellenformen der Oberwellen und der Drain-Wellenformen der Spannung und des Stromes für $N = 3$	38
3.4	Wellenform der Spannung und des Stromes für $N = 3$	39
3.5	Wellenformen der Oberwellen und der Drain-Wellenformen der Spannung und des Stromes für $N = 5$	40
3.6	Wellenformen der Spannung und des Stromes für $N = 5$	40
3.7	Wellenformen der Spannung und des Stromes am Drain für $N = \infty$	41
3.8	Schaltung eines Eintakt-Klasse-B-Leistungsverstärkers	42

3.9	Spannung und Strom am Drain und Ausgang eines Klasse-B-Leistungsverstärkers	43
3.10	Spektren am Drain des FET's und Ausgang eines Klasse-B-Leistungsverstärkers	44
3.11	Schaltung eines Klasse-F-Leistungsverstärkers mit einem $3f_0$ -Parallelschwingkreis	44
3.12	Wellenformen der Spannung u_{DS} und Strom i_D am Drain mit einem $3f_0$ -Parallelschwingkreis	45
3.13	Spektren am Drain und Ausgang eines Klasse-B-Leistungsverstärkers mit einem $3f_0$ -Parallelschwingkreis	46
3.14	Schaltung eines Klasse-F-Leistungsverstärkers mit $3f_0$ - und $5f_0$ -Parallelschwingkreisen	46
3.15	Wellenformen der Spannung u_{DS} und Strom i_D am Drain mit einem $3f_0$ - und $5f_0$ -Parallelschwingkreis	47
3.16	Spannung und Strom am Drain und Ausgang eines Klasse-B-Leistungsverstärkers $3f_0$ -und $5f_0$ -Parallelschwingkreis	48
3.17	Schaltung eines Klasse-F-Leistungsverstärkers mit $3f_0$ -, $5f_0$ - und $7f_0$ -Parallelschwingkreisen	48
3.18	Wellenformen der Spannung u_{DS} und Strom i_D am Drain mit einem $3f_0$ -, $5f_0$ - und $7f_0$ -Parallelschwingkreis	49
3.19	Spektren am Drain und Ausgang eines Klasse-B-Leistungsverstärkers $3f_0$ -, $5f_0$ - und $7f_0$ -Parallelschwingkreis	50
3.20	Überblick der Wellenformen der Drain-Source-Spannung u_{DS} aus 3.2.2	51
3.21	Überblick der Wellenformen des Drainstromes i_D aus 3.2.2	51
3.22	Aufbau eines idealen Klasse-F-Leistungsverstärkers	52
3.23	Ausgangsnetzwerke für die Kontrolle der zweite und dritte Oberwelle mit passiven Bauelementen	55
3.24	Übertragungscharakteristik des Ausgangsnetzwerkes mit konzentrierten Bauelementen in Form des S_{21} -Parameters	56
3.25	Ausgangsnetzwerk eines Klasse-F-Leistungsverstärkers mit Leitungen 1	57
3.26	Aufbau und Simulationsergebnis des Ausgangsnetzwerkes mit Leitungen	58
3.27	Ausgangsnetzwerk eines Klasse-F-Leistungsverstärkers mit Leitungen 2	59
4.1	Schematische Darstellung eines Load-/Source-Pull-Simulation Setup	61
4.2	Passives Load-/Source-Pull System für die Grundfrequenz, zweiten und dritten Oberwellen	61
4.3	AWR Microwave Office Load-/Source-Pull Simulationsumgebung	62
4.4	Anordnung der Sweep-Punkte für die Load-/Source-Pull-Simulation	64
4.5	Load-Pull-Simulationsergebnis für Schritt 1	65
4.6	Wellenformen der Spannung u_{DS} und des Stromes i_D für Schritt 1	65
4.7	Source-Pull-Simulationsergebnis für Schritt 2	66

4.8	Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 2	67
4.9	Load-Pull-Simulationsergebnis für Schritt 3	67
4.10	Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 3	68
4.11	Source-Pull-Simulationsergebnis für Schritt 4	69
4.12	Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 4	69
4.13	Load-Pull-Simulationsergebnis für Schritt 5	70
4.14	Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 5	70
4.15	Load-Pull-Simulationsergebnis für Schritt 6	71
4.16	Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 6	71
4.17	Load-Pull-Simulationsergebnis für Schritt 7	72
4.18	Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 7	72
4.19	Load-Pull-Simulationsergebnis für Schritt 8	73
4.20	Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 8	73
4.21	Source-Pull-Simulationsergebnis für Schritt 9	74
4.22	Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 9	74
4.23	Simulationsergebnis der Performance bei variabler Eingangsleistung P_{In} mit den Ergebnissen der Load-/Source-Pull-Simulation	76
5.1	Feldefekttransistor Cree CGH40010F	78
5.2	Simulationsmodell die Steuerkennlinie des Transistors CGH40010F	78
5.3	Steuerkennlinie des Transistors CGH40010F	79
5.4	Modell für die Simulation des Ausgangskennlinienfeldes des FET's CGH40010F	79
5.5	Ausgangskennlinienfeld des FET's CGH40010F	80
5.6	Resonanzfrequenz vs. Kapazität der ATC 600f Kondensatorreihe	81
5.7	Aufbau des ersten Klasse-F-Leistungsverstärker-Modells	83
5.8	Eingangsnetzwerk des ersten Klasse-F-Leistungsverstärker-Modells	84
5.9	S_{11} -Parameter des Eingangsnetzwerkes des ersten Klasse-F-Leistungsverstärker-Modells	84
5.10	Ausgangsnetzwerk des ersten Klasse-F-Leistungsverstärker-Modells	85
5.11	S_{11} -Parameter des Ausgangsnetzwerkes des ersten Klasse-F-Leistungsverstärker-Modells	85
5.12	Aufbau des ersten Verstärker-Modells mit verlustbehafteten Bauelementen	86

5.13	Simulationsergebnis des optimierten Eingangsnetzwerkes mit verlustbehafteten Bauelementen	88
5.14	Simulationsergebnis des optimierten Ausgangsnetzwerkes mit verlustbehafteten Bauelementen	89
5.15	Performance des ersten Klasse-F-Leistungsverstärker-Modells mit variabler Eingangsleistung P_{In}	90
5.16	Wellenformen am Drain für das erste Klasse-F-Leistungsverstärker-Modells für $P_{In} = 19dBm$	91
5.17	Ausgangswellenformen des ersten Klasse-F-Leistungsverstärker-Modells für $P_{In} = 19dBm$	92
5.18	Ausgangsspektrum des ersten Klasse-F-Leistungsverstärkermodells für $P_{In} = 19dBm$	93
5.19	Aufbau des zweiten Modells des Klasse-F-Leistungsverstärkers	94
5.20	Aufbau des Eingangsnetzwerkes des zweiten Klasse-F-Leistungsverstärker-Modells	95
5.21	S_{11} des Eingangsnetzwerkes für das zweite Klasse-F-Leistungsverstärker-Modells	96
5.22	Ausgangsnetzwerk des zweiten Klasse-F-Leistungsverstärker-Modells	97
5.23	S_{11} -Parameter des Ausgangsnetzwerkes des zweiten Klasse-F-Leistungsverstärker-Modells	98
5.24	Wellenformen der Spannung und des Stromes am Drain	99
5.25	Simulationsergebnis des zweiten Modells für P_{Out} , P_{Gain} und PAE für eine variable Eingangsleistung P_{In}	100
5.26	Ausgangsspektrum für $P_{In} = 19dBm$	101
5.27	Wellenform der Spannung und des Stromes am Ausgang des Klasse-F-Leistungsverstärkers	101
6.1	Messschaltung für die Messung der Klasse-F-Leistungsverstärker-Modelle	102
6.2	Messergebnisse bei einer variablen Eingangsleistung P_{In} für das erste Klasse-F-Leistungsverstärker-Modell	103
6.3	Modell 1: Spektrum des Klasse-F-Leistungsverstärkers für $P_{In} = 19dBm$	104
6.4	Messergebnisse bei einer variablen Eingangsleistung P_{In} für das zweite Klasse-F-Leistungsverstärker-Modell	106
6.5	Modell 2: Spektrum des Klasse-F-Leistungsverstärkers für $P_{In} = 19dBm$	107
6.6	Vergleich der Simulations- und Messergebnisse des ersten Klasse-F-Leistungsverstärker-Modells: PAE	108
6.7	Vergleich der Simulations- und Messergebnisse des ersten Klasse-F-Leistungsverstärker-Modells: P_{Gain}	109
6.8	Vergleich der Simulations- und Messergebnisse des ersten Klasse-F-Leistungsverstärker-Modells: P_{Out}	109

6.9	Vergleich der Simulations- und Messergebnisse des zweiten Klasse-F-Leistungsverstärker-Modells: PAE	110
6.10	Vergleich der Simulations- und Messergebnisse des zweiten Klasse-F-Leistungsverstärker-Modells: P_{Gain}	111
6.11	Vergleich der Simulations- und Messergebnisse des zweiten Klasse-F-Leistungsverstärker-Modells: P_{Out}	112
8.1	Realer Aufbau des ersten Klasse-F-Leistungsverstärker-Modell	120
8.2	Platinenlayout für das erste Klasse-F-Leistungsverstärker-Modell	120
8.3	Realer Aufbau des zweiten Klasse-F-Leistungsverstärker-Modell	121
8.4	Platinenlayout für das zweite Klasse-F-Leistungsverstärker-Modell	121
8.5	Erster Aufbau des ersten Klasse-F-Leistungsverstärkers	122
8.6	Messergebnisse des ersten Modells	122
8.7	Erster Aufbau des zweiten Klasse-F-Leistungsverstärker-Modells	123
8.8	Aufbau und Simulationsergebnis des Ausgangsnetzwerkes mit passiven Bauelementen	124
8.9	Aufbau und Simulationsergebnis des Ausgangsnetzwerkes mit Leitungen	125

Abkürzungsverzeichnis

FET Feldeffekttransistor

BJT Bipolartransistor

MOSFET Metall Oxid Silizium Feldeffekttransistor

MESFET Metal Semiconductor Feldeffekttransistor

HEMT high electron mobility transistor

pHEMT pseudomorphic high electron mobility transistor

mHEMT metamorphic high electron mobility transistor

JFET Sperrschicht-Feldeffekttransistor

RF Radiofrequenz

HF Hochfrequenz

Formelverzeichnis

$U_{CC}, V_{DC}, V_{DD}, V_I, V_{CC}$	Gleichspannungsversorgung am Drain
$U_{DS}, V_{DS}, u_{DS}, v_{DS}$	Drain-Source-Spannung
U_{GS}, V_{GS}, V_{GG}	Gate-Source-Spannung
U_{Th}	Abschnürrspannung des Transistors bei U_{GS}
$U_{DS,ab}$	Abschnürrspannung des Transistors bei U_{DS}
U_{Out}, V_{Out}	Ausgangsspannung
U_{In}, V_{Out}	Eingangsspannung
I_D, i_D	Drainstrom
I_{Out}	Ausgangsstrom
I_{In}	Eingangsstrom
I_{DC}	Gleichstrom
I_B	Basisstrom
P_{Out}	Ausgangsleistung
P_{In}	Eingangsleistung
P_{DC}	Gleichstromleistung
P_{add}	Hinzugefügte Leistung
PAE	Power-Added-Efficiency
η_d	Draineffizienz
f_0	Grundfrequenz, Betriebsfrequenz
f_{res}	Resonanzfrequenz
B	Bandbreite
f_{Low}	niedrigere Frequenz der Bandbreite
f_{High}	höhere Frequenz der Bandbreite
Θ	Stromleitungswinkel
ω	Kreisfrequenz
t	Zeit
L	Induktivität
C	Kapazität
R	Widerstand
Z	Impedanz
Z_x	Leitungsimpedanz der Leitung x
θ_x	elektrische Länge der Leitung x

λ	Wellenlänge
N	Anzahl der Oberwellen

1 Einleitung

1.1 Allgemeines

Leistungsverstärker sind heutzutage eine der wichtigsten Komponenten bei der Realisierung von Systemen in unterschiedlichen Anwendungsgebieten. Sie finden vor allem in der Telekommunikation, der Radartechnik, der Audiotechnik, im militärischen und im medizinischen Bereich Anwendung [11]. Die Entwicklung der Leistungsverstärker geht auf den Beginn des 20. Jahrhunderts zurück. Die ersten Leistungsverstärker verwendeten sogenannte Vakuumröhren¹, welche durch die Entwicklung der Transistoren 1947 in den 1960er und 1970er Jahren abgelöst wurden. Durch die stetige Entwicklung von Leistungsverstärkern erhöht sich die Effizienz durch effizientere Aufbauten weiter [34].

Das Prinzip eines Leistungsverstärkers ist es, die Leistung eines am Eingang des Verstärkers anliegenden Radiofrequenz (RF)-Signales linear zu verstärken und möglichst ein genaues Abbild des Eingangssignales am Ausgang ohne Verluste zu realisieren. Durch das nicht-lineare Verhalten eines Transistors entstehen an dessen Ausgang ganzzahlige Vielfache der Grundfrequenz, genannt Oberwellen. Durch die Oberwellen wird das Ausgangssignal harmonisch verzerrt und somit die Effizienz des Verstärkers negativ beeinflusst. Durch Analysen und weitere Untersuchungen von Leistungsverstärkern wurden Techniken entwickelt, welche das Vorhandensein von Oberwellen im Ausgangssignal ausnutzen und durch deren Kontrolle die Effizienz von Verstärkern deutlich erhöhen [11, 29].

Als einer der ersten beschrieb Tyler 1958 diese Technik, welche später als Klasse-F-Leistungsverstärker bezeichnet wurde [11].

Ein weiterer Aspekt bei der Entwicklung von Leistungsverstärker ist das Design des Eingangs- und Ausgangsnetzwerkes. Das Ziel des Designs ist es eine möglichst effiziente Übertragung des RF-Signals vom Eingang zum Ausgang des Verstärkers zu realisieren. Um diese Möglichkeit umsetzen zu können, wurde die Load-/Source-Pull Methode entwickelt. Mit dieser Methode lässt sich durch das Variieren der Lastimpedanzen des Eingangs- und Ausgangsnetzwerkes die optimalen Impedanzen für die Grundwelle und der Oberwellen finden und somit die Effizienz eines Verstärkers maximieren [17].

¹1906 entwickelt von Lee De Forest

1.2 Vorgehensweise

Im Rahmen dieser Abschlussarbeit werden zwei unterschiedliche Klasse-F-Leistungsverstärker-Modelle im Hochfrequenzbereich bei $f_0 = 500\text{MHz}$ aufgebaut und untersucht. Sie unterscheiden sich in ihren Ausgangsnetzwerken für die Kontrolle der Oberwellen, sowie deren Anpassung. Eines der Modelle wird soweit optimiert, um eine hohe Effizienz zu realisieren. Dabei steht die Anpassung an zweiter Stelle. Bei dem anderen Modell wird eine klassische 50Ω -Anpassung umgesetzt. Beide Modelle werden in AWR Microwave Office aufgebaut und simuliert. Im Anschluss werden beide Modelle praktisch aufgebaut und deren Ausgangsperformance gemessen. Die Ergebnisse werden zusammen mit den der Simulation verglichen und diskutiert. Ein weiterer Punkt dieser Abschlussarbeit wird zeigen, wie sich die Wellenform der Spannung und des Stromes am Drain des Transistors durch die Kontrolle von Oberwellen im Ausgangsnetzwerk verändern. Des Weiteren wird anhand eines Beispiels gezeigt, wie mit Hilfe der Load-/Source-Pull-Methode die optimalen Impedanzen der Grundfrequenz, sowie deren zweiten und dritten Oberwellen für das Eingangs- und Ausgangsnetzwerk ermittelt werden können.

In Kapitel 2 werden Grundlagen der Transistortechnik (insbesondere der Sperrschicht-Feldeffekt-Transistor) und allgemeine Grundlagen zu Leistungsverstärkern erläutert. In Kapitel 3 wird auf die Theorie des Klasse-F-Leistungsverstärkers eingegangen. Dabei wird auf die Wellenformen am Drain für eine unterschiedliche Anzahl N an kontrollierten Oberwellen, mögliche Aufbauformen und den idealen Klasse-F-Leistungsverstärker eingegangen. Außerdem wird gezeigt, wie sich die Wellenformen, ausgehend von einem Eintakt-Klasse-B-Verstärker, verändern, wenn zusätzliche Resonatoren in das Ausgangsnetzwerk des Verstärkers zur Kontrolle der Oberwellen hinzugefügt werden. In Kapitel 4 wird anhand eines Beispiels die Load-/Source-Pull-Methode erklärt und gezeigt, was für eine Performance mit den ermittelten optimalen Impedanzen erreichbar wäre. Das Kapitel 5 erläutert die Vorgehensweise und Umsetzung der Modelle. Kapitel 6 erläutert den Messaufbau, den Messablauf und die Messergebnisse der beiden Modelle. Im Anhang werden zu dem die Ergebnisse bzw. Aufbauten von weiteren Modellen aufgezeigt, welche im Rahmen dieser Abschlussarbeit aufgebaut wurden.

2 Allgemeine Grundlagen

2.1 Der Feldeffekt-Transistor

2.1.1 Allgemeines

Transistoren sind Halbleiter-Bauelemente, die heutzutage in verschiedenen praktischen Anwendungen als Schalter, Regler oder Verstärker verwendet werden. In der Regel werden Transistoren zur Verstärkung eines Signales, dem Schalten von Strömen oder als steuerbarer Widerstand eingesetzt. Transistoren werden in zwei Hauptgruppen unterteilt, den Bipolartransistor (BJT) und den Feldeffekttransistor (FET), welche sich in erster Linie durch ihre Aufbauten unterscheiden (siehe Abbildung 2.1) [6, 11].

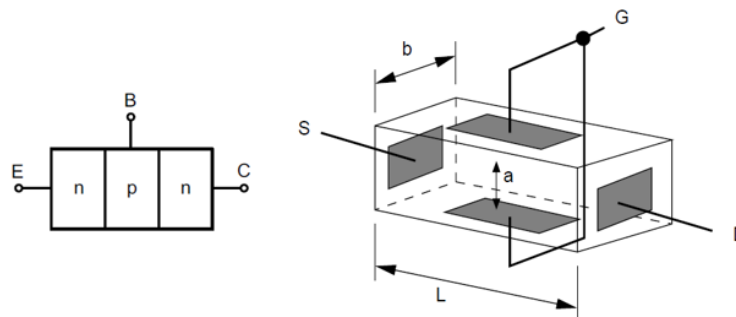


Abbildung 2.1: Prinzipieller Aufbau eines npn-BJT (Links [18]) und FET (Rechts [4])

BJT's bestehen aus p- und n-dotierten Halbleiterwerkstoffen, wobei der Strom insgesamt durch drei verschieden-dotierten Halbleiterschichten vom Kollektor (C) zum Emitter (E) fließt. Es existieren zwei Sperschichten. Der Strom I_C wird durch einen an der Basis (B) fließenden Basisstrom I_B gesteuert, d.h. ein BJT ist stromgesteuert. Des Weiteren erfordert die Ansteuerung eines BJT's durch den benötigten Strom I_B an der Basis eine kleine Leistung. Im Gegensatz zu den BJT's besteht ein FET aus einem Halbleitermaterialblock mit nur *einer* Dotierung. Es wird zwischen n- und p-FET's unterschieden. Für den Stromfluss

sind je nach Kanaltyp die Majoritätsträger (n-Kanal) oder Löcher (p-Kanal) verantwortlich. Aus diesem Grund werden FET's *unipolare* Transistoren genannt. Die Ansteuerung eines FET's erfolgt durch eine, an der Steuerelektroden (Gate (G)) anliegenden, Spannung. Das durch die Spannung erzeugte elektrische Feld beeinflusst die sich im Block befindlichen Ladungsträger und somit den elektrischen Widerstand des Halbleiterblocks. Durch den hohen Eingangswiderstand eines FET's erfolgt die Ansteuerung fast leistungslos [1, 22].

Vorteile der FET's sind [4]:

- leichtere und schnellere Herstellung
- kleinere Bauweise
- hoher Eingangswiderstand, wodurch die Ansteuerung des FET fast *leistungslos* erfolgt
- durch die quadratische Steuerkennlinie, welche weniger nichtlinear ist, als die eines BJT, kommt es zu weniger Verzerrungen und die Aussteuerbarkeit erhöht sich
- besseres Temperaturverhalten und geringeres Rauschen

Allgemein lassen sich FET's in zwei Gruppen unterteilen, den Metall-Oxid-Silizium-Feldeffekttransistor (MOSFET) und Metall-Halbleiter-Feldeffekttransistor (MESFET).

MOSFET's und MESFET's werden jeweils in weitere Gruppen unterteilt. Zu den MOSFET's gehört der *lateral diffundierte Metalloxidhalbleiter*¹. Die Untergruppe der MESFET's wird in weitere drei Untergruppen unterteilt. Dazu gehören die high electron mobility transistor (HEMT)², die pseudomorphic high electron mobility transistor (pHEMT) und die metamorphic high electron mobility transistor (mHEMT). Zur Untergruppe der HEMT gehört der Sperrschicht-Feldeffekttransistor (JFET) (engl. *Junction-FET*), welcher später im Kapitel 2.1.2 näher erläutert wird. Einen Überblick über die verschiedenen Transistor-Gruppen ist in der nachfolgenden Abbildung 2.2 abgebildet. Im Nachfolgend werden die verschiedenen FET-Typen aus Abbildung 2.2 erklärt [11].

¹engl. Laterally diffused metal oxide semiconductor

²Transistoren mit hoher Elektronenbeweglichkeit

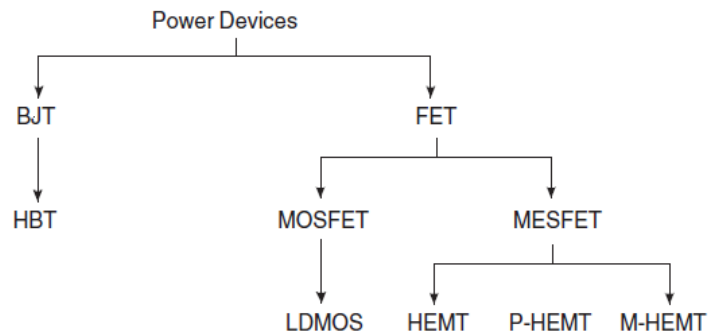


Abbildung 2.2: Übersicht der Transistorgruppen [11]

FET

FET's bestehen im Allgemeinen aus einem n- oder p-dotierten leitenden Kanal mit zwei ohmschen Anschlüssen (Source und Drain). Der dritte Anschluss ist das Gate. Dieser befindet sich in Gleichrichtung und ist durch ein Verarmungsbereich mit dem leitenden Kanal verbunden. Der Energietransport durch die Elektronen läuft über einen leitenden Kanal zwischen dem Drain und der Source. Durch die Gate-Source-Spannung U_{GS} kann der Fluss der Elektronen beeinflusst werden. Durch die Veränderung der Gate-Source-Spannung U_{GS} verkleinert bzw. vergrößert sich der Kanal innerhalb des Halbleiterblockes. Im idealen Fall fließt am Gate-Anschluss im Gegensatz zu einem BJT kein Strom. FET's besitzen zu dem einen negativen Temperaturkoeffizienten, was dazu führt, dass der Drainstrom I_D mit steigender Temperatur abnimmt. Dadurch können FET's leicht parallelgeschaltet werden. In der nachfolgenden Abbildung 2.3 ist der prinzipielle Aufbau eines FET's abgebildet. Die Gruppe der FET's umfasst eine Vielzahl unterschiedlicher Strukturen [11].

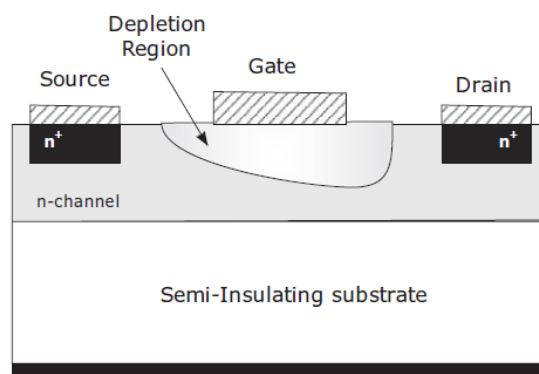


Abbildung 2.3: Aufbau und Struktur eines FET's [11]

MOSFET

Entscheidend für einen MOSFET gegenüber anderen FET-Strukturen ist, dass zwischen dem Gate-Anschluss und dem leitenden Kanal eine isolierte Schicht eingefügt wird. Für die isolierte Schicht wird aufgrund der ausgereiften Herstellung Silizium-Oxid verwendet. Im Gegensatz zu anderen FET's kann die Gate-Source-Spannung U_{GS} negative als auch positive Werte annehmen. Das Prinzip des MOSFET's beruht darauf, dass bei einer Gate-Source-Spannung $U_{GS} > 0V$ die Majoritätsträger vom Gate verdrängt werden und ein Kanal zwischen der Source und dem Drain entsteht. Die Elektronen werden vom Gate angezogen und reichern sich dort an. Dadurch entsteht ein durchgehender Elektronenkanal. Dieser wird als Inversionskanal bezeichnet. Durch das Anlegen einer Drain-Source-Spannung U_{DS} wird der Inversionskanal zum Drain hin kleiner. Die Elektronen werden durch das positive Drain-Potential „abgesaugt“ [11].

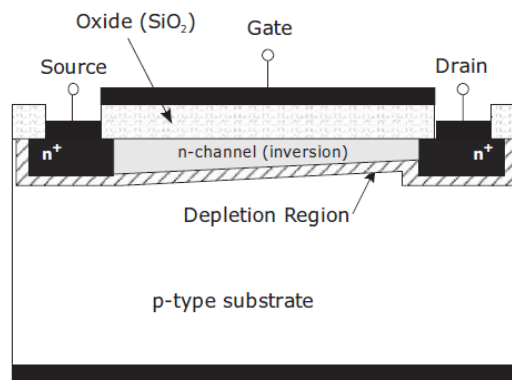


Abbildung 2.4: Aufbau und Struktur eines n-MOSFET's [11]

MESFET

MESFET's besitzen eine ähnliche Struktur wie die Gruppe der MOSFET's. Sie unterscheiden sich dahingehend, dass die Gate-Elektrode aus einem metallischen Halbleiter-Kontakt besteht und nicht, wie bei den MOSFET's aus Silizium-Oxid. Innerhalb des MESFET existieren zwei n-dotierte Regionen am Source und Drain.

Bei einer Gate-Source-Spannung von $U_{GS} = 0V$ ist der MESFET leitend. Der MESFET arbeitet im Verarmungsmodus. Wenn die Gate-Source-Spannung U_{GS} negativ wird, bildet sich eine Verarmungsschicht im Kanal. Durch einen Anstieg der Gate-Source-Spannung U_{GS} sinkt die Leitfähigkeit des Kanals und der Strom zwischen dem Drain und der Source kann gesteuert bzw. kontrolliert werden. Heutzutage besteht die Schicht zwischen dem Gate und dem Kanal aus Galliumarsenid (GaAs). MESFET's besitzen eine höhere Mobilität als

MOSFET's und haben vor allem bei höheren Frequenzen eine akzeptable Verstärkung und Effizienz [11].

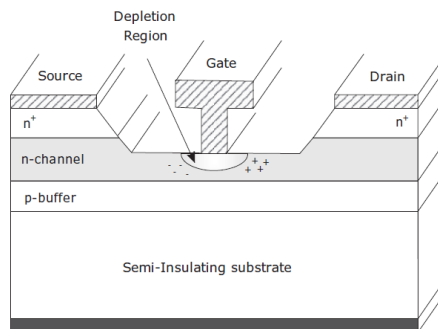


Abbildung 2.5: Aufbau und Struktur eines MESFET's [11]

2.1.2 Sperrschicht Feldeffekttransistoren

Der (JFET) gehört zur Untergruppe der HEMT. Die Gruppe der JFET's wird zwischen den n-Kanal und p-Kanal Typen unterschieden. Die Abbildung 2.6 zeigt den prinzipiellen Aufbau eines n-Kanal JFET's.

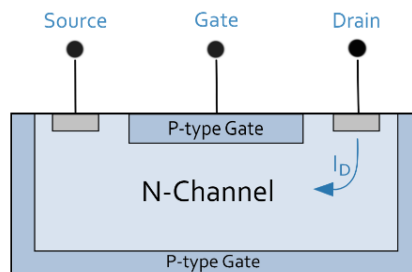


Abbildung 2.6: Prinzipieller Aufbau eines n-Kanal JFET's [1]

Der JFET besitzt wie in Kapitel 2.1.1 beschrieben, die Anschlüsse Source, Drain und den Gate. Der Strom fließt zwischen dem Drain und der Source. Das Gate ist bei einem JFET durch einen in Sperrichtung vorgespannten pn-Übergang vom stromführenden Kanal getrennt. Zwischen dem Gate und der Source wird die Gate-Source-Spannung U_{GS} angelegt, um den Transistor zu steuern. Zwischen dem Drain und der Source wird die Drain-Source-Spannung U_{DS} angelegt, wodurch der Drain auf ein positives Potential angehoben wird. Für eine Gate-Source-Spannung $U_{GS} = 0V$ ist der n-Halbleiterkanal leitend und es fließt

ein Drainstrom I_D zwischen dem Drain und der Source. Dieser ist der maximal möglich fließende Drainstrom I_D . Der JFET besitzt in diesem Fall eine Selbstleitung. Wenn die Gate-Source-Spannung U_{GS} negativ ($U_{GS} < 0V$) wird, ändert sich das auf den n-Halbleiterkanal einwirkende elektrische Feld. Der n-Halbleiterkanal verkleinert sich, da die Sperrschichtweite ansteigt. Die Ladungsträger werden aus dem Randbereich des leitenden n-Halbleiterkanals verdrängt und der Querschnitt des n-Halbleiterkanals verringert sich. Bei Verringerung des Querschnittes steigt der ohmsche Widerstand des JFET's an. Aufgrund des elektrischen Feld am Gate können die Ladungsträger nicht wieder in den Bereich eindringen, so dass nur im übrig gebliebenen Kanal ein Stromfluss vorhanden ist. Wird die Gate-Source-Spannung U_{GS} weiter in die negative Richtung verkleinert ($U_{GS} \ll 0V$), wird ein Punkt erreicht, ab dem der Kanal sich schließt und kein Strom mehr zwischen dem Drain und der Source fließt. Der JFET ist gesperrt [1, 22]. Die nachfolgende Abbildung 2.7 zeigt für die drei Fälle den jeweiligen Einfluss der Gate-Source-Spannung U_{GS} auf den Kanal des JFET.

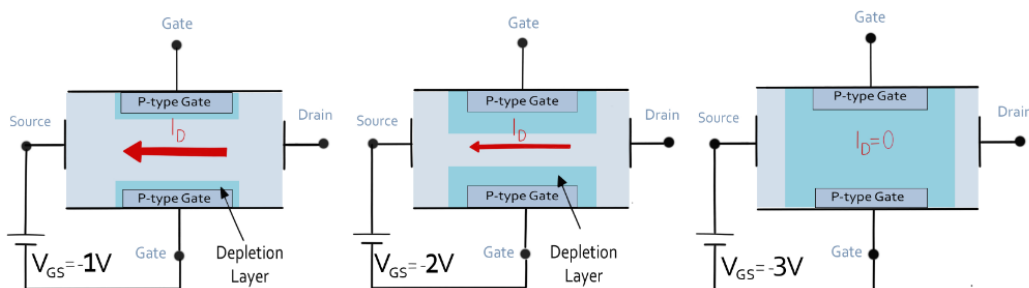


Abbildung 2.7: Einfluss der Gate-Source-Spannung U_{GS} auf den dotierten Halbleiterkanal eines JFET's [1]

Der Widerstand des n-Halbleiterkanals hängt von der Gate-Source-Spannung U_{GS} und der Drain-Source-Spannung U_{DS} ab. Bei einer zunehmenden Drain-Source-Spannung U_{DS} steigt der Drainstrom I_D nicht linear an, wie es bei einem ohmschen Widerstand zu erwarten wäre, sondern nimmt langsam zu und bleibt ab einer bestimmten Drain-Source-Spannung U_{DS} konstant. Durch die Einschnürung des n-Halbleiterkanals durch die negative Gate-Source-Spannung U_{GS} in der Nähe des Drain-Anschlusses des JFET's, bleibt der Drainstrom I_D konstant. Ein weiterer Grund für den nicht weiter ansteigenden Drainstrom I_D ist zum Einen der Querschnitt des n-Halbleiter-Kanals und zum Anderen die Beweglichkeit der Ladungsträger innerhalb des n-Halbleiter-Kanals. In diesem Fall hängt der Drainstrom I_D nur noch von der Gate-Source-Spannung U_{GS} ab und nicht mehr von der Drain-Source-Spannung U_{DS} [1, 2, 18].

Kennlinienfelder und Arbeitsbereiche eines n-Kanal-JFET's

Für die Charakterisierung von JFET's existieren zwei Kennlinienfelder, welche in der nachfolgenden Abbildung 2.8 zu sehen sind. Die Kennlinienfelder sind die Steuerkennlinie (Abbildung 2.8(a)) und Ausgangskennlinienfeld (Abbildung 2.8(b)). Die Steuerkennlinie eines JFET's zeigt den physikalischen Zusammenhang zwischen der Gate-Source-Spannung U_{GS} und des Draistromes I_D . Die Ausgangskennlinien zeigen den physikalischen Zusammenhang zwischen der Drain-Source-Spannung U_{DS} und dem Drainstrom I_D für unterschiedliche Gate-Source-Spannungen U_{GS} .

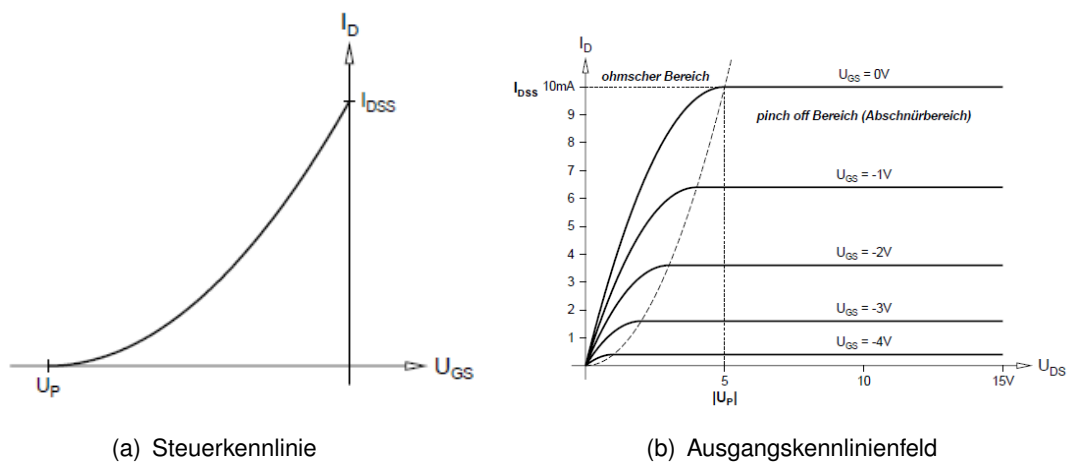


Abbildung 2.8: Kennlinienfelder eines JFET's: Steuerkennlinie und Ausgangskennlinienfeld [2]

Mit der Steuerkennlinie eines Transistors kann zusätzlich, bei einem im Datenblatt angegebenen Drainstrom I_D und einer Drain-Source-Spannung U_{DS} , die Gate-Source-Spannung U_{GS} und die Abschnürspannung U_{Th} ermittelt werden. Die Abschnürspannung U_{Th} bezeichnet die Gate-Source-Spannung U_{GS} , ab der, der leitende Kanal im FET gesperrt wird und kein Strom fließt ($I_D = 0A$) [1, 2, 22].

Das Ausgangskennlinienfeld kann in drei Bereiche unterteilt werden, welche im nachfolgenden kurz erläutert werden:

- Sperrbereich
- ohmscher Bereich
- Abschnürrbereich

Sperrbereich

Wenn die Gate-Source-Spannung U_{GS} unterhalb der Abschnürspannung U_{Th} liegt ($U_{GS} < U_{th}$), ist der Transistor gesperrt und es fließt kein Drainstrom I_D zwischen dem Drain und der Source des Transistors [22].

Ohmscher Bereich

Der *Ohmsche Bereich* liegt in der Nähe des Koordinatenursprungs des Ausgangskennlinienfeld. Bei niedrigen Drain-Source-Spannungen U_{DS} und Drainströmen I_D verhält sich der JFET wie ein ohmscher Widerstand. Der Widerstand wird durch die Gate-Source-Spannung U_{GS} gesteuert. Für die Gate-Source-Spannung U_{GS} gilt $U_{GS} \geq U_{th}$. Der Einsatz des *ohmschen Bereiches* eignet sich vor allem für die Ansteuerung analoger Schaltungen [22].

Abschnürbereich

Ab einer gewissen Drain-Source-Spannung U_{DS} kommt der JFET in den *Abschnür- bzw. Sättigungsbereich*. Dieser ist der am häufigsten bei Anwendungen mit Transistoren (z. B. Leistungsverstärkeranwendungen) angewandte. Der Transistor ist in diesem Bereich voll angesteuert. Innerhalb dieses Bereiches ist der Drainstrom I_D nur noch von der Gate-Source-Spannung U_{GS} abhängig. Die Drain-Source-Spannung U_{DS} hat im Abschnürbereich kaum noch einen Einfluss auf den Drainstrom I_D . Die Spannung, bei der der Transistor in den Abschnürbereich kommt, wird *Abschnürspannung* $U_{DS,ab}$ genannt. Durch das Erhöhen der Drain-Source-Spannung U_{DS} über den vom Hersteller im Datenblatt angegebenen Wert kommt der JFET in den Durchbruchbereich. Durch das dadurch auf den JFET einwirkende hohe elektrische Feld, kommt es innerhalb des Halbleitermaterials bzw. der Raumladungszone zu einem Lawineneffekt und der Drainstrom I_D steigt stark an [22].

Temperaturverhalten eines JFET's

Der Drainstrom I_D eines JFET's ist abhängig von der Temperatur des Halbleiterblockes; steigt diese, nimmt das Kontaktpotential zwischen dem Gate und dem Kanal ab. Der Drainstrom I_D sinkt, da die steigende Temperatur die Beweglichkeit der Ladungsträger vermindert. Die nachfolgende Abbildung 2.9 zeigt die Steuerkennlinien für unterschiedliche Temperaturen [2, 22].

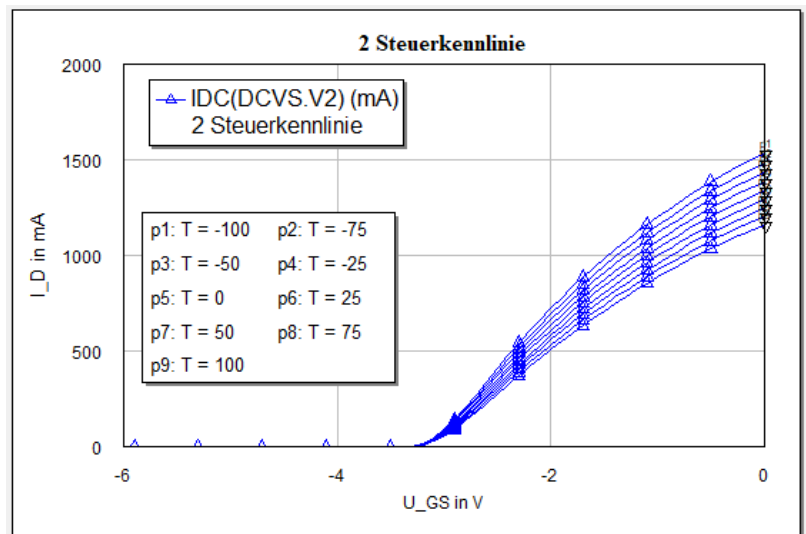


Abbildung 2.9: Verhalten der Steuerkennlinie eines JFET's bei steigender Temperatur (obere Steuerkennlinie $T = -100^\circ \text{C}$ / untere Steuerkennlinie $T = 100^\circ \text{C}$)

2.2 Grundlagen Leistungsverstärker

2.2.1 Prinzip und Aufbau eines Leistungsverstärkers

Leistungsverstärker spielen in der Realisierung von Mikrowellen- und Hochfrequenz (HF)-Anwendungen eine wichtige Rolle. Das Grundprinzip eines Leistungsverstärkers ist es, den Leistungspegel eines, am Eingang anliegendes, RF-Signals möglichst verlustfrei und linear für eine bestimmte Frequenz oder einen Frequenzbereich zu erhöhen. Das Ausgangssignal sollte im Idealfall ein genaues Abbild des Eingangssignals sein. In der Realität kann dieses aufgrund von Verlusten in elektronischen Schaltungen und Bauelementen und deren parasitären Effekten nicht umgesetzt werden.

Der prinzipielle Aufbau eines Leistungsverstärkers ist in der Abbildung 2.10 abgebildet. Ein Leistungsverstärker besitzt einen Transistor (FET oder BJT) sowie ein Eingangs- und Ausgangsnetzwerk. Das Eingangs- und Ausgangsnetzwerk dient dazu, dass eine Anpassung am Ein- und Ausgang des Leistungsverstärkers für die Grundfrequenz f_0 realisiert wird, um das RF-Signal möglichst verlustfrei zu übertragen. Des Weiteren besitzt ein Leistungsverstärker am Gate und Drain des Transistors zwei Gleichspannungsquellen für die Ansteuerung des Transistors. Die beiden Gleichspannungsquellen haben in der Regel jeweils eine in Reihe geschaltete RF-Choke-Spule (L_{RFC}). Die RF-Choke-Spule isoliert die Gleichspannungsquellen von dem RF-Signal. Als Alternative können statt der RF-Choke-Spule sogenannte DC-Bypass-Kondensatoren verwendet werden. Diese sind parallel zu

den Gleichspannungsquellen geschaltet. Zusätzlich sind am Gate und Drain des Transistors DC-Block-Kondensatoren (C_{RFS}) in Reihe geschaltet, welche den Gleichspannungsanteil im RF-Signal unterdrücken [11].

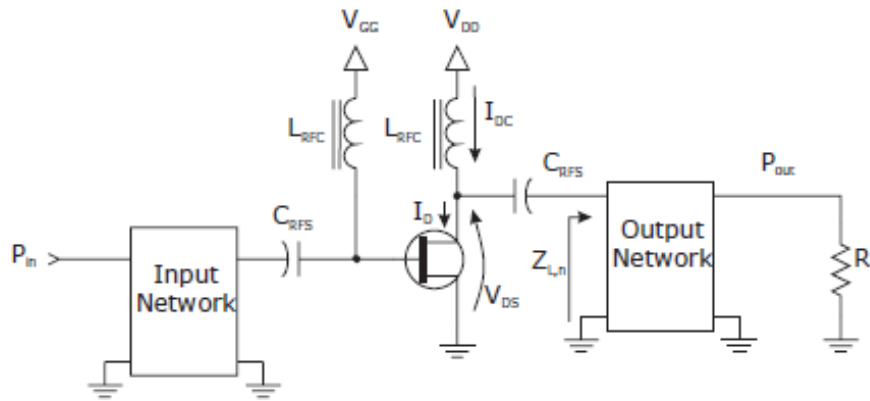


Abbildung 2.10: Prinzipieller Aufbau eines Leistungsverstärkers [11]

2.2.2 Kenngrößen von Leistungsverstärkern

Das Verhalten bzw. die Performance eines Leistungsverstärkers kann durch verschiedene Kenngrößen beschrieben werden, welche im Nachfolgenden erläutert werden. Dafür werden zunächst die für die Berechnung der Kenngrößen wichtigen Spannungen und Ströme aufgelistet.

- Gate-Source-Spannung U_{GS}
- Drain-Source-Spannung U_{DS}
- Gate-Strom I_G
- Drain-Strom I_D

Ausgangsleistung P_{Out}

Die Ausgangsleistung P_{Out} ist die Leistung, welche am Ausgang des Leistungsverstärker für eine bestimmte Frequenz f_0 oder Bandbreite $B = [f_{Low}, f_{High}]$ an eine externe Last abgegeben wird [11].

$$P_{Out} = P_{Out}(f_0) = \frac{1}{2} \cdot \Re(U_{out} \cdot I_{out}^*) \quad (2.1)$$

Eingangsleistung P_{In}

Die Eingangsleistung ist die Leistung des am Eingang des Leistungsverstärkers anliegenden RF-Signals [11].

$$P_{In} = \frac{1}{2} \cdot \Re(U_{In} \cdot I_{In}^*) \quad (2.2)$$

Verstärkung P_{Gain}

Die Verstärkung P_{Gain} , auch G genannt, eines Leistungsverstärkers ist das Verhältnis der Ausgangsleistung P_{Out} zur Eingangsleistung P_{In} angegeben in dB [11].

$$P_{Gain} = \frac{P_{Out}}{P_{In}} = P_{Out,dBm} - P_{In,dBm} \quad (2.3)$$

Gleichstromleistung P_{DC}

Die Gleichstromleistung P_{DC} ist die Leistung, welche durch die Gleichspannungsquelle am Drain bereitgestellt wird [11].

$$P_{DC} = I_D \cdot U_{DS} \quad (2.4)$$

Drain-Efficiency η_d

Mit der Kenngröße η_d wird die Effizienz des Konvertierungsprozesses der Gleichstromleistung in RF-Leistung beschrieben. Die Drain-Effizienz η_d ist das Verhältnis der Ausgangsleistung P_{Out} und der Gleichstromleistung P_{DC} .

$$\eta_d = \frac{P_{Out}}{P_{DC}} \quad (2.5)$$

Das theoretische Maximum für η_d liegt bei 100%. In der Realität kann dieses aufgrund von Verlusten innerhalb der Schaltung nicht erreicht werden. Je kleiner die Verlustleistung innerhalb der Schaltung ist, desto höher ist die Effizienz η_d [11].

Added Power P_{add}

Die hinzugefügte Leistung P_{add} ist definiert als [11]:

$$P_{add} = P_{Out} - P_{In} \quad (2.6)$$

Power-Added-Efficiency

Eine der wichtigsten Kenngrößen zur Beschreibung von Leistungsverstärkern ist die *Power-Added-Efficiency* (PAE). Der PAE ist das Verhältnis der hinzugefügten Leistung P_{add} und der Gleichstromleistung P_{DC} [11].

$$PAE = \frac{P_{add}}{P_{DC}} = \frac{P_{Out} - P_{In}}{P_{DC}} \quad (2.7)$$

2.2.3 Verstärkerklassen

Übersicht der Verstärkerklassen

Leistungsverstärker werden in zwei Hauptgruppen unterteilt, *lineare* und *nicht-lineare* Leistungsverstärker. Bei *linearen* Leistungsverstärker ist die Ausgangsleistung proportional zur Eingangsleistung. Die Ausgangsleistung bei *nicht-linearen* Leistungsverstärkern ist nicht proportional zur Eingangsleistung. Durch die Ansteuerung des Transistors nahe des Abschnürbereiches, werden Oberwellen an dessen Ausgang erzeugt, welche das Ausgangssignal verzerren.

Alle Leistungsverstärker werden in zwei Kategorien unterteilt, den *spannungsgesteuerten* und den *schaltenden* Leistungsverstärkern. *Spannungsgesteuerten* Leistungsverstärker werden charakterisiert durch ihren Arbeitspunkt und den Stromleitungswinkel θ . Der Stromleitungswinkel θ gibt an, wie viel Grad von dem Eingangssignal durch den Transistor verstärkt wird. 360° (2π) bedeutet, dass das komplette Eingangssignal verstärkt wird. Dabei wird der Transistor als eine *spannungsgesteuerte* Stromquelle betrieben. Im Gegensatz zu den *spannungsgesteuerten* Leistungsverstärkern werden die *schaltenden* nicht durch ihren Arbeitspunkt bzw. Stromleitungswinkel θ charakterisiert, sondern durch deren Eingangs- und Ausgangsnetzwerk. Der Transistor arbeitet als Schalter (an/aus). Zusätzlich zu den Kategorien werden Leistungsverstärker in Klassen und einem Buchstaben unterschieden [11, 24, 30]. In der nachfolgenden Abbildung 2.11 ist eine Übersicht über die Leistungsverstärkerkategorien und deren Klassen abgebildet.

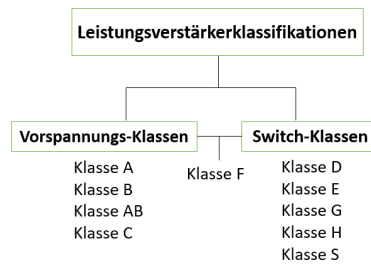


Abbildung 2.11: Übersicht über die verschiedenen Verstärkerklassen

Klasse A

Der Klasse A Leistungsverstärker ist ein linearer Verstärker. Der Arbeitspunkt des Klasse A Verstärkers liegt auf der Mitte der *linearen* Steigung der Steuerkennlinie des Transistors. Aufgrund des Arbeitspunktes ist der Transistor durchgehend leitend und es wird das komplette Eingangssignal verstärkt (Stromleitungswinkel $\theta = 360^\circ$). Theoretisch ist bei Klasse A Verstärkern die Effizienz maximal bei $\eta_d = 50\%$. In praktischen Anwendungen liegt die Effizienz bei $\eta \approx 40\%$. Durch den simplen Aufbau und seiner Linearität findet der Klasse A Verstärker ein breites Anwendungsfeld. In der nachfolgenden Abbildung 2.12 ist das Ausgangsnetzwerk und die Wellenformen abgebildet [10, 24].

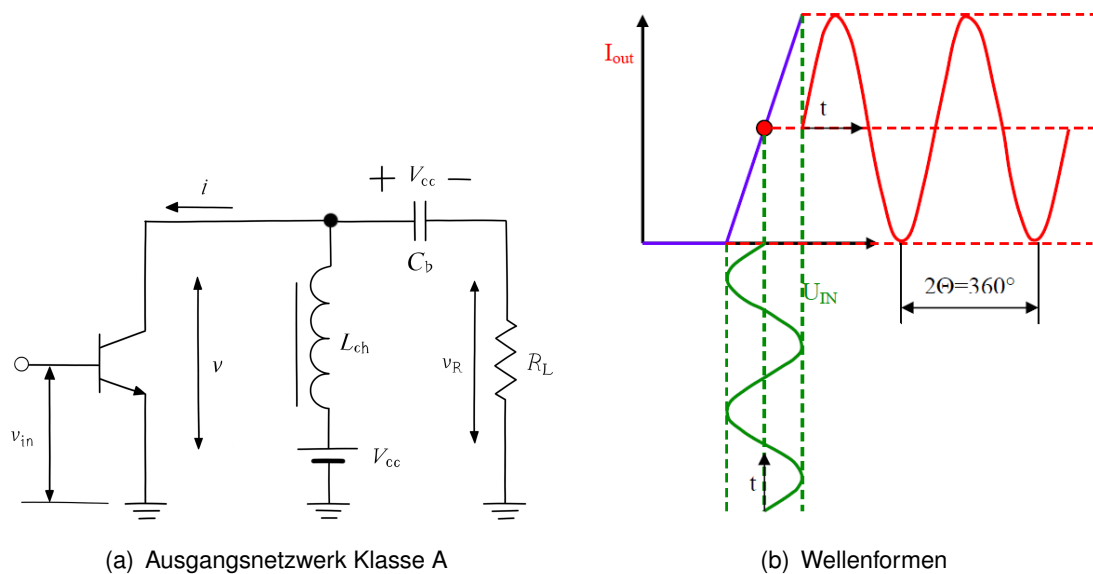


Abbildung 2.12: Ausgangsnetzwerk [24] und Wellenformen [10] für einen Leistungsverstärker Klasse A

Klasse B

Der Klasse B Leistungsverstärker gehört, wie der Klasse A Verstärker, zu den linearen Leistungsverstärkern. Der Arbeitspunkt des Klasse B Verstärkers liegt im Knickpunkt (Abschnürspannung U_{T_h}) der Steuerkennlinie des Transistors. Dadurch wird nur die positive Halbwelle des Eingangssignals verstärkt und die Negative unterdrückt, da der Transistor für diese gesperrt ist. Der Stromleitungswinkel θ beträgt $\theta = 180^\circ$. Im Ausgangsnetzwerk des Klasse B Verstärkers befindet sich parallel zur Last ein LC-Parallelschwingkreis, welcher auf die Grundfrequenz f_0 abgestimmt ist und diese ungedämpft passieren lässt. Die Oberwellen, welche durch den Transistor erzeugt werden, werden durch diesen unterdrückt. Der Klasse B Verstärker erreicht theoretisch eine maximale Effizienz von $\eta = 78,5\%$. Im Normalfall werden Klasse B Verstärker im Gegentaktbetrieb (Push-Pull) betrieben. Bei diesem Betrieb werden zwei unterschiedliche n- und p-Transistoren eingesetzt, wobei der eine nur die positive Halbwelle und der andere Transistor die negative Halbwelle verstärkt. Die nachfolgende Abbildung 2.13 zeigt das Ausgangsnetzwerk und die Wellenformen für einen Ein-Takt-Klasse B Verstärker [10, 24].

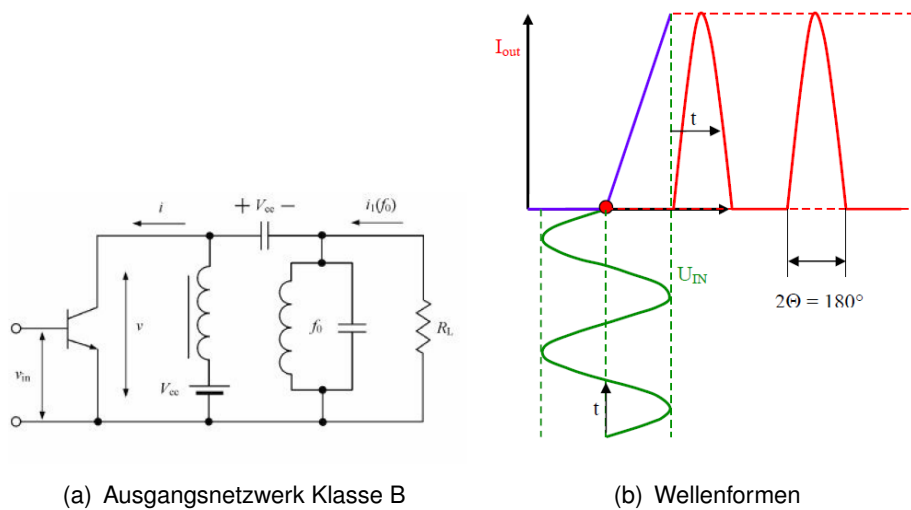


Abbildung 2.13: Ausgangsnetzwerk [24] und Wellenformen [10] für einen Leistungsverstärker Klasse B

Klasse AB

Der Klasse AB Leistungsverstärker ist eine Kombination aus den Klasse A und Klasse B Verstärkern. Der Arbeitspunkt liegt im unteren *linearen* Bereich der Steuerkennlinie zwischen

dem Arbeitspunkt der Klasse A und Klasse B Verstärkern. Ebenso wie der Arbeitspunkt liegt die maximal erreichbare theoretische Effizienz η zwischen der maximal möglichen Effizienz des Klasse A und Klasse B Verstärkers ($\eta = 50\% - 78,5\%$). Durch den Arbeitspunkt im unteren *linearen* Bereich der Steuerkennlinie treten weniger Verzerrungen bzw. Oberwellen am Ausgang des Transistors auf, als bei Klasse B Verstärkern. Der Stromleitungswinkel θ liegt zwischen $\theta = 180^\circ - 360^\circ$ [10, 24, 29]. Die nachfolgende Abbildung 2.14 zeigt die Wellenform.

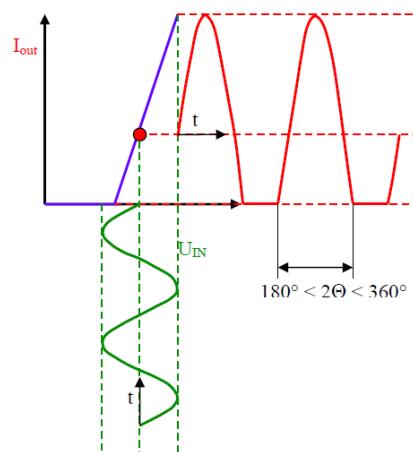


Abbildung 2.14: Wellenformen eines Leistungsverstärkers Klasse AB [10]

Klasse C

Bei einem Klasse C Leistungsverstärker liegt der Arbeitspunkt unterhalb der Abschnürspannung U_{Th} des Transistors. Der Stromleitungswinkel θ ist $\theta < 180^\circ$. Seine theoretische maximale Effizienz liegt bei $\eta = 90\%$. Da Klasse C Verstärker durch den Arbeitspunkt kaum Linearität besitzt, werden viele Oberwellen erzeugt. Aufgrund des Auftretens von Oberwellen werden Klasse C Verstärker vorwiegend in RF-Anwendungen (Oszillatoren, Leistungsverstärkern) angewendet und kaum in Audio-Anwendungen [29].

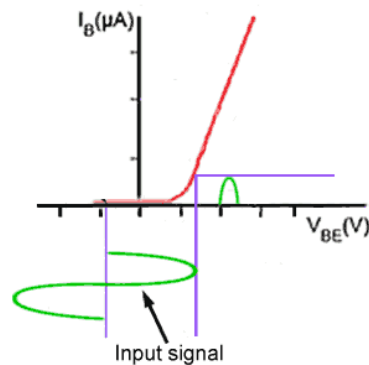


Abbildung 2.15: Transfercharakteristik eines Klasse C Leistungsverstärkers [10]

Klasse D

Der Klasse D Leistungsverstärker gehört zur Gruppe der *nicht-linearen* und *schaltenden* Leistungsverstärker. Er besitzt zwei im Gegentakt zu einander arbeitende Transistoren. Der Arbeitspunkt der Transistoren wird so gelegt, dass er in der Nähe der Abschnürspannung U_{Th} liegt und die Transistoren als Schalter arbeiten. Durch den Serienschwingkreis im Ausgangsnetzwerk des Verstärkers wird nur der Strom i_1 der Grundfrequenz zur Last durchgelassen und die Oberwellen gedämpft. Die theoretische maximale erreichbare Effizienz des Klasse D Verstärkers beträgt $\eta = 100\%$. In der Praxis wird die Effizienz durch die Schalterkapazitäten des Transistors limitiert, wobei eine Effizienz von $\eta = 85\% - 94\%$ erreicht werden kann [26, 29].

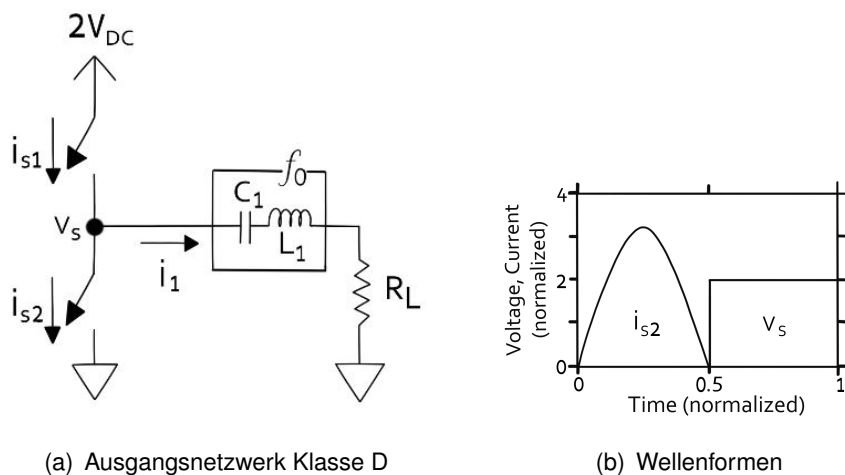
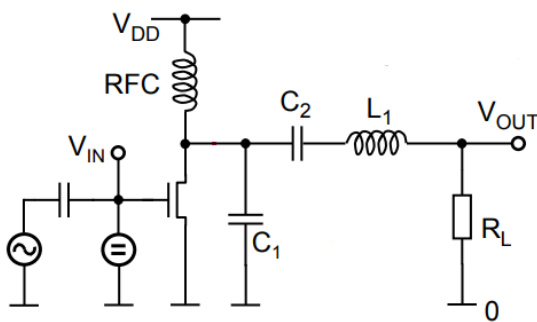


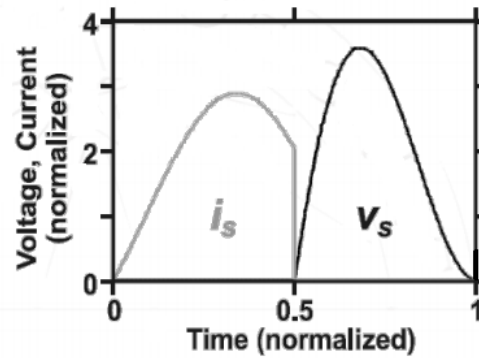
Abbildung 2.16: Netzwerk und Wellenformen eines Klasse D Leistungsverstärkers [26]

Klasse E

Klasse E Leistungsverstärker gehören zur Gruppe der *nicht-linearen* und *schaltenden* Leistungsverstärkern. Der Arbeitspunkt wird, wie bei dem Klasse D Verstärker, so gewählt, dass der Transistor als Schalter arbeitet. Im idealen Fall kann eine theoretische Effizienz von $\eta = 100\%$ erreicht werden. Die Wellenformen der Spannung und des Stromes überlappen sich nicht. Im Ausgangsnetzwerk befindet sich ein Serienschwingkreis und eine Parallelkapazität. Bei einem offenen Schalter (Transistor ist gesperrt) wird der Kondensator C_2 aufgeladen. Wird der Schalter geschlossen (Transistor ist leitend) entlädt sich der Kondensator und die Spannung sinkt auf ein Minimum. Der Strom steigt hingegen an [14, 23, 26].



(a) Ausgangsnetzwerk Klasse E



(b) Wellenformen

Abbildung 2.17: Ausgangsnetzwerk [14] und Wellenformen [26] eines Leistungsverstärker Klasse E

3 Klasse-F Leistungsverstärker

Klasse-F-Leistungsverstärker gehören zu den oberwellengesteuerten Leistungsverstärkern und ist ein im Ausgangsnetzwerk auf die ungeraden Oberwellen der Grundfrequenz f_0 abgestimmter Leistungsverstärker. Aufgrund seiner hohen Effizienz und Ausgangsperformance gegenüber den linearen Leistungsverstärkern (Klasse A, B und AB) hat der Klasse-F-Leistungsverstärker immer mehr an Popularität bei der Realisierung von HF-Anwendungen hinzugewonnen. Das Prinzip eines Klasse-F-Leistungsverstärkers beruht darauf, die Wellenform der Drain-Source-Spannung u_{DS} am Drain des Transistors, durch die Kontrolle der ungeraden Oberwellen im Ausgangsnetzwerk, welche aufgrund des nicht-linearen Verhaltens des Transistor im Signal am Transistorausgang enthalten sind, zu formen und dadurch die Effizienz zu erhöhen.

Die Kontrolle der Oberwellen im Ausgangsnetzwerk wird dadurch erreicht, dass dem Ausgangsnetzwerk einzelne oder mehrere Resonatoren in Reihe zwischen dem Drain des Transistors und der Last hinzugefügt werden. Die Resonatoren sind auf die ungeraden Oberwellen der Grundfrequenz f_0 abgestimmt. Durch die Kontrolle der ungerade Oberwellen im Ausgangsnetzwerk wird die Drain-Source-Spannung u_{DS} zu einem Rechteck geformt. Die Wellenform des Drainstromes i_D entspricht der einer sinusförmigen Halbwelle (Eintakt-Klasse-B-Betrieb). Der Arbeitspunkt liegt in der Nähe der Abschnürspannung U_{Th} . Das Formen der Drain-Source-Spannung u_{DS} wird durch das optimale Abschließen der Oberwellen im Ausgangsnetzwerk erreicht. Das Abschließen der Oberwellen erfolgt durch das Sperren der ungeraden Oberwellen und das Kurzschließen der geraden Oberwellen. Die Grundwelle wird ungedämpft durchgelassen.

Neben dem Betrieb des Transistors als lineare Stromquelle kann dieser auch als Schalter bei Klasse-F-Leistungsverstärkern betrieben werden. In diesem Fall müssen alle Oberwellen abgeschlossen werden, wodurch sich die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D nur durch die im Ausgangsnetzwerk befindlichen Resonatoren ergibt. Da typischerweise nicht alle Oberwellen abgeschlossen werden, wird in den meisten Anwendungen von Klasse-F-Leistungsverstärkern der Transistor als lineare Stromquelle betrieben, um die sinusförmige Halbwelle für den Drainstrom i_D zu erreichen. Es wird nur noch die Drain-Source-Spannung u_{DS} durch die Resonatoren geformt [9, 11, 14, 20].

Im nachfolgenden wird der Aufbau eines Klasse-F-Leistungsverstärkers näher erläutert. Es wird genauer auf die mathematische Beschreibung der Wellenformen am Drain

des Transistors eingegangen und auf den Einfluss einzelner Resonatoren auf die Wellenformen am Drain anhand eines Beispiels. Die Untersuchung eines idealen Klasse-F-Leistungsverstärkers erfolgt danach, sowie die Untersuchung unterschiedlicher Ausgangsnetzwerke für einen Klasse-F-Leistungsverstärker mit passiven Bauelementen und Übertragungsleitungen.

3.1 Aufbau

Der Aufbau eines Klasse-F-Leistungsverstärkers ist in der Abbildung 3.1 abgebildet. Im Allgemeinen besitzt ein Klasse-F-Leistungsverstärker eine Anzahl N an Resonatoren, welche in Reihe zwischen dem Drain und der Last geschaltet sind und auf die ungeraden Oberwellen der Grundfrequenz f_0 abgestimmt sind. Für $f_0 = 500\text{MHz}$ sind die nächsten ungeraden Oberwellen $f_3 = 1,5\text{GHz}$ und $f_5 = 2,5\text{GHz}$ usw. Die in Reihe zwischen Drain und der Last liegenden Resonatoren sind Sperrkreise. Durch sie wird die jeweilige ungerade Oberwelle zum Ausgang hin gesperrt. Am Ende des Ausgangsnetzwerkes wird parallel zur Last ein Resonator geschaltet, welcher nur die Grundfrequenz f_0 durchlässt und die restlichen Oberwellen dämpft [15, 20].

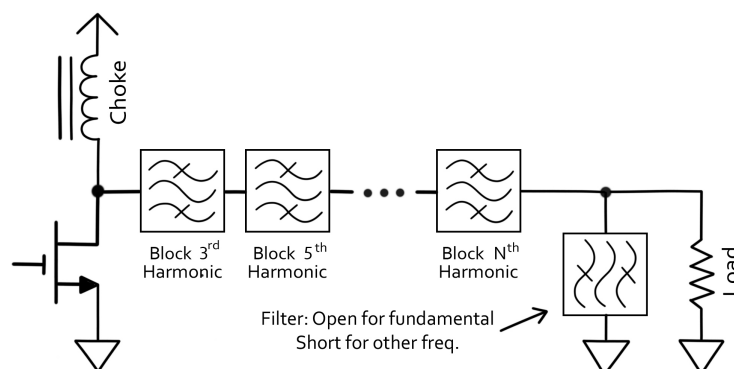


Abbildung 3.1: Aufbau eines Klasse-F-Leistungsverstärkers [26]

Ein weiterer Aufbau eines Klasse-F-Leistungsverstärkers mit Parallelschwingkreisen als Resonatoren ist in der nachfolgenden Abbildung 3.2 dargestellt. In diesem Fall wird nur die dritte Oberwelle gesperrt [20].

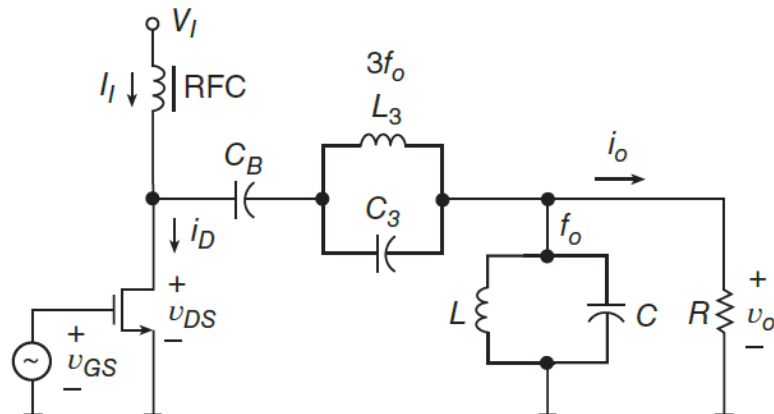


Abbildung 3.2: Prinzipieller Aufbau eines Klasse-F-Leistungsverstärkers mit Kontrolle der dritten Oberwelle [20]

3.2 Wellenform

Innerhalb dieses Kapitels werden die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D am Drain des Transistors genauer betrachtet. Zunächst werden die idealen Wellenform mathematisch beschrieben und graphisch dargestellt. Im Anschluss wird ausgehend von einem Eintakt-Klasse-B-Leistungsverstärker der Einfluss von Resonatoren auf die Wellenformen der Drain-Source-Spannung u_{DS} untersucht.

3.2.1 Untersuchung der Wellenformen eines Klasse-F-Leistungsverstärkers

Für die Untersuchung der Wellenformen der Spannung u_{DS} und des Stromes i_D am Drain werden zunächst die Fourier-Reihen der Spannung und des Stromes betrachtet [19, 20]. Für die Spannung gilt:

$$\frac{u(\omega t)}{U_0} = 1 + \frac{4}{\pi} \cdot \sin(\omega t) + \frac{4}{\pi} \cdot \sum_{n=3,5,7,\dots}^N \frac{\sin(n\omega t)}{n} \quad (3.1)$$

Für den Strom gilt:

$$\frac{i(\omega t)}{I_0} = 1 - \frac{\pi}{2} \cdot \sin(\omega t) - 2 \cdot \sum_{n=2,4,6,\dots}^N \frac{\cos(n\omega t)}{n^2 - 1} \quad (3.2)$$

U_0 und I_0 entsprechen der Gleichspannungskomponenten bzw. der Gleichstromkomponenten.

Wellenformen für N = 3

Die Abbildung 3.3 zeigt die Wellenform der Spannung und des Stromes für N = 3 am Drain des Transistors und die einzelnen Verläufe der Oberwellen.

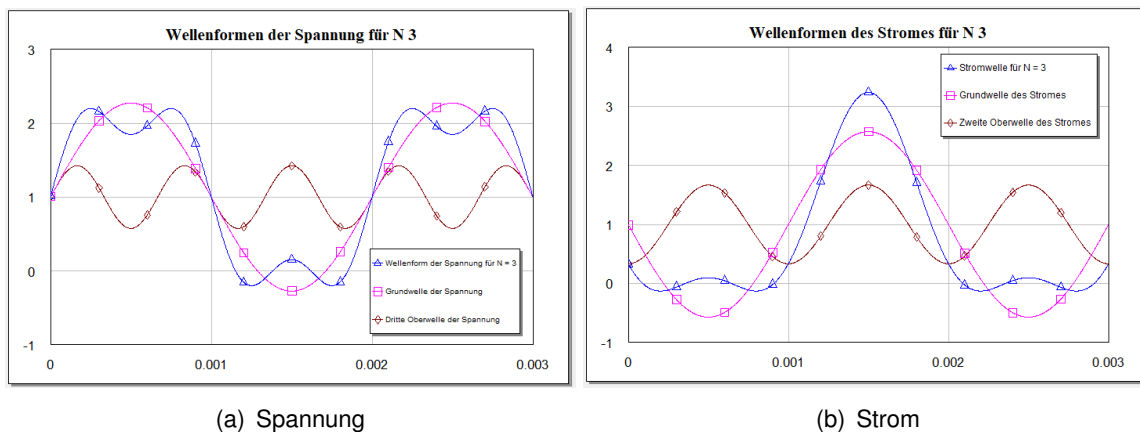


Abbildung 3.3: Wellenformen der Oberwellen und der Drain-Wellenformen der Spannung und des Stromes für N = 3

In der Abbildung 3.3(a) ist zu sehen, dass durch das Hinzufügen von Oberwellen zur Grundwelle (gerade Oberwellen zum Drainstrom i_D und ungerade Oberwellen zur Spannung u_{DS}) die Wellenform der Spannung u_{DS} und des Drainstromes i_D signifikant verändert werden. Bei der Spannung sind die Grundwelle und die dritte Oberwelle phasenverschoben. Durch die Phasenverschiebungen der Wellen entstehen sowohl bei dem Maximum und Minimum der Spannungswelle am Drain Ripple. Diese haben jeweils in ihrem Zentrum eine Erhebung bzw. Vertiefung.

Die Grund- und zweite Oberwelle des Drainstromes i_D sind, wie in Abbildung 3.3(b) zu sehen ist, in Phase. Die Kombination der Grundwelle und der zweiten Oberwelle des Drainstromes i_D ergibt ein Maximum des Stromes, wenn beide Wellen sich in ihrem Maximum überlagern und eine fast Auslöschung der Wellen, wenn die Grundwelle bei ihrem Minimum und die zweite Oberwelle bei ihrem Maximum ist. Wie in Abbildung 3.3(b) zu sehen ist, schwingt der Drainstrom i_D in seinem Minimum, aufgrund des Minimums der Grundwelle und das Maximum der zweiten Oberwelle, um die Nulllinie.

Durch das Hinzufügen der zweiten und dritten Oberwelle zur jeweiligen Grundwelle werden

die Wellen am Drain des Transistors geformt. Im Fall der Spannung wird die Drain-Source-Spannung u_{DS} durch die dritte Oberwelle einem Rechteck angenähert. Der Drainstrom i_D wird durch die zweite Oberwelle so geformt, dass die Form der einer sinusförmigen Halbwelle entspricht. Die Drain-Source-Spannung u_{DS} erreicht ihr Maximum, wenn der Drainstrom i_D bei seinem Minimum ist und andersherum. Da durch werden die Überlappungen verkleinert, wodurch sich automatisch die Verlustleistung verringert (siehe Abbildung 3.4). Im Vergleich für $N = 1$ ist die Verlustleistung größer, da beide Wellenformen der eines Sinus entsprechen [20].

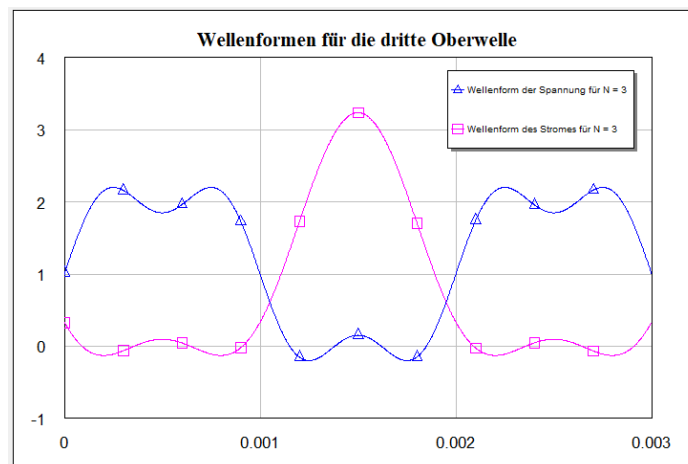


Abbildung 3.4: Wellenform der Spannung und des Stromes für $N = 3$

Wellenformen für $N = 5$

Durch das Hinzufügen mehrerer Oberwellen zur Drain-Source-Spannung u_{DS} und zum Drainstrom i_D wird die Verlustleistung weiter verringert und die Wellenformen am Drain weiter einem Rechteck (Drain-Source-Spannung u_{DS}) bzw. sinusförmigen Halbwelle (Drainstrom i_D) angenähert. Wenn zusätzlich die dritte und fünfte Oberwelle der Drain-Source-Spannung u_{DS} hinzugefügt werden, nähert sich die Wellenform der Drain-Source-Spannung u_{DS} weiter einem Rechteck an. Die Rippel im Maximum und Minimum verkleinern sich, da sich im Gegensatz zur dritten Oberwelle die fünfte in Phase mit der Grundwelle befindet, wodurch die Rippel kleiner werden (siehe Abbildung 3.5(a)).

Die Wellenform des Drainstromes i_D nähert sich durch das Hinzufügen der zweiten und vierten Oberwelle weiter einer idealen sinusförmigen Halbwelle an. Beim Minimum nähert sich der Drainstrom i_D weiter dem Wert 0 an. Die Ausschläge um die Null im Minimum des Drainstromes i_D verkleinern sich. Das Maximum wird durch die vierte Oberwelle in der Form runder (siehe Abbildung 3.5(b)) [20].

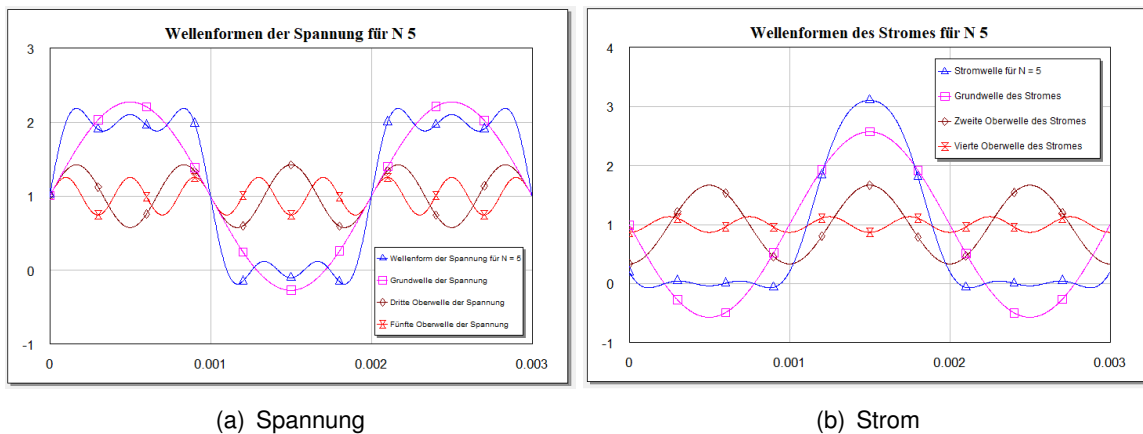


Abbildung 3.5: Wellenformen der Oberwellen und der Drain-Wellenformen der Spannung und des Stromes für $N = 5$

Durch die Erhöhung der Anzahl der Oberwellen im Signal werden die Überlappungen der beiden Wellen weiter verringert. Die Abbildung 3.6 zeigen die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für die Oberwellenanzahl $N = 5$.

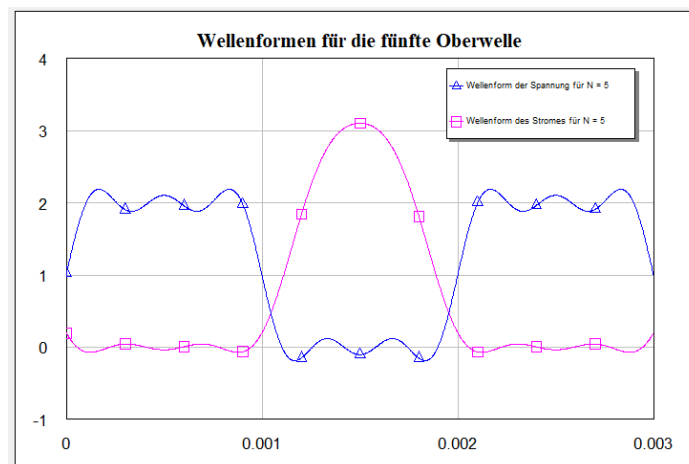


Abbildung 3.6: Wellenformen der Spannung und des Stromes für $N = 5$

Wellenformen für $N = \infty$

Im Idealfall könnte ein ideales Rechteck bzw. eine ideale sinusförmigen Halbwelle für die Wellenformen am Drain erreicht werden, wenn eine unendliche Anzahl N an Oberwellen im Ausgangsnetzwerk kontrolliert werden (siehe Abbildung 3.7). Es sind keine Ripple mehr im

Maximum und Minimum der Drain-Source-Spannung u_{DS} und Drainstromes i_D am Drain vorhanden. Des Weiteren entsteht keine Verlustleistung, da beide Wellenformen sich nicht überlappen und somit deren Produkt gleich 0 ist. Die Effizienz beträgt in diesem Fall 100% [20].

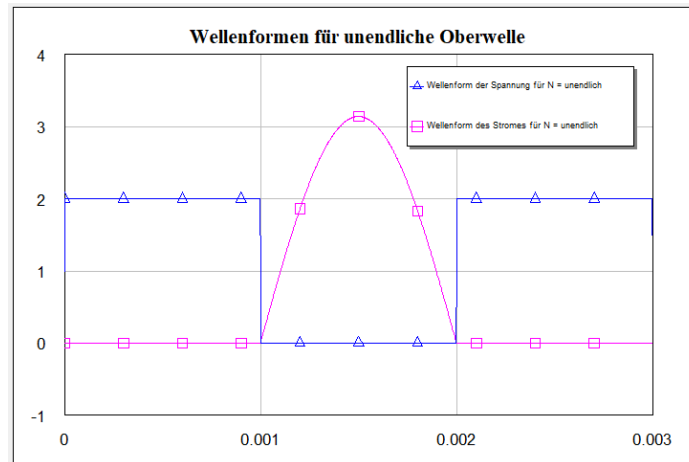


Abbildung 3.7: Wellenformen der Spannung und des Stromes am Drain für $N = \infty$

3.2.2 Einfluss von Resonatoren auf die Wellenformen am Drain eines Klasse-F-Leistungsverstärker

In diesem Abschnitt wird untersucht, welchen Einfluss einzelne Resonatoren auf die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D am Drain des Transistors haben. Die Untersuchung wird mit dem Transistor Cree CGH40010F durchgeführt. Es werden ausgehend von einem Eintakt-Klasse-B-Leistungsverstärker einzelne Resonatoren, welche auf die dritte, fünfte und siebte Oberwelle abgestimmt sind, dem Ausgangsnetzwerk zwischen dem Drain des Transistors und der Last nacheinander hinzugefügt. Es werden die Wellenformen am Drain, die Spektren am Drain und am Ausgang betrachtet. Die Wellenformen am Ausgang werden ein einziges Mal betrachtet, da diese sich durch den parallel zur Last liegenden Resonator im Verlauf des Beispiels nicht verändert. Die nachfolgende Tabelle 3.1 zeigt einen Überblick über die Werte für die LC-Parallelschwingkreise.

Oberwelle	Induktivität L [nH]	Kapazität C [pf]
f_0	3,1831	31,831
$3f_0$	0,14147	79,577
$5f_0$	0,084883	47,746
$7f_0$	0,04573	45,473

Tabelle 3.1: Übersicht der Werte für die LC-Parallelschwingkreise

Eintakt-Klasse-B-Leistungsverstärker

Für die Untersuchung wird zunächst die Schaltung eines Eintakt-Klasse-B-Leistungsverstärkers simuliert. Die nachfolgende Abbildung 3.8 zeigt dessen Aufbau. Bei der Untersuchung wird nur der Einfluss der Resonatoren im Ausgangsnetzwerk auf die Wellenform, sowie die Spektren untersucht.

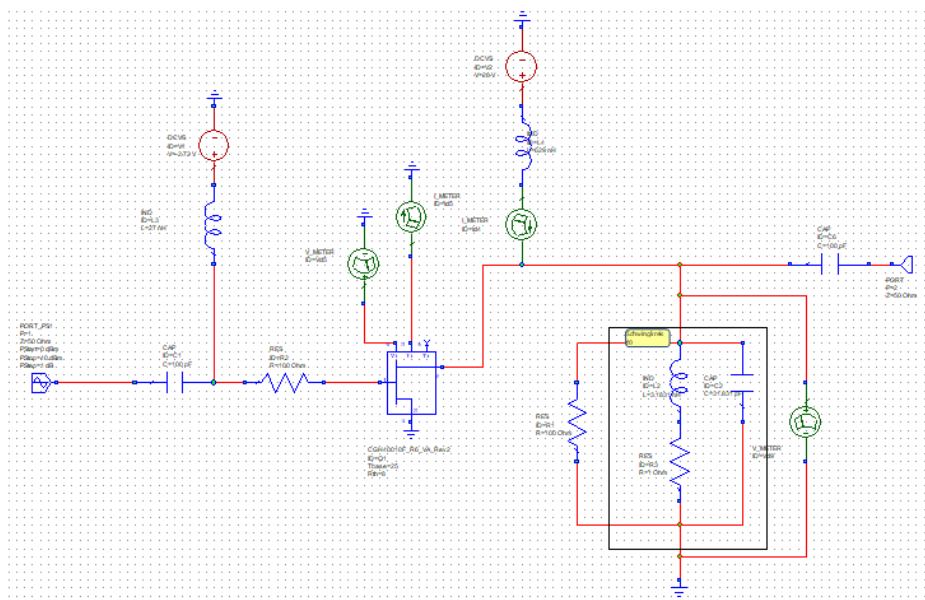


Abbildung 3.8: Schaltung eines Eintakt-Klasse-B-Leistungsverstärkers

Die nachfolgende Abbildung 3.9(a) zeigt das Simulationsergebnis der Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D . Typisch für einen Klasse-B-Leistungsverstärker hat die Drain-Source-Spannung u_{DS} die Form eines Sinus. Der Drainstrom i_D hat aufgrund des Arbeitspunktes die Form einer sinusförmigen Halbwelle. Wenn die Drain-Source-Spannung u_{DS} bei seinem Maximum ist, hat der Drainstrom i_D sein Minimum, welches annähernd 0 ist. Beide Wellenformen überlappen sich gegenseitig, wodurch Verluste entstehen.

Die Ausgangswellenformen (Abbildung 3.9(b)) entsprechen bei Spannung und Strom einem Sinus. Beide sind in Phase. Durch den parallel zur Last liegenden f_0 -Parallelschwingkreis ist die Form des Sinus symmetrisch, da die restlichen Oberwellenanteile im Signal gedämpft werden.

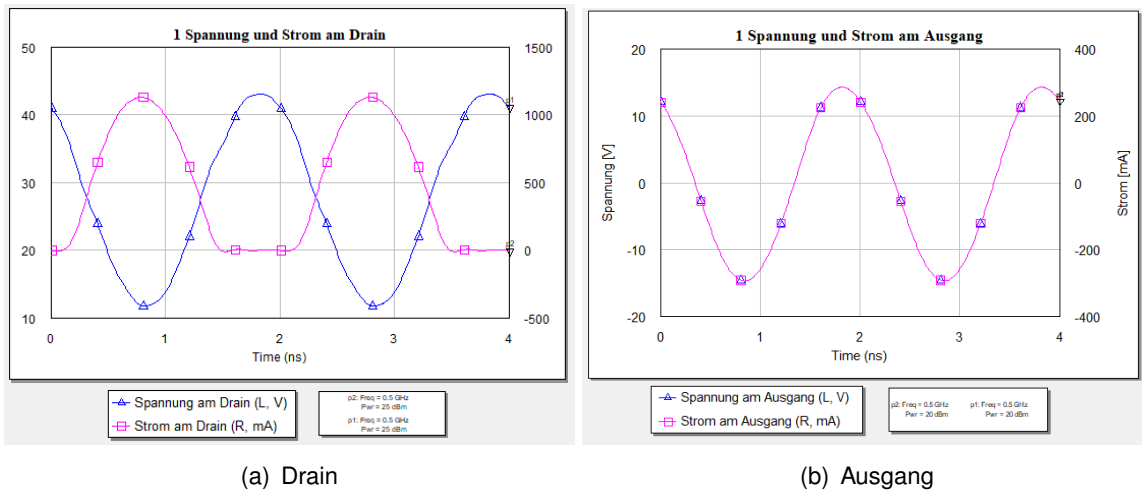
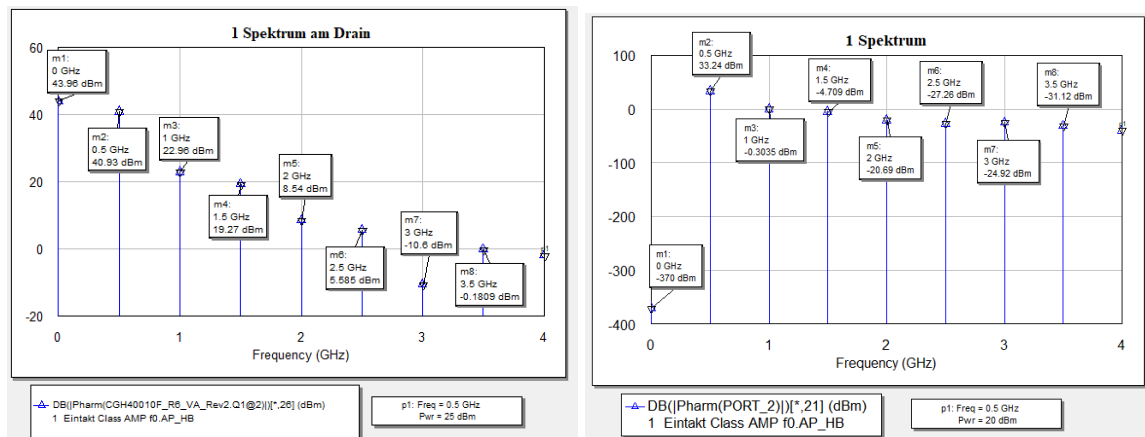


Abbildung 3.9: Spannung und Strom am Drain und Ausgang eines Klasse-B-Leistungsverstärkers

Die Abbildung 3.10 zeigt beide Spektren am Drain und am Ausgang des Simulationsmodells. Das Spektrum am Drain (Abbildung 3.10(a)) enthält viele und hohe Oberwellenanteile im Signal. Der DC-Anteil ist im Signal enthalten.

Das Spektrum am Ausgang enthält aufgrund des DC-Block-Kondensators in Reihe zur Last nicht mehr den DC-Anteil im Signal. Des Weiteren sind die Oberwellen durch den parallel zur Last liegenden f_0 -Parallelschwingkreis ausreichend gedämpft, so dass das Ausgangssignal nicht verzerrt ist.



(a) Drain

(b) Ausgang

Abbildung 3.10: Spektren am Drain des FET's und Ausgang eines Klasse-B-Leistungsverstärkers

Klasse-F-Leistungsverstärker mit $3f_0$ -Parallelschwingkreis

Im nächsten Schritt wird ein auf die dritte Oberwelle ($3f_0 = 1,5\text{ GHz}$) abgestimmter Resonator, in Reihe zwischen dem Drain des Transistors und der Last hinzugefügt (siehe Abbildung 3.11).

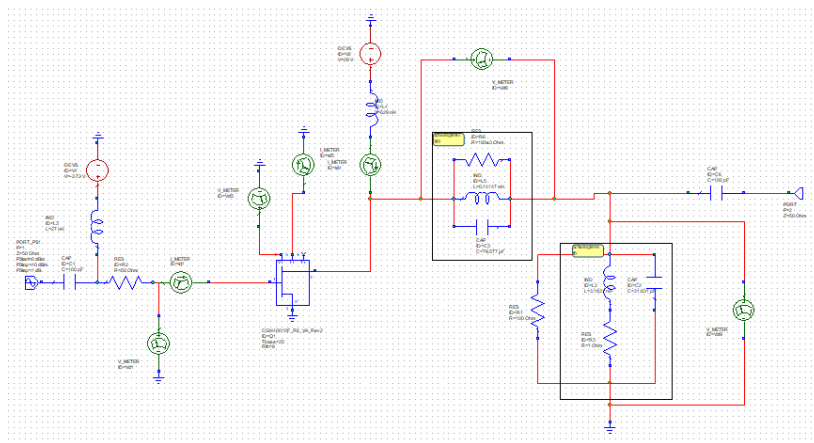


Abbildung 3.11: Schaltung eines Klasse-F-Leistungsverstärkers mit einem $3f_0$ -Parallelschwingkreis

Der in Reihe geschaltete Parallelschwingkreis kontrolliert die dritte Oberwelle, wodurch sich die Wellenform der Drain-Source-Spannung u_{DS} am Drain ändert (siehe Abbildung 3.12). Die Wellenform der Drain-Source-Spannung u_{DS} nähert sich einem Rechteck an mit Rippen

im Maximum und Minimum. Die Drain-Source-Spannung u_{DS} ist ähnlich wie die der idealen Wellenform mit der dritten Oberwelle (siehe Abbildung 3.4). Der Drainstrom i_D ändert seine Wellenform kaum, da der Arbeitspunkt sich nicht ändert. Es kommt bei dem Drainstrom i_D zu leichten Veränderungen der Wellenform durch den Einfluss der zweiten Oberwelle. Durch die Kontrolle der dritten Oberwelle sind die Überlappungen der Wellen kleiner geworden, da die Drain-Source-Spannung u_{DS} steiler von ihrem Maximum zum Minimum abfällt.

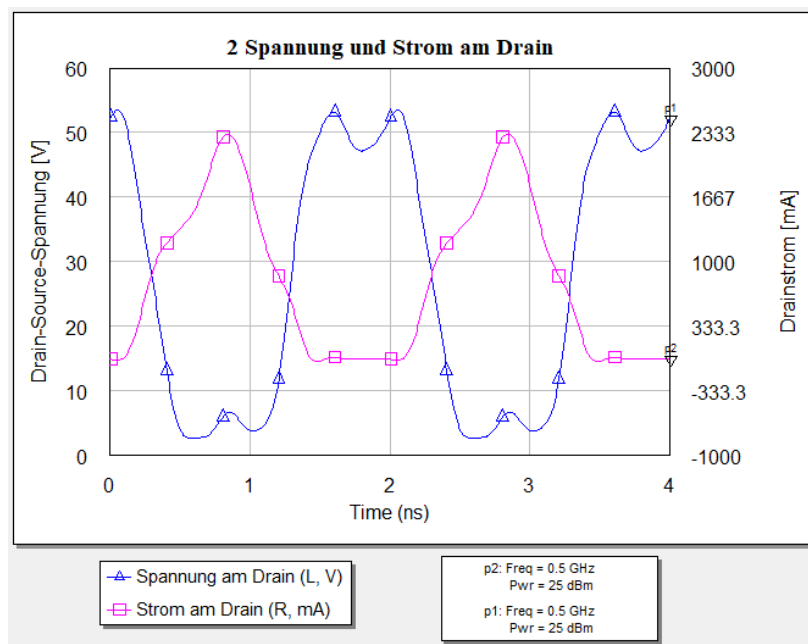


Abbildung 3.12: Wellenformen der Spannung u_{DS} und Strom i_D am Drain mit einem $3f_0$ -Parallelschwingkreis

Die Spektren (Abbildung 3.13) zeigen ein ähnliches Verhalten wie bei dem einfachen Eintakt-Klasse-B-Leistungsverstärker. Am Drain besitzt das Spektrum viele Oberwellenanteile. Im Ausgang hingegen wird durch den $3f_0$ -Parallelschwingkreis die dritte Oberwelle gesperrt, wodurch diese am Ausgang zusätzlich zum f_0 -Parallelschwingkreis gedämpft ist. Der Abstand der Oberwellen zur Grundwelle ist ausreichend groß, wodurch das Ausgangssignal nicht verzerrt ist.

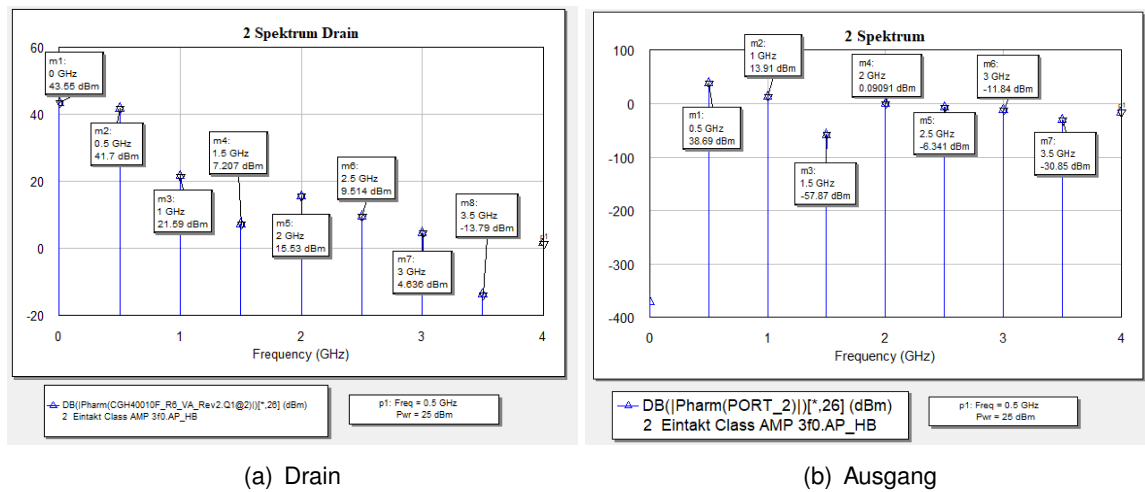


Abbildung 3.13: Spektren am Drain und Ausgang eines Klasse-B-Leistungsverstärkers mit einem $3f_0$ -Parallelschwingkreis

Klasse-F-Leistungsverstärker mit $3f_0$ -, $5f_0$ -Parallelschwingkreis

Zusätzlich zum $3f_0$ -Parallelschwingkreis wird einer auf die fünfte Oberwelle ($5f_0 = 2,5\text{ GHz}$) abgestimmter Parallelschwingkreis in Reihe geschaltet (siehe Abbildung 3.14).

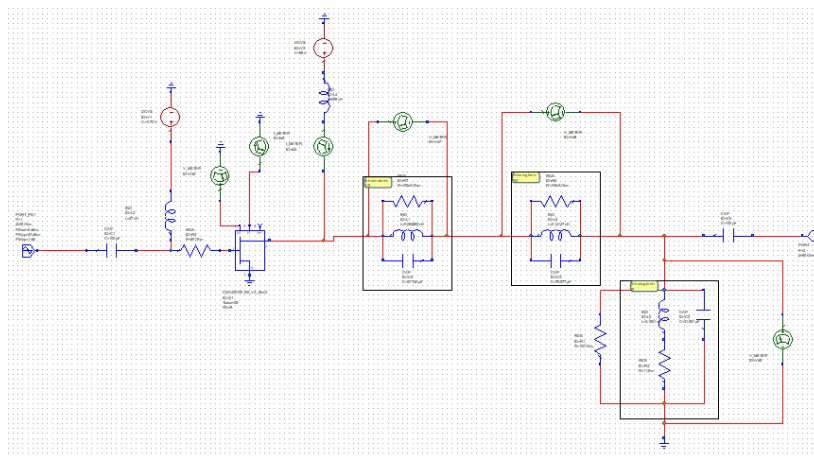


Abbildung 3.14: Schaltung eines Klasse-F-Leistungsverstärkers mit $3f_0$ - und $5f_0$ -Parallelschwingkreisen

Die Wellenform der Drain-Source-Spannung u_{DS} (Abbildung 3.15) ändert sich durch zusätzliche Kontrolle der fünften Oberwelle signifikant. Die Wellenform wird weiter rechteckiger. Die Ripple im Maximum und Minimum werden durch die Kontrolle der fünften Oberwelle kleiner

(siehe zum Vergleich Abbildung 3.6). Der Drainstrom i_D entspricht weiter einer sinusförmigen Halbwellenform. Die Überlappungen werden durch den steileren Abfall bzw. Aufstieg der Spannungswelle kleiner, wodurch die Verlustleistung verringert wird. Im Vergleich zu der idealen Wellenform für $N = 5$ sind die Ripple im Maximum und Minimum der Drain-Source-Spannung u_{DS} kleiner. Der Drainstrom i_D zeigt zu dem Unterschiede zur idealen.

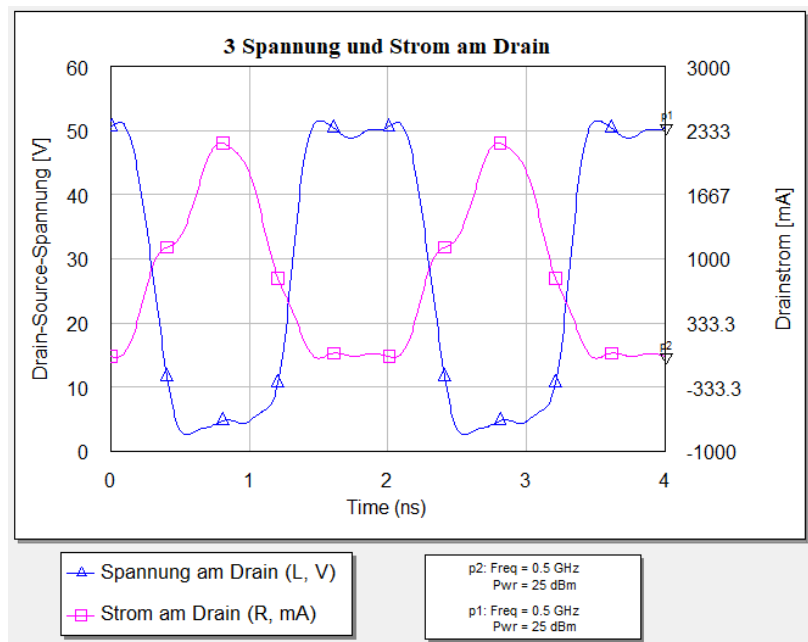
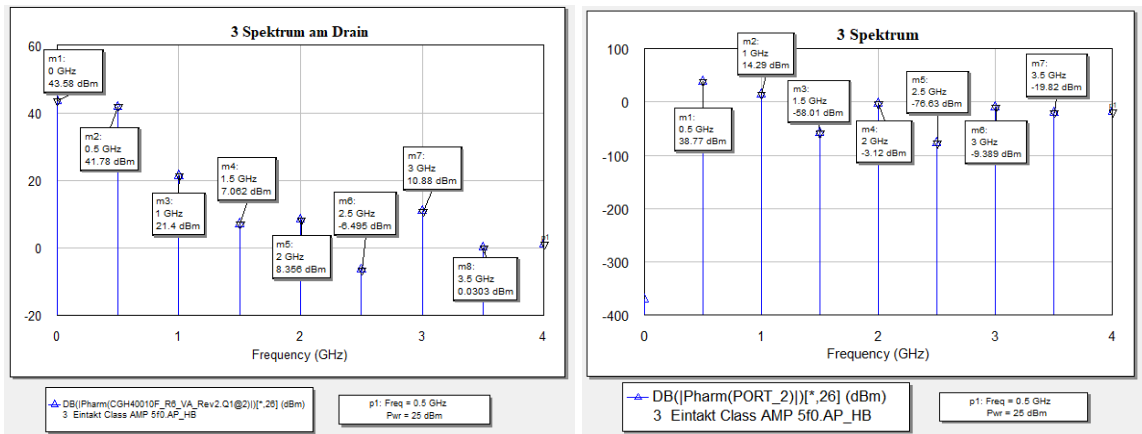


Abbildung 3.15: Wellenformen der Spannung u_{DS} und Strom i_D am Drain mit einem $3f_0$ - und $5f_0$ -Parallelschwingkreis

Das Spektrum am Drain (Abbildung 3.16(a)) enthält nach wie vor einen DC-Anteil sowie weitere Oberwellenanteile. Am Ausgang besitzt das Spektrum hingegen keinen DC-Anteil mehr aufgrund des DC-Block-Kondensators. Durch die Sperrung der dritten und fünften Oberwelle durch den entsprechenden Parallelschwingkreis sind die dritte und fünfte Oberwelle am Ausgang ausreichend gedämpft. Zusätzlich werden diese durch den f_0 -Parallelschwingkreis gedämpft.



(a) Drain

(b) Ausgang

Abbildung 3.16: Spannung und Strom am Drain und Ausgang eines Klasse-B-Leistungsverstärkers $3f_0$ - und $5f_0$ -Parallelschwingkreis

Klasse-F-Leistungsverstärker mit $3f_0$ -, $5f_0$ - und $7f_0$ -Parallelschwingkreis

Für die letzte Simulation wird ein zusätzlicher Parallelschwingkreis, abgestimmt auf die siebte Oberwelle, der Schaltung hinzugefügt (siehe 3.17).

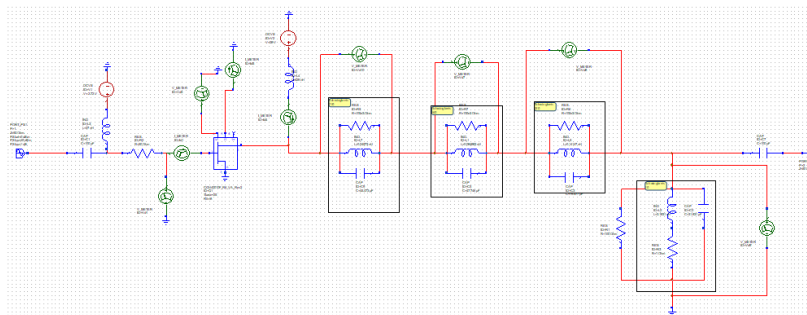


Abbildung 3.17: Schaltung eines Klasse-F-Leistungsverstärkers mit $3f_0$ -, $5f_0$ - und $7f_0$ -Parallelschwingkreisen

Die Wellenformen ändern sich gegenüber der Simulation mit der dritten und fünften Oberwelle nicht mehr signifikant. Durch die Kontrolle der siebten Oberwelle entstehen wieder deutlichere Ripple im Maximum und Minimum der Drain-Source-Spannung u_{DS} . Diese ähneln denen einer idealen Spannungswellenform bis zu fünften Oberwelle (siehe Abbildung 3.6). Der Drainstrom i_d hat sich gegenüber der vorherigen Simulationen kaum verändert.

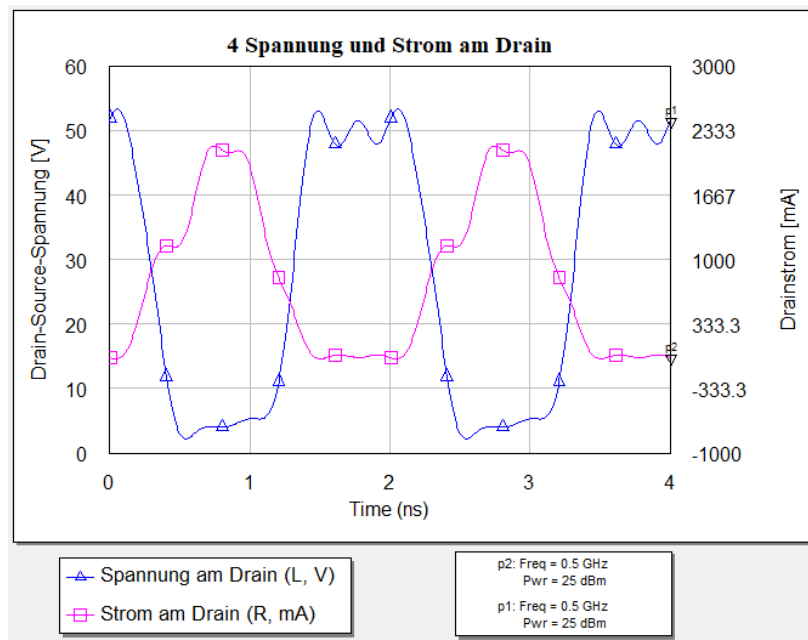


Abbildung 3.18: Wellenformen der Spannung u_{DS} und Strom i_D am Drain mit einem $3f_0$ -, $5f_0$ - und $7f_0$ -Parallelschwingkreis

Die Veränderungen im Spektrum am Drain und am Ausgang sind im Vergleich zu den vorherigen Simulationen geringer. Durch die Kontrolle der siebten Oberwelle, wird dieser Anteil gesperrt und ist im Ausgangsspektrum deutlich gedämpft.

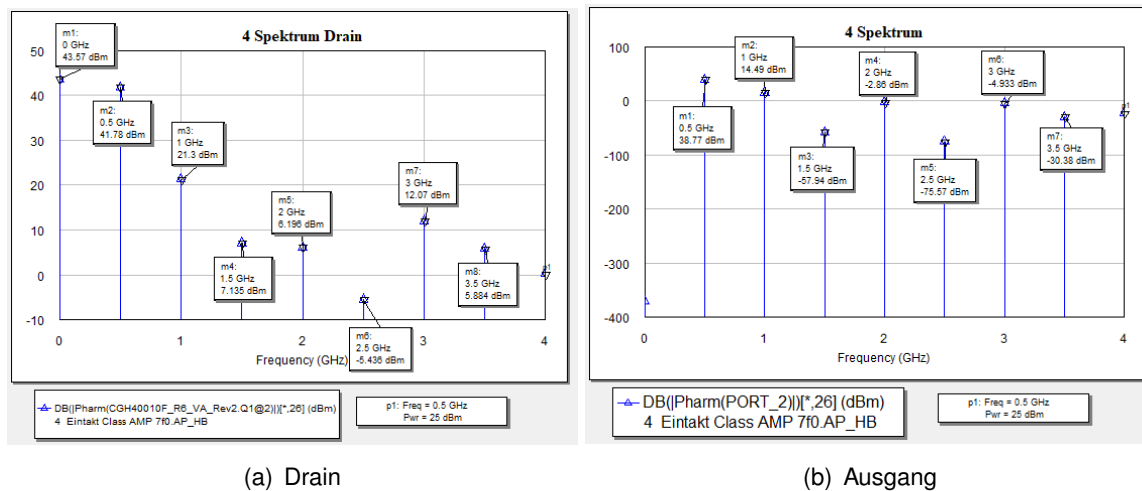


Abbildung 3.19: Spektren am Drain und Ausgang eines Klasse-B-Leistungsverstärkers $3f_0$ -, $5f_0$ - und $7f_0$ -Parallelschwingkreis

Zusammenfassung

Wie die Untersuchung gezeigt haben, wird die Wellenformen der Drain-Source-Spannung u_{DS} durch die Resonatoren im Ausgangsnetzwerk beeinflusst. Durch den Resonator, welcher auf die dritte Oberwelle abgestimmt ist, wird die Drain-Source-Spannung u_{DS} stark beeinflusst in ihrer Form. Die beiden anderen hinzugefügten Resonatoren verändern die Wellenform nicht so stark, wie der auf die dritte Oberwelle abgestimmte Resonator.

Der Drainstrom i_D verändert sich zwischen der ersten und zweiten Simulation signifikant durch den Einfluss der zweiten Oberwelle auf die Wellenform. Bei den weiteren Simulation ändert sich die Wellenform des Drainstromes i_D durch die vierte und sechste Oberwelle kaum. Die Wellenform entspricht aufgrund des Arbeitspunktes der einer sinusförmigen Halbwelle.

Die Spektren ändern sich über das Beispiel nicht signifikant. Durch die Kontrolle der ungeraden Oberwelle wird vor allem gezeigt, dass sich der Oberwellenanteil der jeweiligen gesperrten Oberwelle zusätzlich im Ausgangsspektrum zum parallel zur Last liegenden Parallelschwingkreis gedämpft wird.

Die beiden nachfolgenden Abbildungen 3.20 und 3.21 zeigt die Veränderungen der Verläufe der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für die unterschiedlichen Anzahlen an Kontrollierten Oberwellen im Ausgangsnetzwerk.

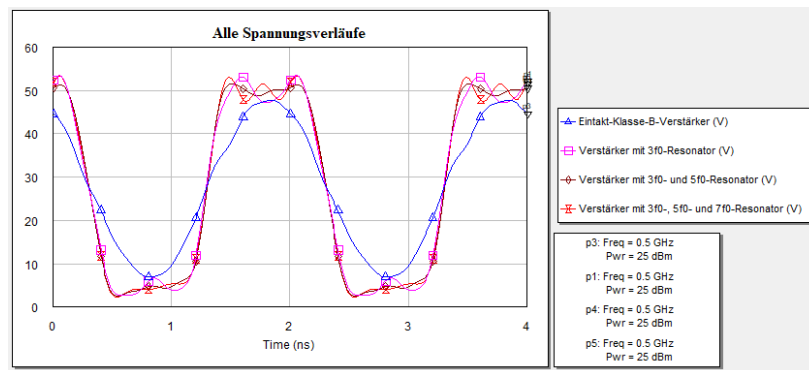


Abbildung 3.20: Überblick der Wellenformen der Drain-Source-Spannung u_{DS} für eine unterschiedliche Anzahl N an Resonatoren im Ausgangsnetzwerk

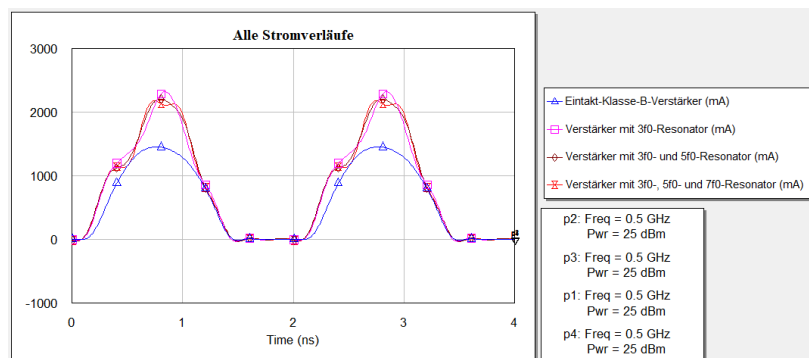


Abbildung 3.21: Überblick der Wellenformen des Drainstromes i_D für eine unterschiedliche Anzahl N an Resonatoren im Ausgangsnetzwerk

3.3 Idealer Klasse-F Leistungsverstärker

Dieses Kapitel untersucht einen idealen Klasse-F-Leistungsverstärker. Dafür wird angenommen, dass sich im Ausgangsnetzwerk des Klasse-F-Leistungsverstärkers eine unendliche Anzahl N an idealen, auf die ungeraden Oberwellen, abgestimmte Resonatoren befinden. Durch die Sperrung aller ungerader Oberwelle entsteht am Drain eine ideale rechteckige Drain-Source-Spannung u_{DS} . Der Drainstrom i_D hat die Wellenform einer idealen sinusförmigen Halbwelle. Die nachfolgende Abbildung 3.22 zeigt den für die Analyse angenommenen Schaltungsaufbau [11, 15, 20, 33].

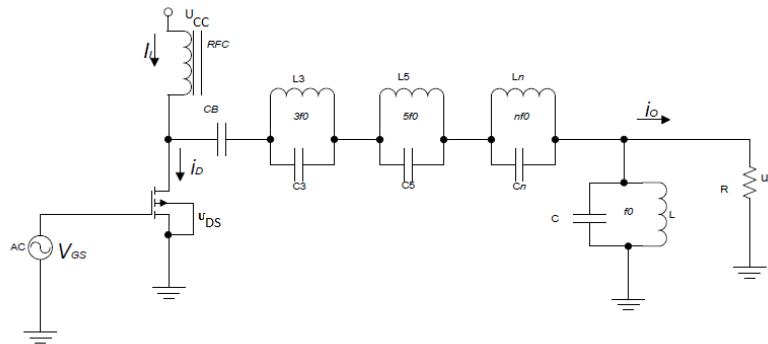


Abbildung 3.22: Aufbau eines idealen Klasse-F-Leistungsverstärkers [33]

Für eine vereinfachte Analyse werden folgende Bedingung für die Schaltung angenommen [20]:

- Der Transistor besitzt keine Sättigungsspannung, keinen Sättigungswiderstand und der Schaltvorgang des Transistors geschieht sofort und ist verlustfrei.
- Die in Reihe zu den Spannungsversorgungen liegenden RF-Spulen lassen nur den DC-Strom durch und haben keinen Widerstand.
- Die Parallelschwingkreise haben eine unendliche Impedanz.
- Es entstehen keine Verluste innerhalb der Schaltung, sondern nur in der Last.

Für die Bestimmung der idealen Wellenformen am Drain wird zunächst die Verteilung der einzelnen Spannungen und Ströme innerhalb der Schaltung betrachtet. In die Last R fließt ein sinusförmiger Strom I_0 als $i(\omega t) = I_0 \cdot \sin(\omega t)$. Die Drain-Source-Spannung $u_{DS}(\omega t)$ am Drain berechnet sich aus einer Summe der DC-Spannungsquelle am Drain U_{CC} , die Spannung $u_R = I_0 \cdot R$ über der Last und die einzelnen Spannungen $u_{(2n+1)}$ der ungeraden Oberwellenresonatoren [20].

$$u_{DS}(\omega t) = U_{CC} + u_{(2n+1)}[(2n+1)\omega t] + u_R(\omega t) \quad (3.3)$$

Wenn ein beliebiger Zeitpunkt t gewählt wird, so dass es eine Verschiebung um π ergibt, kann die Gleichung 3.3 umgeschrieben werden zu [20]

$$u_{DS}(\omega t + \pi) = U_{CC} - u_{(2n+1)}[(2n+1)\omega t] - u_R(\omega t) \quad (3.4)$$

Die Summe der beiden Gleichungen 3.3 und 3.4 ergibt

$$u_{DS}(\omega t) = 2 \cdot U_{CC} - u(\omega t + \pi) \quad (3.5)$$

Aus Gleichung 3.5 ist abzuleiten, dass die Drain-Source-Spannung U_{DS} nie den Wert von $2 \cdot U_{CC}$ überschreiten kann.

Für die Betrachtung des Drainstromes i_D wird dieser bei unterschiedlichen Zeitpunkten betrachtet. Für das Zeitintervall $0 \leq \omega t \leq \pi$ ist der Schalter geschlossen. Der Drainstrom i_D kann durch die folgende Gleichung beschrieben werden [20]

$$i_D(\omega t) = I_1 + i_{2n}(2n\omega t) + i_0(\omega t) \quad (3.6)$$

Für das Zeitintervall $\pi \leq \omega t \leq 2\pi$ ist der Schalter geöffnet und der Strom $i_D(\omega t + \pi)$ ist 0.

$$0 = I_1 + i_{2n}(2n\omega t) - i_0(\omega t) \quad (3.7)$$

Durch das Substituieren von Gleichung 3.7 in 3.6 ergibt

$$i_D(\omega t) = 2 \cdot i_R(\omega t) = 2 \cdot I_R \cdot \sin(\omega t) \quad (3.8)$$

Aus der Gleichung 3.8 ist zu erkennen, dass der Drainstrom I_D bei geschlossenem Schalter (Transistor ist leitend) zwei mal größer ist als die Amplitude der Grundwelle.

Durch die Überlagerung von unendlich vielen Spannungswellen und Stromwellen ergibt sich für die Drain-Source-Spannung u_{DS} ein ideales Rechteck und für den Drainstrom i_D eine ideale sinusförmige Halbwelle. Bei idealer Wellenform für die Drain-Source-Spannung u_{DS} und Drainstrom i_D entstehen im Zeitbereich keine Überlappungen der Wellen, so dass aufgrund der nicht vorhandenen Verluste die Effizienz 100% beträgt [20].

Durch die Fourier-Analyse der Wellenformen können die Grund- und Oberwellen der Spannung und des Stromes wie folgt beschrieben werden [11]:

$$i_n = \begin{cases} \frac{I_{max}}{\pi} & n = 0 \\ \frac{I_{max}}{2} & n = 1 \\ \frac{2 \cdot I_{max}}{\pi} \cdot \frac{(-1)^{\frac{n}{2}+1}}{n^2-1} & n_{gerade} \\ 0 & n_{ungerade} \end{cases} \quad (3.9)$$

$$u_n = \begin{cases} U_{DD} & n = 0 \\ -\frac{V_{DD}}{\pi} & n = 1 \\ 0 & n_{gerade} \\ \frac{4 \cdot U_{DD}}{\pi} \cdot \frac{(-1)^{\frac{n+1}{2}}}{n} & n_{ungerade} \end{cases} \quad (3.10)$$

Aus den beiden Fallunterscheidung ergibt sich, dass die Leistung der Oberwellen 0 ist, da das Produkt der jeweiligen Drain-Source-Spannung U_{DS} und Drainstrom I_D 0 ist. Aus den

berechneten Gleichungen für die Fourier-Koeffizienten berechnen sich folgende Impedanzen wie folgt [20]:

$$Z_n = \frac{V_n}{I_n} = \begin{cases} \frac{8}{\pi} \cdot \frac{V_{DD}}{I_{max}} & n = 0 \\ 0 & n_{gerade} \\ \infty & n_{ungerade} \end{cases} \quad (3.11)$$

3.4 Ausgangsnetzwerke mit konzentrierten Bauelementen und Leitungen

Durch den Aufbau geeigneter Ausgangsnetzwerke, können die ungerade Oberwellen kontrolliert werden. Es wurden in den letzten Jahrzehnten durch Untersuchungen verschiedene Aufbauten entwickelt, welche dieses ermöglichen. Für den Aufbau von Ausgangsnetzwerken gibt es zwei Möglichkeiten:

- Aufbau der Ausgangsnetzwerke durch konzentrierten Bauelemente
- Aufbau der Ausgangsnetzwerke durch Übertragungsleitungen

Diverse Untersuchungen und Analysen verschiedener Ausgangsnetzwerke ergab, dass die Kontrolle der zweiten und dritten Oberwelle bei realen Anwendungen ausreichend sind, um die Effizienz signifikant zu steigern. Die Kontrolle höherer Oberwellenordnungen steigert erheblich die Komplexität des Ausgangsnetzwerkes, wodurch es zu größeren Verlusten innerhalb des Netzwerkes kommen kann. Vor allem bei Ausgangsnetzwerken mit konzentrierten Bauelementen kommt es bei höheren Frequenzen zu Probleme aufgrund der parasitären Effekte der einzelnen Bauelemente.

In realen Anwendungen muss zu dem beim Design die parasitären Elemente der Transistoren (Ausgangskapazitäten und Induktivitäten der Anschlussdrähte) berücksichtigt werden. Die Ausgangskapazität C_{Out} eines Transistors wird durch seine Gate-Kapazität C_{gs} und seiner Drain-Kapazität C_{ds} bestimmt:

$$C_{Out} = C_{gs} + C_{ds} \quad (3.12)$$

Die Ausgangsinduktivität eines Transistors ist erst bei höheren Frequenzen, wenn dessen Ausgangswiderstand gering ist, zu berücksichtigen.

Dieses Kapitel stellt Ausgangsnetzwerke mit konzentrierten Bauelementen und Leitungen für Klasse-F-Verstärker vor, welche die Kontrolle der zweiten und dritten Oberwellen ermöglichen [11, 20].

3.4.1 Ausgangsnetzwerke mit konzentrierten Bauelementen

Bei Ausgangsnetzwerken mit passiven Bauelementen wird die Ausgangskapazität C_{Out} des Transistors mit in das Netzwerk zur Kontrolle der zweiten und dritten Oberwelle einberechnet. Zwei Netzwerke für die Kontrolle der zweiten und dritten Oberwelle sind in der nachfolgenden Abbildung 3.23 abgebildet.

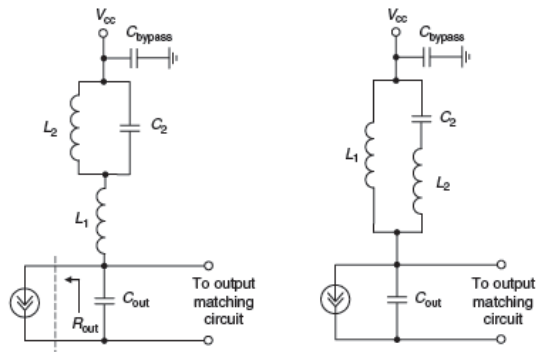


Abbildung 3.23: Ausgangsnetzwerke für die Kontrolle der zweiten und dritten Oberwelle mit passiven Bauelementen [20]

Im Nachfolgenden wird das linke Ausgangsnetzwerk der Abbildung 3.23 betrachtet. Bei diesem Netzwerk bildet der Parallelschwingkreis bestehend aus der Induktivität L_2 und die Kapazität C_2 zusammen mit der Induktivität L_1 in Reihe eine Resonanz bei der Grundfrequenz f_0 und der dritten Oberwellen. Die Serienresonanz aus L_1 und der Ausgangskapazität C_{Out} des Transistors bilden einen Kurzschluss bei der zweiten Oberwelle.

Die Zusammenhänge der konzentrierten Bauelemente mit der Ausgangskapazität C_{Out} werden in den nachfolgenden Gleichungen dargestellt [11, 20]:

$$L_1 = \frac{1}{6\omega^2 C_{Out}}$$

$$L_2 = \frac{5}{3} \cdot L_1$$

$$C_2 = \frac{12}{5} C_{Out}$$

Um das Verhalten des Netzwerkes darzustellen, wird für ein Beispiel die Charakteristik des Netzwerkes in Form des S_{21} -Parameters dargestellt. Für das Beispiel ist die Frequenz $f_0 = 500\text{MHz}$ und die Ausgangskapazität $C_{Out} = 2,2\text{pF}$. Für den Widerstand der Stromquelle wird ein Wert von $R = 200\Omega$ angenommen. Durch das Einsetzen der Werte ergeben sich für $L_1 = 7,7\text{nH}$, für $L_2 = 12,8\text{nH}$ und für $C_1 = 5,3\text{pF}$. Die nächste Abbildung 3.24 zeigt die Übertragungscharakteristik des Ausgangsnetzwerkes in Form des S_{21} -Parameters.

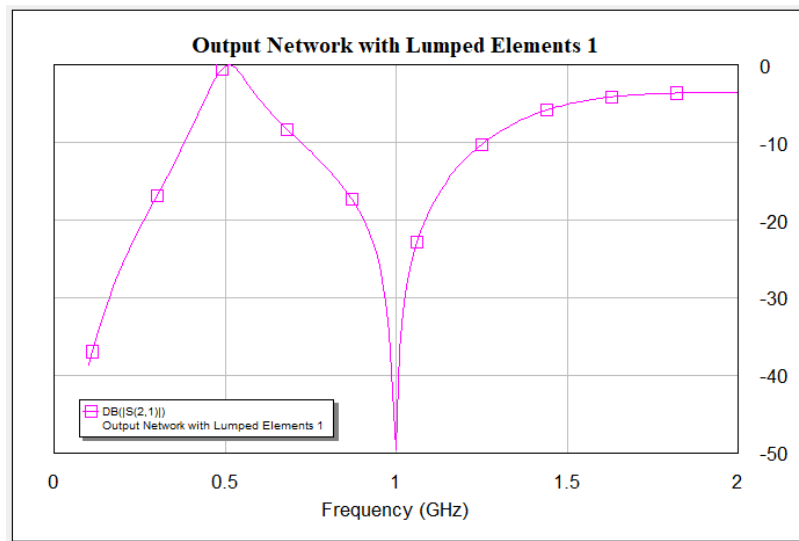


Abbildung 3.24: Übertragungscharakteristik des Ausgangsnetzwerkes mit konzentrierten Bauelementen in Form des S_{21} -Parameters

Wie die Übertragungscharakteristik in Abbildung 3.24 zeigt, wird die Grundfrequenz f_0 unge-dämpft durchgelassen, während die zweite Oberwelle ($f_0 = 1\text{GHz}$) kurzgeschlossen wird. Die dritte Oberwelle ($f_0 = 1,5\text{GHz}$) wird leicht gedämpft.

Für das rechte Ausgangsnetzwerk werden kurz die mathematischen Zusammenhänge der Elemente dargestellt und das Netzwerk erläutert. Eine Beispielsimulation ist im Anhang 8.4 zu sehen. Die mathematischen Zusammenhänge der Elemente sind wie folgt [20, 11]:

$$L_1 = \frac{4}{9\omega_0^2 C_{Out}}$$

$$L_2 = \frac{9}{15} \cdot L_1$$

$$C_2 = \frac{15}{16} C_{out}$$

In diesem Netzwerk bilden die Induktivität L_2 und die Kapazität C_2 einen Kurzschluss für die zweite Oberwelle. Für die Grundfrequenz f_0 und dritte Oberwelle bilden alle Elemente zusammen eine Parallelresonanz.

3.4.2 Ausgangsnetzwerke mit Leitungen

Neben der Möglichkeit Ausgangsnetzwerke von Klasse-F-Leistungsverstärkern mit konzentrierten Bauelementen zu realisieren, können diese auch mit Leitungen realisiert werden.

Leitungen haben vor allem bei hohen Frequenzen gegenüber den konzentrierten Bauelementen weniger Verluste.

Innerhalb dieses Abschnittes werden zwei unterschiedliche Ausgangsnetzwerke mit Leitungen vorgestellt. Die nächste Abbildung 3.25 zeigt ein Beispiel für ein Ausgangsnetzwerk mit Leitungen.

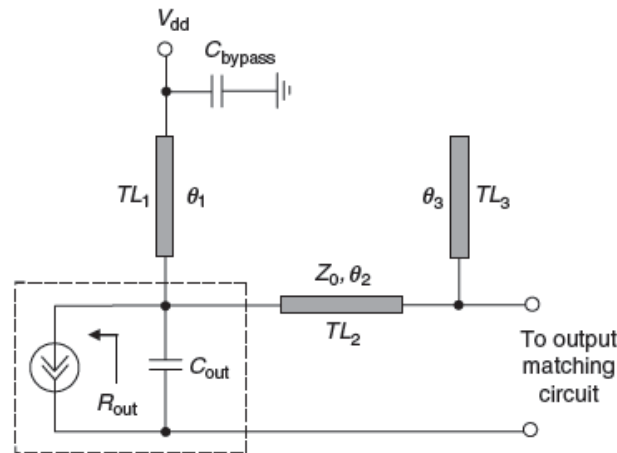


Abbildung 3.25: Ausgangsnetzwerk eines Klasse-F-Leistungsverstärkers mit Leitungen [20]

Das obere Ausgangsnetzwerk (Abbildung 3.25) besteht aus drei Leitungselementen zur Kontrolle der zweiten und dritten Oberwelle, welche jeweils eine Impedanz Z_x und eine elektrische Länge θ_x besitzen. Die Leitung TL_1 liegt zwischen der Gleichspannungsversorgung U_{DD} und dem Drain des Transistors. Die Leitung TL_2 liegt in Reihe vom Drain zum Ausgang des Netzwerkes. Die am Ende offene Leitung TL_3 liegt parallel zu dieser. Für die Abbildung 3.25 gilt, dass die Leitung TL_1 zwischen der Gleichspannungsversorgung und dem Drain des Transistors für alle geraden Oberwellen einen Kurzschluss bildet. Die elektrische Länge θ_3 der Leitung TL_3 wird so gewählt, dass die dritte Oberwelle gesperrt wird. Da die elektrische Länge θ_3 so gewählt ist, dass sie einer $\frac{\lambda}{4}$ -Länge entspricht, wird ein Kurzschluss am Ende der Leitung TL_2 realisiert. Die elektrische Länge θ_2 ist so gewählt, dass sie einer induktiven-Reaktanz entspricht, welche zusammen mit der Ausgangskapazität C_{out} des Transistors bei der dritten Oberwelle eine Resonanz hat. Für dieses Ausgangsnetzwerk ist ein separates Anpassnetzwerk für die Grundfrequenz f_0 von Nöten, um eine möglichst verlustfreie Übertragung zu ermöglichen. Für die elektrischen Länge θ_x des Ausgangsnetzwerkes gilt [11, 20]:

$$\theta_1 = \frac{\pi}{2} = 90^\circ$$

$$\theta_2 = \frac{1}{3} \cdot \tan^{-1}\left(\frac{1}{3Z_0\omega_0 C_{out}}\right)$$

$$\theta_3 = \frac{\pi}{12} = 30^\circ$$

Z_0 entspricht der Impedanz der Leitungen. Die Abbildung 3.26 zeigt ein Beispiel für dieses Ausgangsnetzwerk. Die Frequenz beträgt $f_0 = 500\text{MHz}$ und die Ausgangskapazität $C_{out} = 2,2\text{pF}$. Die Impedanz der Leitungen wird auf $Z_0 = 50\Omega$ gesetzt. Die daraus berechnete elektrische Länge θ_2 beträgt $\theta_2 = 15^\circ$.

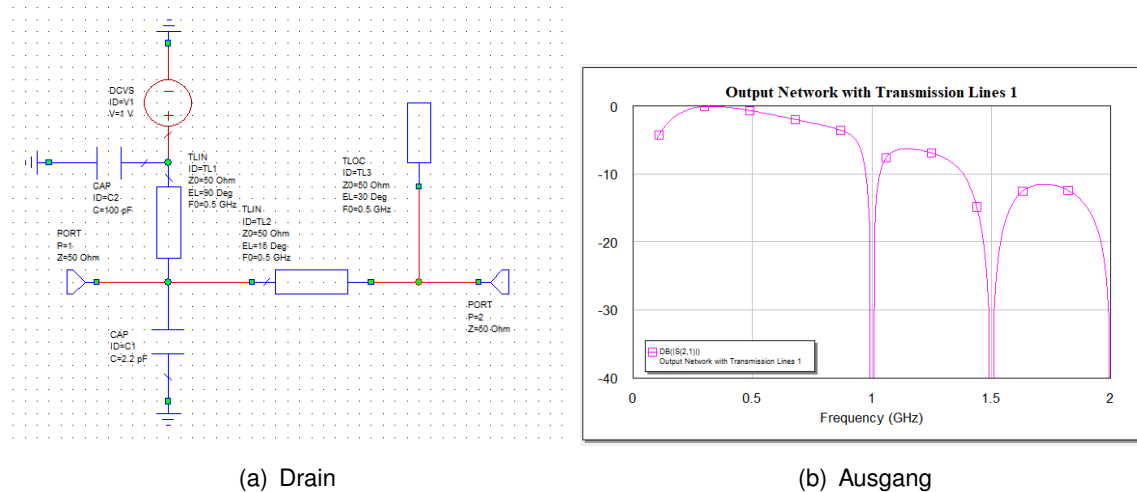


Abbildung 3.26: Aufbau und Simulationsergebnis des Ausgangsnetzwerkes mit Leitungen

Die Abbildung 3.26(b) zeigt den Verlauf des S_{21} -Parameters für das Ausgangsnetzwerks in Abbildung 3.26(a). Der Verlauf des S_{21} -Parameters zeigt, dass die geraden Oberwellen kurzgeschlossen werden und die dritte Oberwelle zum Ausgang hin gesperrt wird. Die Grundfrequenz f_0 wird ungedämpft durchgelassen. Für die Grundfrequenz f_0 muss eine Impedanzanpassung mit der Last durchgeführt werden, um einen maximalen Leistungstransfer zu gewährleisten.

Das zweite Ausgangsnetzwerk ist vom Aufbau ähnlich wie das in Abbildung 3.25. Der Unterschied zum anderen Modell (Abbildung 3.25) liegt darin, dass für dieses Modell kein separates Anpassungsnetzwerk realisiert werden muss. Die Anpassung wird durch die Leitungsimpedanzen Z_1 und Z_2 realisiert [19]. Der Aufbau ist in der nachfolgenden Abbildung 3.27 abgebildet.

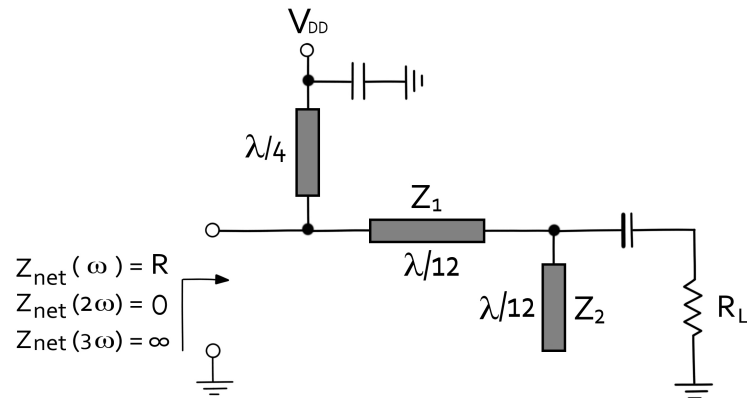


Abbildung 3.27: Ausgangsnetzwerk eines Klasse-F-Leistungsverstärkers mit Leitungen 2

Die Leitungen haben wie bei dem Modell der Abbildung 3.25 eine Leistungsimpedanz Z_x und eine elektrische Länge θ_x . Für die elektrischen Länge gelten folgende Wert:

$$\theta_1 = \frac{\lambda}{4} = 90^\circ$$

$$\theta_2 = \frac{\lambda}{12} = 30^\circ$$

$$\theta_3 = \frac{\lambda}{12} = 30^\circ$$

Die $\frac{\lambda}{4}$ - Leitung zwischen der Gleichspannungsversorgung und dem Drain des Transistors realisiert für alle gerade Oberwellen einen Kurzschluss. Die Serienleitung TL_2 und die offene Leitung TL_3 haben beide eine elektrische Länge von 30° bei der Grundfrequenz f_0 , wodurch ein Leerlauf für die dritte Oberwelle am Ende Serienleitung TL_2 erzeugt wird [19].

4 Load-Pull/Source-Pull Simulation

Bei der Entwicklung von Leistungsverstärkern spielt neben den Verstärkeranforderungen vor allem das nicht-lineare Verhalten des Transistors eine entscheidende Rolle. Durch das nicht-lineare Verhalten entstehen an dessen Ausgang Oberwellen, welche das Signal in Form von Verzerrungen beeinflussen. Die Leistung des Transistors hängt nicht nur davon ab, in welchem Arbeitspunkt er betrieben wird, sondern auch von der angelegten Eingangsleistung ab. Um eine Charakterisierung der Leistungsfähigkeit eines Transistors zu ermöglichen, wurden Techniken entwickelt, die eine Untersuchung der Leistungsfähigkeit eines Transistors für unterschiedliche Eingangsnetzwerk- und Ausgangsnetzwerk-Impedanzen ermöglichen. Diese Technik wird *Load-/Source-Pull* genannt. Mit dieser Technik wird es ermöglicht, nicht mehr nur eine 50Ω -Anpassung des Eingangs- oder Ausgangsnetzwerkes an den Ports des Leistungsverstärker zu realisieren, sondern die optimalen Impedanzen zu ermitteln, welche die bestmögliche Performance ermöglicht. Die Load-/Source-Pull-Technik kann auch für die Berechnungen der optimalen Impedanzen der Oberwellen der Grundfrequenz f_0 verwendet werden. Diese wird *Harmonic Load-/Source-Pull-Technik* genannt.

Die Load-/Source-Pull-Technik spielt nicht nur im Design für Leistungsverstärker eine entscheidende Rolle, sondern kann auch zum Beispiel für Mischer- und Oszillatoren-Entwicklung verwendet werden [5, 16, 20, 28].

Innerhalb dieses Kapitels wird die Load-/Source-Pull-Technik weiter erläutert. Im Anschluss wird eine Beispiel Load-/Source-Pull-Simulation in *AWR Microwave Office* für den Transistor CGH40010F von Cree durchgeführt und analysiert. Nach der Load-/Source-Pull-Simulation werden die Ergebnisse analysiert.

4.1 Allgemein Load-/Source-Pull-Technik

Die Load-/Source-Pull-Technik berechnet durch das Variieren der Impedanzen des Eingangs- und Ausgangsnetzwerkes die Performance des Transistors. Je nach den Designvorschriften des Leistungsverstärkers können die optimalen Impedanzen für die Ausgangsleistung P_{Out} , die Verstärkung P_{Gain} oder der PAE berechnet werden. Wenn mehrere bei der Simulation betrachtet werden, können die Impedanzen für die Ausgangsleistung P_{Out} , die Verstärkung P_{Gain} und des PAE's von einander abweichen. In diesem Fall muss ein Kompromiss zwischen den optimalen Impedanzen eingegangen werden. Die Darstellung

der Impedanzen mit der dazugehörigen Performance erfolgt in einem Smith-Diagramm. Zusätzlich zu der Veränderung der Impedanzen kann der Arbeitspunkt des Transistors variiert werden sowie die Eingangsleistung und die Frequenz. Mit Hilfe dieser Technik ist es zu dem möglich die Impedanzen der Oberwellen der Grundfrequenz f_0 zu untersuchen [13, 16]. Die nachfolgende Abbildung 4.1 zeigt den schematischen Aufbau eines Load-/Source-Pull-Simulations-Setups für die Grundwelle, der zweiten und dritten Oberwelle.

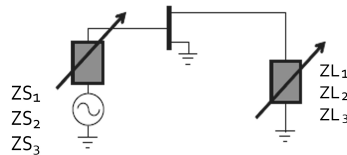


Abbildung 4.1: Schematische Darstellung eines Load-/Source-Pull-Simulation Setup [16]

Bei der Load-/Source-Pull-Technik wird zwischen der *passiven* und *aktiven* Load-/Source-Pull-Technik unterschieden. Die *passive* Load-/Source-Pull-Technik verwendet ein aus passiven Komponenten bestehendes Netzwerk mit einer variablen Impedanz. Die nachfolgende Abbildung 4.2 zeigt eine schematische Darstellung eines Messsystems für die passive Load-/Source-Pull-Technik [3, 13].

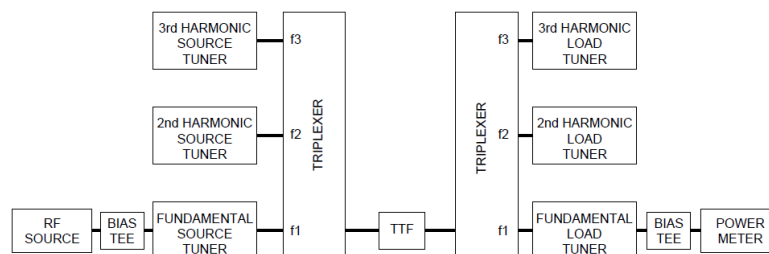


Abbildung 4.2: Passives Load-/Source-Pull System für die Grundfrequenz, zweiten und dritten Oberwellen [3]

Das passive Load-/Source-Pull Messsystem besteht aus eine RF-Quelle, dem Ansteuerzweig des Transistors, den Grund- und Oberwellen-Tuner und zwei Triplexern. Durch die Triplexer wird das Signal separiert.

Bei der *aktiven* Load-/Source-Pull-Technik wird ein Hilfssignals verwendet, welches ähnlich dem der Testquelle ist, um die Impedanz des Netzwerkes zu variieren. Heutzutage wird aufgrund der Einfachheit und geringeren Kosten die *passive* Load-/Source-Pull-Technik am meisten angewendet [3].

Mit fortschreitender Computertechnik können immer größere Mengen an Load-/Source-Pull-Daten einfacher und schneller verarbeitet werden. Damit wird die Load-/Source-Pull-Technik effizienter [13, 20].

4.2 Load-/Source-Pull-Simulation in AWR Microwave Office

AWR Microwave Office bietet die Möglichkeit eine Load-/Source-Pull-Analyse eines Gerätes durchzuführen. Mit Hilfe eines Templates können die Impedanzen für die Grundfrequenz, die zweite Oberwelle und die dritte Oberwelle eines zu testenden Gerätes untersucht werden. In der nachfolgenden Abbildung 4.3 ist der Aufbau des Load-/Source-Pull-Templates in AWR Microwave Office dargestellt.

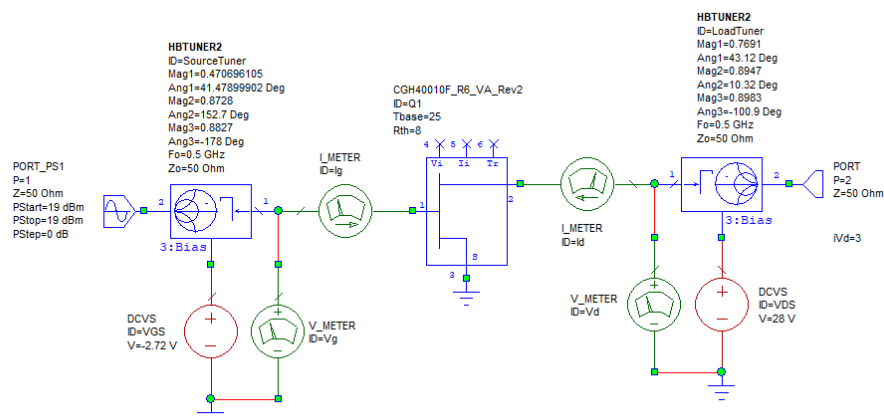


Abbildung 4.3: AWR Microwave Office Load-/Source-Pull Simulationsumgebung

Das Load-/Source-Pull-Template beinhaltet einen *Source-Tuner* (Linke Seite des FET) und einen *Load-Tuner* (Rechte Seite des FET). Die Tuner sind zusammen mit den Spannungsquellen für die Gate- und Drain-Gleichspannungsquellen des FET in einem Modell integriert. Bei dem Tuner können durch die Variablen ($Mag1$, $Ang1$, $Mag2$, $Ang2$, $Mag3$ und $Ang3$) die Reflexionskoeffizienten des Eingangs und Ausgangsnetzwerkes für die Grundwelle, der zweiten und dritten Oberwelle eingestellt werden. Der Wert $Mag = 0$ und $Ang = 0$ entspricht 50Ω [5].

4.3 Simulationsprozess

Für die Grundwelle und die ersten beiden Oberwellen werden zu Beginn des Simulationsprozesses als Initialisierungswerte die optimalen Impedanzen als Reflexionskoeffizienten in den Source- und Load-Tuner eingetragen. Im nachfolgenden werden die einzelnen Schritte des Simulationsprozesses beschrieben. Die Impedanz Z_{S1} entspricht der konjugiert komplexen Impedanz der Eingangsimpedanz des zu testenden Gerätes, um eine konstante Übertragung zu ermöglichen [16].

1. Im ersten Schritt einer Load-/Source-Pull-Simulation wird die optimale Impedanz Z_{L1} für die Grundfrequenz simuliert.
2. Nach der Simulation und Ermittlung der optimalen Impedanz für Z_{L1} wird mit dem neuen Load-Reflexionsfaktor $Mag1$ und $Ang1$ eine Source-Pull-Simulation für Z_{S2} durchgeführt. Wenn die Änderung der Impedanz Z_{S2} klein ist gegenüber der Initialisierungsimpedanz, können die Schritte 3 und 4 ausgelassen und mit Schritt 5 weiter gemacht werden.
3. Die Impedanz der Grundfrequenz Z_{L1} wird mit dem neuen Wert für Z_{S2} neu simuliert.
4. Z_{S2} wird mit dem neuen Wert für Z_{L1} neu optimiert.
5. Mit den beiden neuen Werten für Z_{L1} und Z_{S2} wird eine Load-Pull-Simulation für Z_{L2} durchgeführt.
6. Z_{L1} wird mit dem neuen Wert Z_{L2} erneut simuliert.
7. Z_{L2} wird mit dem neuen Wert Z_{L1} erneut simuliert.
8. Mit den Werten für Z_{L1} , Z_{L2} und Z_{S2} wird eine Load-Pull-Simulation für die Impedanz der dritte Oberwelle Z_{L3} durchgeführt.
9. Mit den Werten für Z_{L1} , Z_{L2} , Z_{S2} und Z_{L3} wird eine Load-Pull-Simulation für die dritte Oberwelle Z_{L3} durchgeführt.

4.4 Simulation

4.4.1 Load-Pull und Source-Pull Simulation

Es wird für die Load-/Source-Simulation der FET CGH40010F von *Cree Inc.* verwendet. In dem Beispiel werden die Impedanzen der Einfachheit halber nur für den PAE betrachtet und analysiert. Die Simulation wird für eine Frequenz $f_0 = 500\text{MHz}$ durchgeführt. Die Gate-Source-Spannung U_{GS} ist $U_{GS} = -2.7\text{V}$ und die Drain-Source-Spannung U_{DS} ist

$U_{DS} = 28V$. Die Eingangsleistung P_{In} wird zur Vereinfachung auf $P_{In} = 20dBm$ gesetzt. Neben der Impedanzen im Smith-Diagramm werden die Wellenform der Drain-Source-Spannung u_{DS} und des Drainstromes i_D am Drain graphisch dargestellt. Es werden folgende Initialisierungswerte für die Impedanzen der Grundwelle und deren Oberwelle für die Load-/Source-Pull-Simulation eingestellt:

- $Z_{L2} = 100\Omega \rightarrow Mag2 = -0.333$
- $Z_{L3} = 1\Omega \rightarrow Mag3 = 0.96$
- $Z_{S2} = 100\Omega \rightarrow Mag2 = -0.333$
- $Z_{S3} = 1\Omega \rightarrow Mag3 = 0.96$

Die Sweep-Punkte werden für alle Simulation kreisförmig um den Ursprung des Smith-Diagramms in einem extra feinen Raster angeordnet (siehe Abbildung 4.4). Die Punkte stellen die Impedanzen dar. Die Form des Rasters der Impedanz-Sweep-Punkte kann in AWR Microwave Office verändert werden.

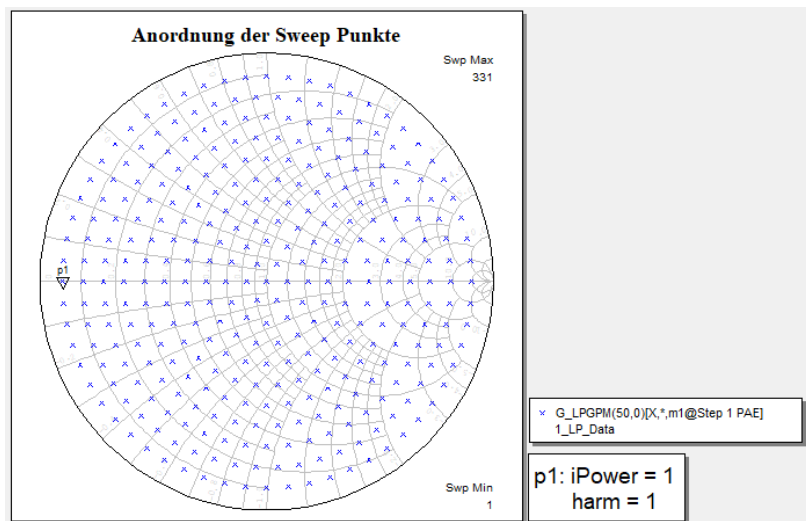


Abbildung 4.4: Anordnung der Sweep-Punkte für die Load-/Source-Pull-Simulation

Schritt 1

Die Abbildung 4.5 zeigt die Load-Pull-Konturen für den ersten Schritt der Load-Pull-Simulation. Die optimale Impedanz für Z_{L1} liegt in der Nähe des Mittelpunktes des Smith-Diagramms. Aus dem Simulationsergebnis ist abzulesen, dass mit einer Impedanz von $Z_{L1} = 43.02\Omega + j \cdot 10,14\Omega$ ein PAE von 68.942% erreicht wird. Die anderen Impedanzen bleiben bei ihren Initialisierungswerten.

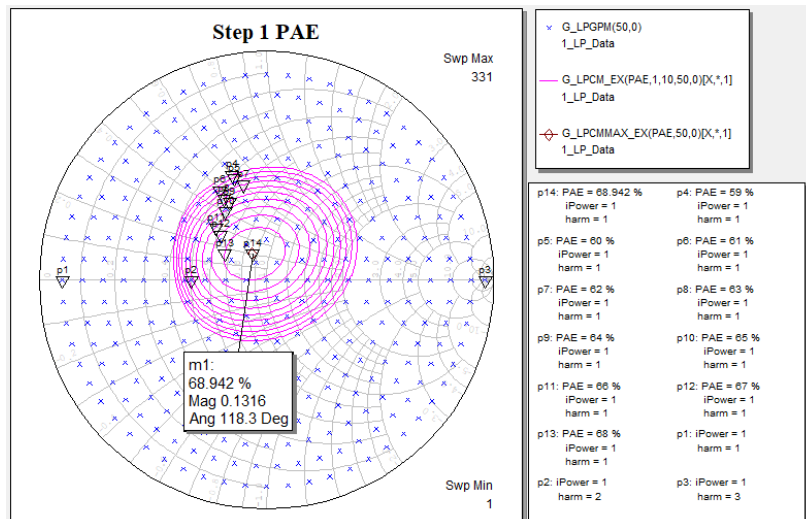
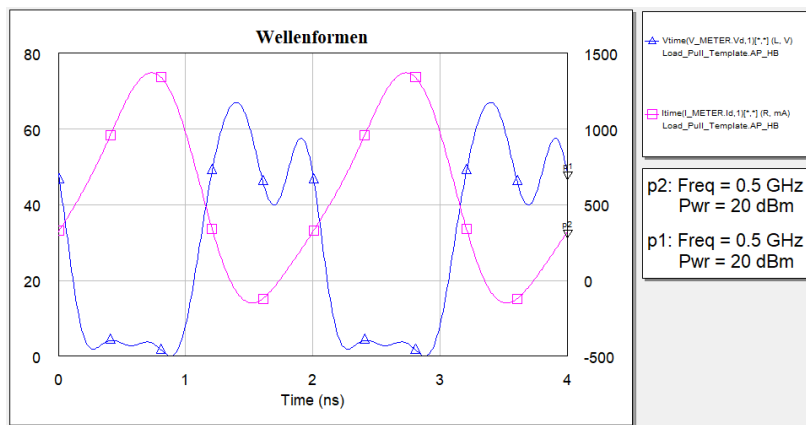


Abbildung 4.5: Load-Pull-Simulationsergebnis für Schritt 1

Die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D mit der neuen Impedanz Z_{L1} sind in der nachfolgenden Abbildung 4.6 abgebildet.

Abbildung 4.6: Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 1

Die Wellenform der Drain-Source-Spannung u_{DS} ist annähernd rechteckig. Die des Drainstromes i_D entspricht dem eines Sinus. Durch den sinusförmigen Verlauf des Stromes überlappen sich die Drain-Source-Spannung u_{DS} und der Drainstrom i_D recht deutlich, wodurch Verluste entstehen.

Schritt 2

Die in Schritt 1 simulierte Impedanz Z_{L1} wird im zweiten Schritt verwendet, damit die optimale Impedanz für Z_{S2} simuliert werden kann. Die optimale Impedanz Z_{S2} der zweiten Oberwelle auf der Source-Seite beträgt $Z_{S2} = 2,75\Omega + j \cdot 10,6\Omega$. Der PAE steigert sich auf 75,783% erreicht.

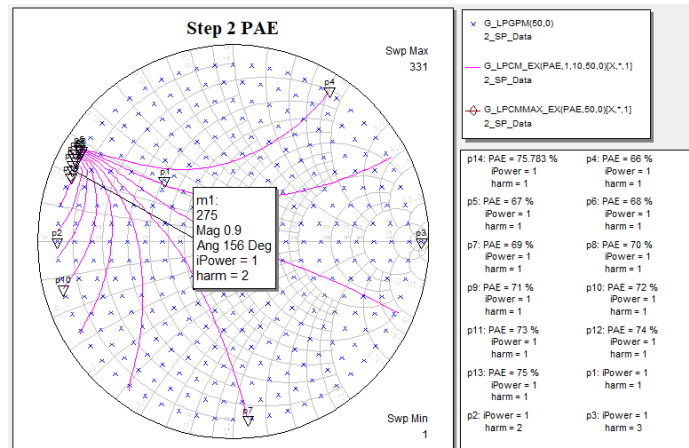


Abbildung 4.7: Load-Pull-Simulationsergebnis für Schritt 2

Die Impedanz Z_{S2} liegt in der oberen Hälfte des Smith-Diagramms und ist somit induktiv. Der Realteil hat einen kleinen Wert und liegt in der Nähe des Kurzschlusses im Smith-Diagramm, welcher für einen Klasse-F-Leistungsverstärker im Idealfall für die zweiten Oberwellen gilt. Im Vergleich zu den Initialisierungswerten ist die Änderung zwischen den Impedanzen der zweiten Oberwelle der Source-Seite groß. Es wird im Nachfolgenden mit Schritt 3 weitergemacht.

Die nachfolgende Abbildung 4.8 zeigt die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D .

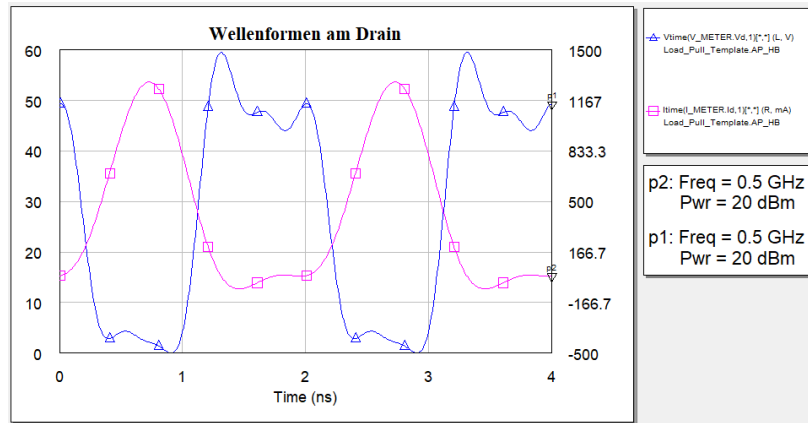


Abbildung 4.8: Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 2

Im Gegensatz zu Schritt 1 entspricht die Wellenform des Drainstromes i_D mit der Optimierung der Impedanz Z_{S2} der zweiten Oberwelle einer sinusförmigen Halbwelle. Die Wellenform der Drain-Source-Spannung u_{DS} bleibt hingegen rechteckförmig. Des Weiteren sind die Überlappungen der Spannungs- und Stromwellenformen kleiner geworden, wodurch die Verluste verringert werden.

Schritt 3

Im dritten Schritt wird die Impedanz Z_{L1} re-optimiert. Das Ergebnis der erneuten Simulation von Z_{L1} zeigt, dass der PAE sich leicht verbessert hat durch die Re-Optimierung. Die neue Impedanz ist $Z_{L1} = 57,85\Omega + j \cdot 32,85\Omega$. Der PAE verbessert sich dadurch auf 77,832%.

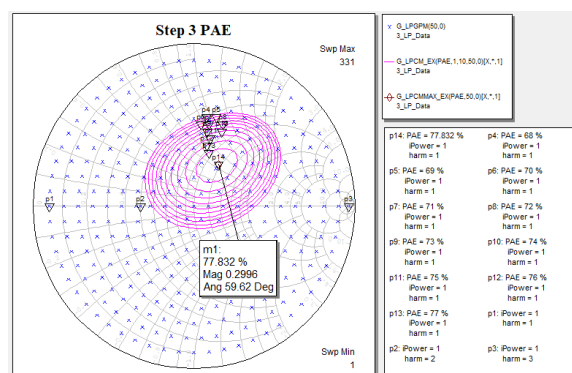


Abbildung 4.9: Load-Pull-Simulationsergebnis für Schritt 3

Die Abbildung 4.10 zeigt die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D .

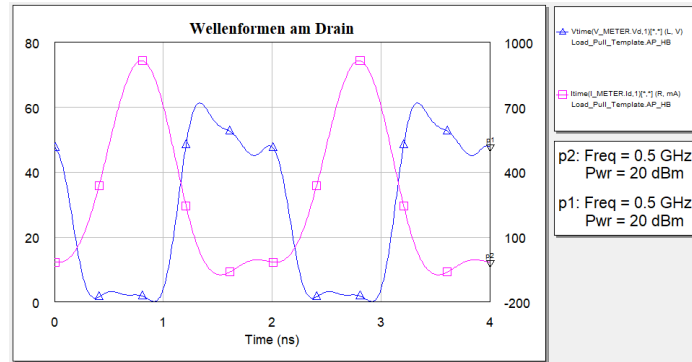


Abbildung 4.10: Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 3

Die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D sind wie in Schritt 1 und 2 rechteck- bzw. halbsinusförmig. Des Weiteren sind die beiden Wellenformen um ca. 180° phasenverschoben zu einander. Der Drainstrom i_D ist bei seinem Minimum, wenn die Drain-Source-Spannung u_{DS} bei ihrem Maximum ist. Die Überlappungen sind dadurch kleiner geworden, wodurch sich die Effizienz gesteigert hat.

Schritt 4

Im Schritt 2 wird die Impedanz Z_{S2} der zweiten Oberwelle der Source-Seite neu optimiert, um die Effizienz weiter zu steigern. Gegenüber Schritt 2 ändert sich die Impedanz Z_{S2} nur minimal. Die neue Impedanz Z_{S2} beträgt $Z_{S2} = 2,78\Omega + j \cdot 10,03\Omega$. Durch die neu optimierte Impedanz Z_{S2} verbessert sich der PAE auf 78,113%.

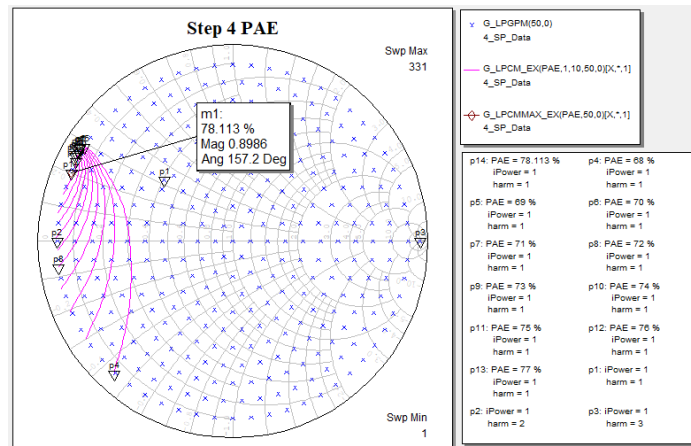
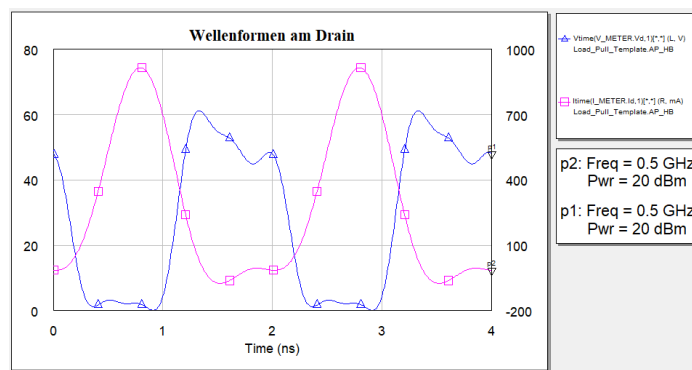


Abbildung 4.11: Load-Pull-Simulationsergebnis für Schritt 4

Die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D sind in der nachfolgenden Abbildung 4.12 abgebildet.

Abbildung 4.12: Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 4

Zwischen dem dritten und dem vierten Schritt sind bei den Wellenform nur geringe Unterschiede zu sehen. Die Drain-Source-Spannung u_{DS} und der Drainstrom i_D bleiben weiter annähernd rechteckig bzw. halbsinusförmig.

Schritt 5

Die Load-Pull-Simulation verbessert die Effizienz im Vergleich zu Schritt 4 deutlich. Der PAE verbessert sich auf $PAE = 86,539\%$. Die neue Impedanz ist kapazitiv und liegt in der

unteren Hälfte des Smith-Diagramms. Aus der Simulation ergibt sich ein neuer Wert für $Z_{L2} = 4,35\Omega - j \cdot 40,3\Omega$.

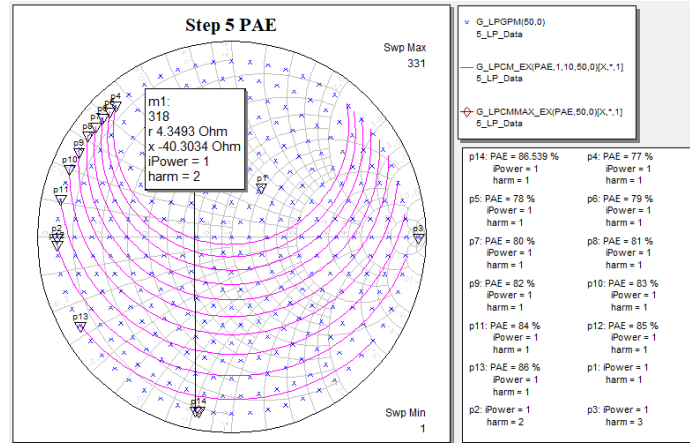


Abbildung 4.13: Load-Pull-Simulationsergebnis für Schritt 5

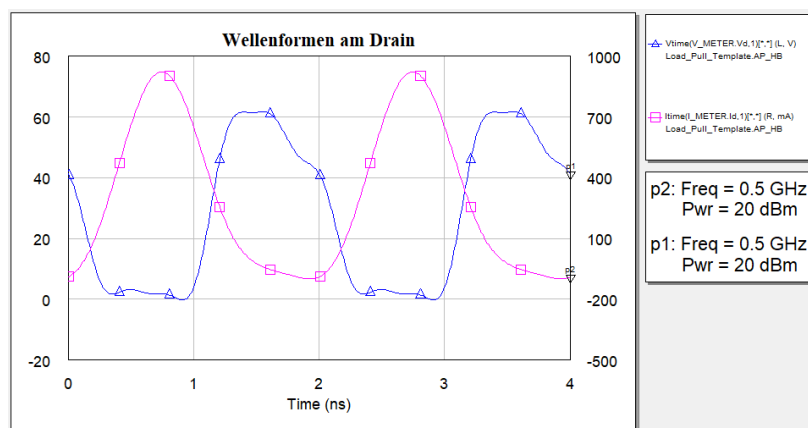


Abbildung 4.14: Wellenformen der Spannung u_{DS} und des Drainstromes i_D für Schritt 5

Schritt 6

Das Ergebnis der Load-Pull-Simulation für die Impedanz Z_{L2} ist in der Abbildung 4.15 zu sehen. Mit der neuen Impedanz Z_{L2} wird die Impedanz Z_{L1} erneut optimiert. Die neue Impedanz $Z_{L1} = 45,06\Omega + j \cdot 44\Omega$ erreicht eine Effizienz von $PAE = 88,879\%$. Die Abbildung 4.16 zeigt die Wellenform der Drain-Source-Spannung u_{DS} und des Drainstromes i_D am Drain.

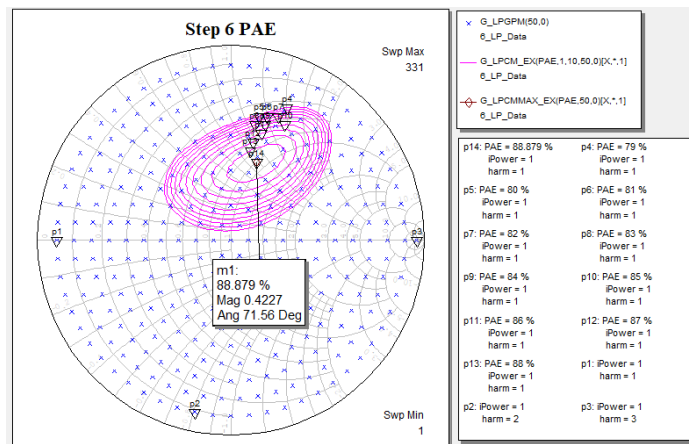


Abbildung 4.15: Load-Pull-Simulationsergebnis für Schritt 6

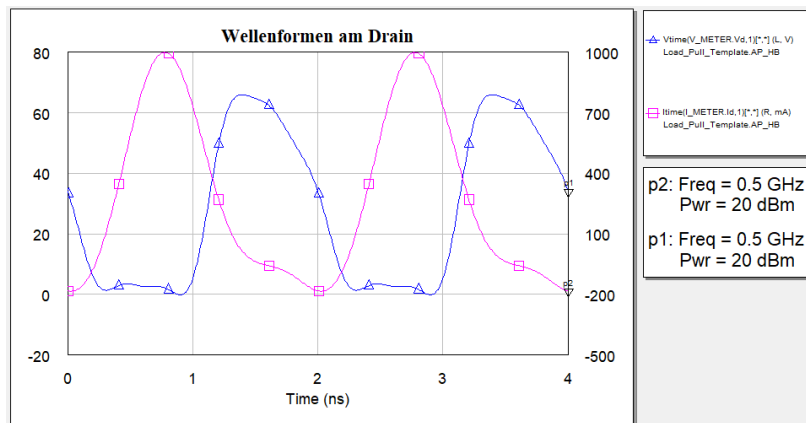


Abbildung 4.16: Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 6

Schritt 7

In Schritt 7 wird die Impedanz Z_{L2} erneut simuliert und optimiert. Das Ergebnis zeigt eine weitere leichte Steigerung der Effizienz. Der PAE steigt auf $PAE = 89,209\%$ an. Die neue Impedanz lautet $Z_{L2} = 10,71\Omega + j \cdot 86,27\Omega$. Die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D zeigt die Abbildung 4.18.

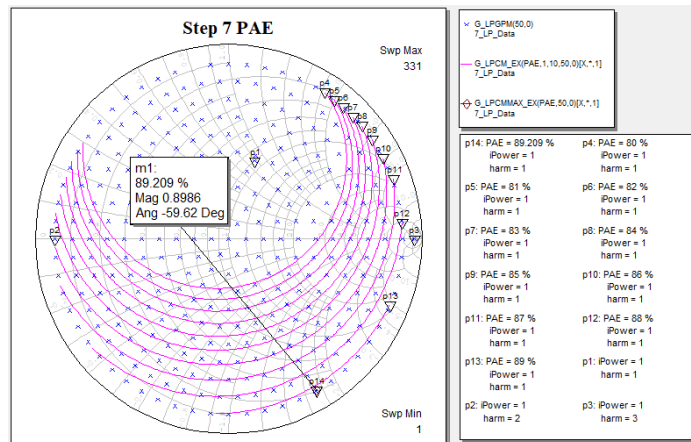


Abbildung 4.17: Load-Pull-Simulationsergebnis für Schritt 7

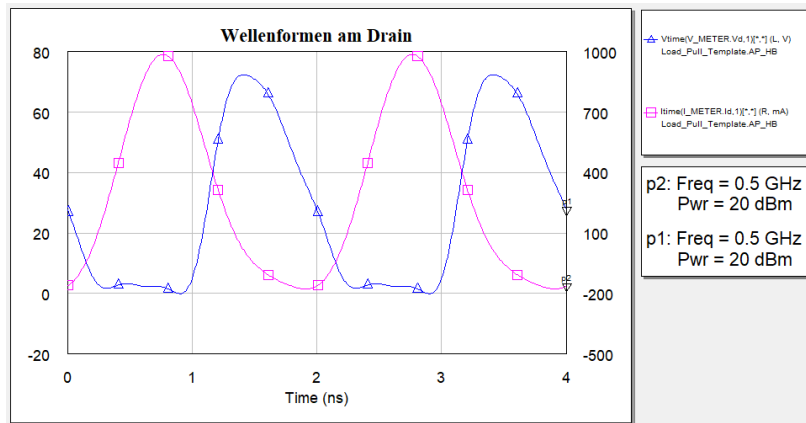


Abbildung 4.18: Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 7

Schritt 8

Die Impedanz Z_{L3} wird in Schritt 8 simuliert und optimiert. Die neue Impedanz Z_{L3} beträgt $Z_{Z_{L3}} = 10,71\Omega + j \cdot 86,27\Omega$. Es wird ein PAE von 89,49% erreicht. Die simulierten Spannungs- und Stromwellenformen sind in der Abbildung 4.20 zu sehen.

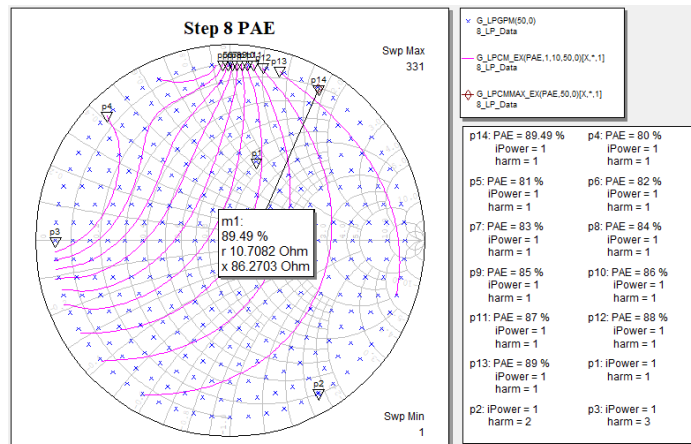


Abbildung 4.19: Load-Pull-Simulationsergebnis für Schritt 8

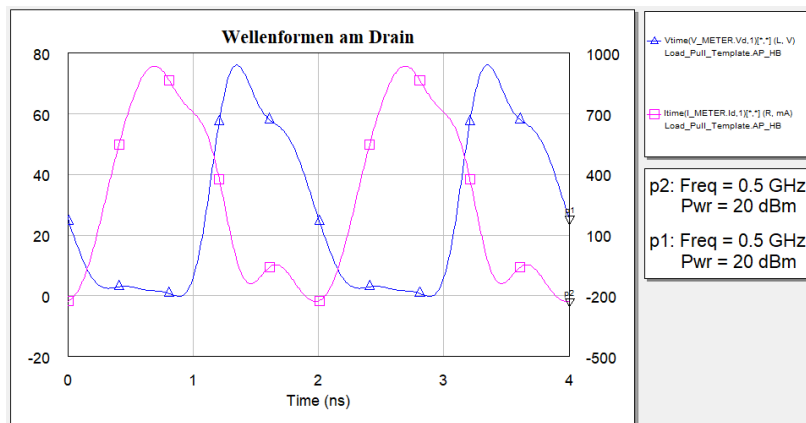


Abbildung 4.20: Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 8

Schritt 9

Im letzten Schritt wird die Impedanz Z_{S3} simuliert. Der Einfluss der dritten Oberwelle auf die Effizienz ist nicht mehr groß. Der PAE steigert sich durch die optimierte Impedanz Z_{S3} auf 90,02%. Die Impedanz Z_{S3} liegt wie Z_{S2} in der Nähe des Kurzschlusses im Smith-Diagramm. Die Impedanz beträgt $Z_{S3} = 3,03\Omega + j \cdot 2,26\Omega$. Die Wellenformen am Drain sind in der Abbildung 4.22 abgebildet.

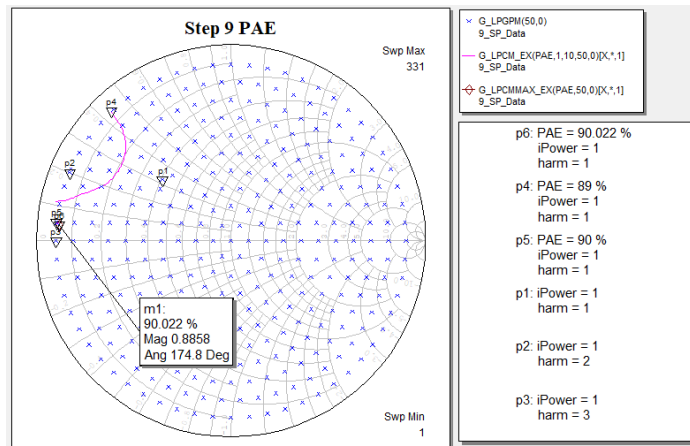


Abbildung 4.21: Load-Pull-Simulationsergebnis für Schritt 9

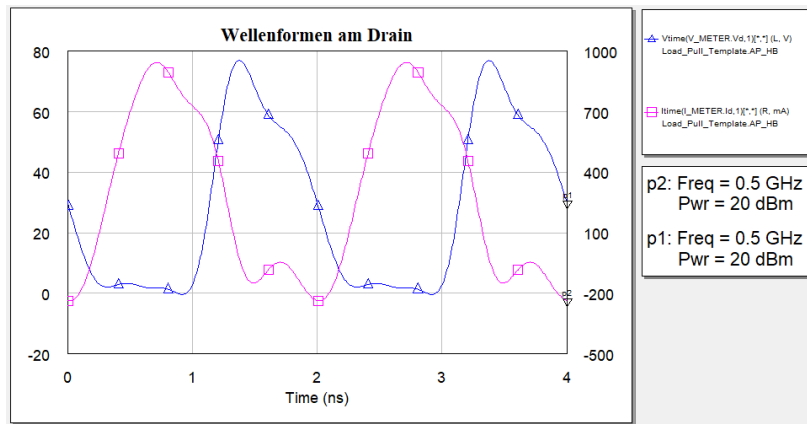


Abbildung 4.22: Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D für Schritt 9

Zusammenfassung der Load-/Source-Pull-Ergebnisse

Die nachfolgende Tabelle 4.1 zeigt einen Überblick der Ergebnisse der Load-/Source-Pull-Simulation. Sie beinhaltet die Reflexionskoeffizienten, die entnormierten Impedanzen und den PAE.

Schritt	Bez. Impedanz	Reflexionskoeffizient	Impedanz [Ω]	PAE [%]
1	Z_{L1}	$0,1316 \angle 118,3^\circ$	$43,02 + j \cdot 10,14$	68,94
2	Z_{S2}	$0,9 \angle 156^\circ$	$2,75 + j \cdot 10,6$	75,78
3	Z_{L1}	$0,2996 \angle 59,62^\circ$	$57,85 + j \cdot 10,03$	77,83
4	Z_{S2}	$0,8986 \angle 157,2^\circ$	$2,78 + j \cdot 10,03$	78,11
5	Z_{L2}	$0,9 \angle -102^\circ$	$4,35 - j \cdot 40,3$	86,54
6	Z_{L1}	$0,4227 \angle 71,56^\circ$	$45,06 + j \cdot 44$	88,88
7	Z_{L2}	$0,8986 \angle -59,62^\circ$	$10,71 - j \cdot 86,27$	89,21
8	Z_{L3}	$0,8986 \angle 59,62^\circ$	$10,71 + j \cdot 86,27$	89,49
9	Z_{S3}	$0,8858 \angle 174,8^\circ$	$3,03 + j \cdot 2,6$	90,02

Tabelle 4.1: Übersicht der Ergebnisse der einzelnen Schritte der Load-/Source-Pull-Simulation

Aus Tabelle 4.1 ist zu erkennen, dass die Impedanz Z_{S2} den größten Einfluss auf den PAE hat. Die simulierten Impedanzen entsprechen nicht den optimalen Impedanzbedingungen für einen Klasse-F-Leistungsverstärker, welche durch das physikalische Modell des Transistors zustande kommen. Durch die Optimierung der Impedanzen wird ein PAE von 90,02% für eine Eingangsleistung $P_{In} = 20\text{dBm}$ erreicht.

Die Wellenformen am Drain haben sich über die Load-/Source-Pull-Simulation sichtbar verändert. Die Wellenform der Drain-Source-Spannung u_{DS} entspricht nicht der eines Rechteck. Der Drainstrom i_D bleibt annähernd eine sinusförmige Halbwelle, welche nicht ideal ist. Die Ergebnisse der Load-/Source-Pull-Simulation sind in der nachfolgenden Tabelle noch einmal zusammengefasst.

Oberwelle	Source	Load Ω
1	$20,2 - j \cdot 16,18$	$45,06 + j \cdot 44$
2	$2,78 + j \cdot 10,03$	$10,71 - j \cdot 86,27$
3	$3,03 + j \cdot 2,6$	$10,71 + j \cdot 86,27$

Tabelle 4.2: Übersicht der Ergebnisse der Load-/Source-Pull-Simulation

4.4.2 Simulation der Load-/Source-Pull Ergebnisse mit variabler Eingangsleistung

Die Abbildung 4.23 zeigt das Ergebnis der Simulation bei variabler Eingangsleistung P_{In} mit den aus der Load-/Source-Pull-Simulation simulierten Impedanzen. Zu sehen ist, dass bei der Eingangsleistung $P_{In} = 20\text{dBm}$ der $PAE = 90,02\%$ beträgt. Da der Verstärker schnell in den Sättigungsbereich kommt, steigt der PAE exponentiell an. Die Verstärkung nimmt ab

diesem Bereich sehr schnell linear ab, während die Ausgangsleistung P_{Out} nur geringfügig weiter ansteigt. Der PAE beträgt über einen großen Bereich der Eingangsleistung P_{In} über 80%.

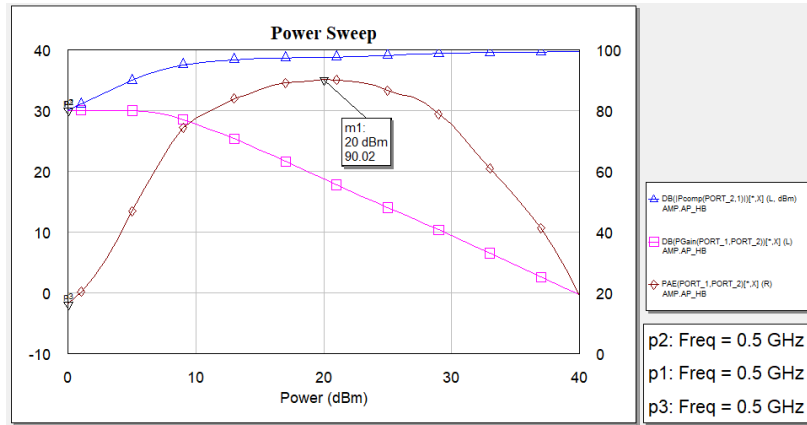


Abbildung 4.23: Simulationsergebnis der Performance bei variabler Eingangsleistung P_{In} mit den Ergebnissen der Load-/Source-Pull-Simulation

5 Entwurf zweier Klasse-F Leistungsverstärker

Dieses Kapitel erläutert den Entwurf der im Rahmen dieser Abschlussarbeit entworfenen Klasse-F-Leistungsverstärker-Modelle bei einer Betriebsfrequenz $f_0 = 500\text{MHz}$. Es werden zwei unterschiedliche Modelle entworfen, simuliert, praktisch aufgebaut und deren Ausgangsperformance gemessen. Die Grundlagen und Aufbauten der beiden umgesetzten Ausgangsnetzwerke sind beide in Kapitel 3.4.2 erläutert worden. Der Entwurf wird mit Hilfe der Software *AWR Microwave Office* durchgeführt. Da Mikrostreifenleitungen gegenüber konzentrierten Bauelementen Vorteile haben, werden für die Realisierung Mikrostreifenleitungen verwendet.

Bei der Simulationen werden unterschiedliche Kenngrößen der Klasse-F-Leistungsverstärker-Modelle simuliert und analysiert. Speziell wird die Ausgangsperformance der Modelle in Form von der Ausgangsleistung P_{Out} , die Verstärkung P_{Gain} und den PAE betrachtet. Des Weiteren werden die Wellenform der Drain-Source-Spannung U_{DS} und des Drainstromes I_D am Drain des Transistors betrachtet und mit den eines idealen Klasse-F-Verstärkers verglichen. Im letzten Schritt wird das Spektrum am Ausgang dahingehend untersucht, ob der Pegelabstand der Grundwelle zu seinen Oberwellen ausreichend ist, um Verzerrungen im Ausgangssignal durch diese ausschließen zu können.

Die in Kapitel 3.4.2 vorgestellten Netzwerke beziehen sich nur auf die Ausgangsnetzwerke des Klasse-F-Leistungsverstärker. Für die Eingangsnetzwerke wird eine Anpassung für die Grundfrequenz f_0 realisiert.

Zunächst werden in diesem Kapitel grundlegende Themen, die für beide Klasse-F-Leistungsverstärker gelten, vorgestellt. Dabei wird der verwendete FET CGH40010F näher betrachtet, sowie seine Kennlinien-Charakteristik. Des Weiteren wird das für den Aufbau der beiden Klasse-F-Leistungsverstärker-Modelle verwendete Platinenmaterial Roger 4350B und seine elektrischen und geometrischen Eigenschaften vorgestellt. Die DC-Block-Kondensatoren werden als letztes vorgestellt.

5.1 Transistor Cree CGH40010F

Als Hauptverstärker für die Leistungsverstärker-Modelle wird der Transistor CGH40010F von *Cree Inc.* verwendet. *Cree Inc.* ist ein amerikanischer Hersteller, welche sich auf Beleuchtungsprodukte, Beleuchtungsklassen-LED's und Produkten für Strom- und Hochfrequenzanwendungen spezialisiert hat [7].



Abbildung 5.1: Feldeffekttransistor Cree CGH40010F [12]

Der FET CGH40010F ist ein *Gallium Nitride (GaN) HEMT-JFET*. Seine Betriebsspannung (U_{DS}) beträgt 28 V und ist für RF-Anwendungen in einem Frequenzbereich von 0 – 6GHz geeignet und kann eine maximale Ausgangsleistung von 10W (40dBm) erreichen. Im Datenblatt des Transistor ist der Arbeitspunkt angegeben bei $U_{DS} = 28V$ und $I_D = 200mA$. Um einen Drainstrom von $I_D = 200mA$ zu erzeugen, wird die Steuerkennlinie des Transistor CGH40010F simuliert und die Gate-Source-Spannung U_{GS} abgelesen. In den nachfolgenden Abbildungen 5.2 und 5.3 ist die Simulationsschaltung sowie das Simulationsergebnis der Steuerkennlinie abgebildet.

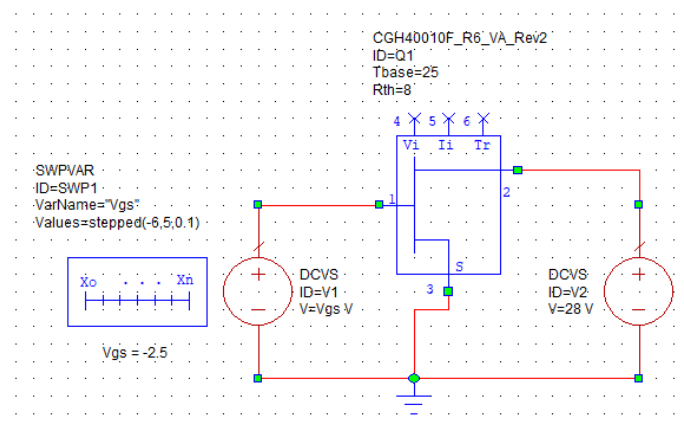


Abbildung 5.2: Simulationsmodell die Steuerkennlinie des Transistors CGH40010F

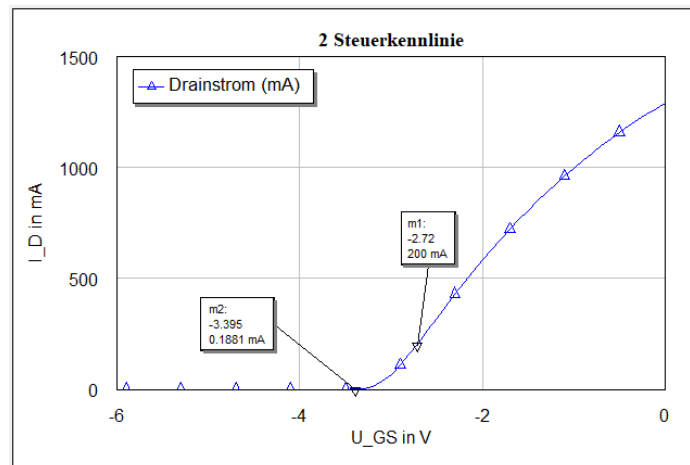


Abbildung 5.3: Steuerkennlinie des Transistors CGH40010F

Wie in der Abbildung 5.3 abzulesen ist, wird bei einer Gate-Source-Spannung $U_{GS} = -2,72V$ ein Drain-Strom $I_D = 200mA$ erreicht. Zusätzlich zu der Gate-Source-Spannung für den Betriebspunkt des Leistungsverstärkers wird die Abschnürspannung U_{Th} abgelesen werden an dem Punkt, an dem der Drain-Strom $I_D = 0mA$ ist und der FET CGH40010F gesperrt ist. Für den Transistor CGH40010F liegt die Abschnürspannung U_{Th} bei $-3,419V$.

Im nachfolgenden (Abbildung 2.8(b)) ist das Ausgangskennlinienfeld des FET CGH40010F abgebildet und der im Datenblatt angegebene Arbeitspunkt durch einen Marker markiert worden.

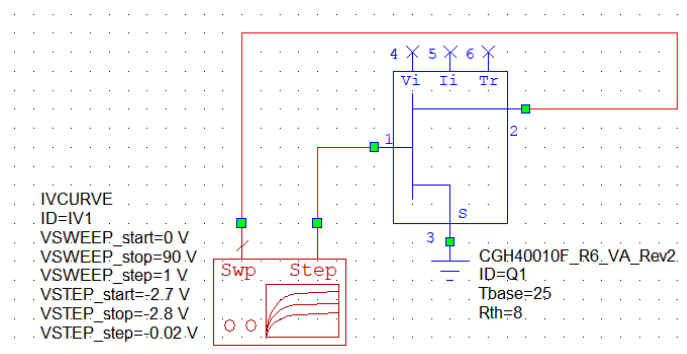


Abbildung 5.4: Modell für die Simulation des Ausgangskennlinienfeldes des FET's CGH40010F

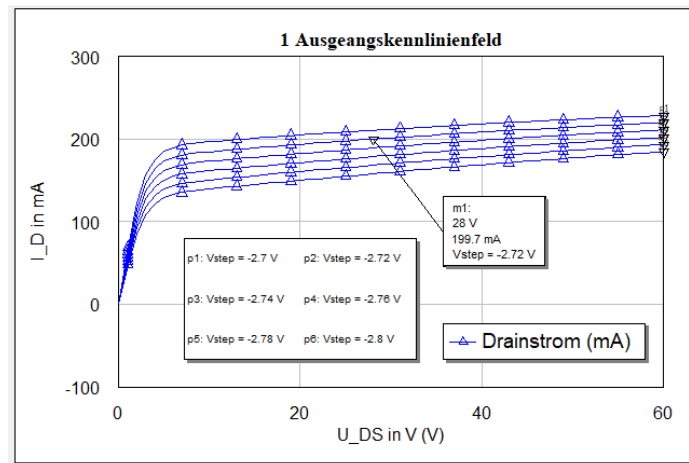


Abbildung 5.5: Ausgangskennlinienfeld des FET's CGH40010F

5.2 Platinenmaterial Rogers 4350B

Für die Realisierung der beiden Klasse-F Leistungsverstärker-Modelle wird als Platinenmaterial Rogers 4350B von *Rogers Corporation* verwendet. Die elektrischen Eigenschaften, sowie die geometrischen Abmessungen des Platinenmaterials *Rogers 4350B* sind in der nachfolgenden Tabelle 5.1 aufgelistet.

Relative Dielektrizitätskonstante ϵ_r	3,55
Substrathöhe	0.76 mm
Leiterhöhe	0.035 mm
Verlustfaktor $\tan(\delta)$	0.004
Normierte Relative Dielektrizitätskonstante ϵ_r	3,55

Tabelle 5.1: Elektrische und geometrische Eigenschaften des Platinenmaterials Rogers 4350B [31]

5.3 Wahl der DC-Block-Kondensatoren

Um innerhalb des Betriebes der beiden Verstärkermodelle den Gleichspannungsanteil im Signal entsprechend zu dämpfen, werden zwei Kondensatoren der ATC 600F Reihe zum Gate und Drain des Transistors geschaltet. Die Wahl der Kapazität hängt von der Betriebsfrequenz des Verstärkers ab. Bei der Wahl wird darauf geachtet, dass der gewählte Kondensator unterhalb der Resonanzfrequenz f_{res} liegt, da dieser sonst eine induktive Wirkung hat. Die

Abbildung 5.6 zeigt die Resonanzfrequenz der ATC 600F Serie über die Kapazitäten der Kondensatoren der Serie.

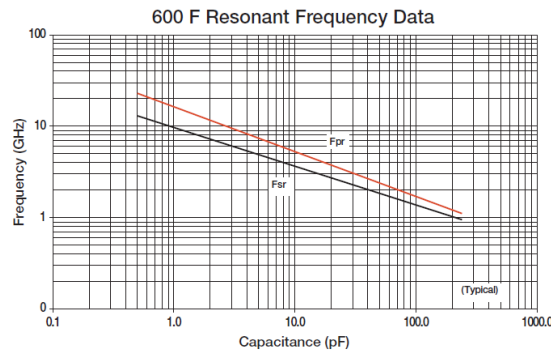


Abbildung 5.6: Resonanzfrequenz vs. Kapazität der ATC 600f Kondensatorreihe [8]

Für einen kapazitiv wirkenden Kondensator, darf die Frequenz nicht oberhalb der Resonanzfrequenz liegen. Für die Aufbauten im Rahmen dieser Abschlussarbeit wird daher ein Kondensator mit der Kapazität $C = 100\text{pF}$ gewählt, da dieser bei der Betriebsfrequenz $f_0 = 500\text{MHz}$ unterhalb der Resonanzfrequenz f_{res} liegt und damit ein kapazitives Verhalten hat.

5.4 Klasse-F Leistungsverstärker: Modell 1

Im nachfolgenden wird der Entwicklungsprozess des ersten Klasse-F-Leistungsverstärker-Modells erläutert. Das Modell ist eine Verbesserung eines der ersten Aufbauten des Klasse-F-Leistungsverstärker. Das Ausgangsnetzwerk zur Kontrolle der zweiten und dritten Oberwellen ist in Kapitel 3.4.2 erläutert worden und ist in Abbildung 3.27 abgebildet. Im nachfolgenden wird zunächst der Aufbau des kompletten Leistungsverstärkermodells erläutert. Im Anschluss wird auf den Entwurf der Eingangs- und Ausgangsnetzwerke eingegangen. Danach wird der komplette ideale Aufbau in einen verlustbehafteten Aufbau umgewandelt und die Simulationsergebnisse erläutert. Um die Performance des Klasse-F-Leistungsverstärkers zu erhöhen, wird das Design mit Hilfe des Optimierers in AWR Microwave Office verbessert. Aus diesem Grund steht im nachfolgenden eine optimale Anpassung nicht im Vordergrund.

5.4.1 Verstärkermodell mit idealen Bauelementen

Das Modell besteht insgesamt aus drei Blöcken (siehe Abbildung 5.7). Der *rote* Block kennzeichnet das Eingangsnetzwerk des Modells. Der *orangene* Block kennzeichnet den Transistor CGH40010F und der *blaue* Block kennzeichnet das Ausgangsnetzwerk.

Das Eingangsnetzwerk besteht aus einem Anpassungsnetzwerk (grüner Block) um eine Anpassung des Netzwerkes an den Eingangsport (50Ω) zu ermöglichen und eine möglichst reflexionsfreie Übertragung der Grundwelle zu realisieren. Die zwei anderen Leitung des Eingangsnetzwerkes dienen als Verbindungsstücke. Der schwarze Block im Eingangsnetzwerk kennzeichnet das DC-Bias-Netzwerk. Dieses dient zur Ansteuerung des Transistor-Gates, um die Leitfähigkeit des Transistors zu steuern. Es besteht aus einer Gleichspannungsquelle, zwei parallel dazu liegenden Kondensatoren und einem in Reihe liegenden Widerstand. Durch die Kondensatoren wird die Gleichspannungsquelle vom RF-Signal isoliert und Leckströme vermieden werden. Der Widerstand dient in diesem Fall davor große Ströme innerhalb der Schaltung zu vermeiden und die Gleichspannungsquelle zu schützen.

Der orangene Block beinhaltet den Transistor CGH40010F, welcher im Rahmen dieser Abschlussarbeit als Verstärker verwendet wird. Das verwendete Modell wurde von dem Hersteller Cree zur Verfügung gestellt und ist so aufgebaut, dass möglichst realitätsnah Simulationen durchgeführt werden können.

Der blaue Block kennzeichnet das Ausgangsnetzwerk des Klasse-F-Verstärker-Modells. Der gelbe Block kennzeichnet hierbei das Netzwerk zur Kontrolle der Oberwellen. Das DC-Bias-Netzwerk besteht wie im Eingangsnetzwerk aus einer Gleichspannungsquelle und zwei parallel dazu liegenden Kondensatoren. Die Gleichspannungsquelle liegt am Drain-Anschluss des Transistors, um diesen auf ein positives Potential anzuheben. Die beiden Kondensatoren isolieren wie im Eingangsnetzwerk die Gleichspannungsquelle vom RF-Signal und vermeiden die Entstehung von Leckströmen.

Zusätzlich sind zwei Kondensatoren in Reihe zu dem Eingangs- und Ausgangsport geschaltet. Diese arbeiten in diesem Fall als DC-Block-Kondensatoren, welche den DC-Anteil im RF-Signal dämpfen.

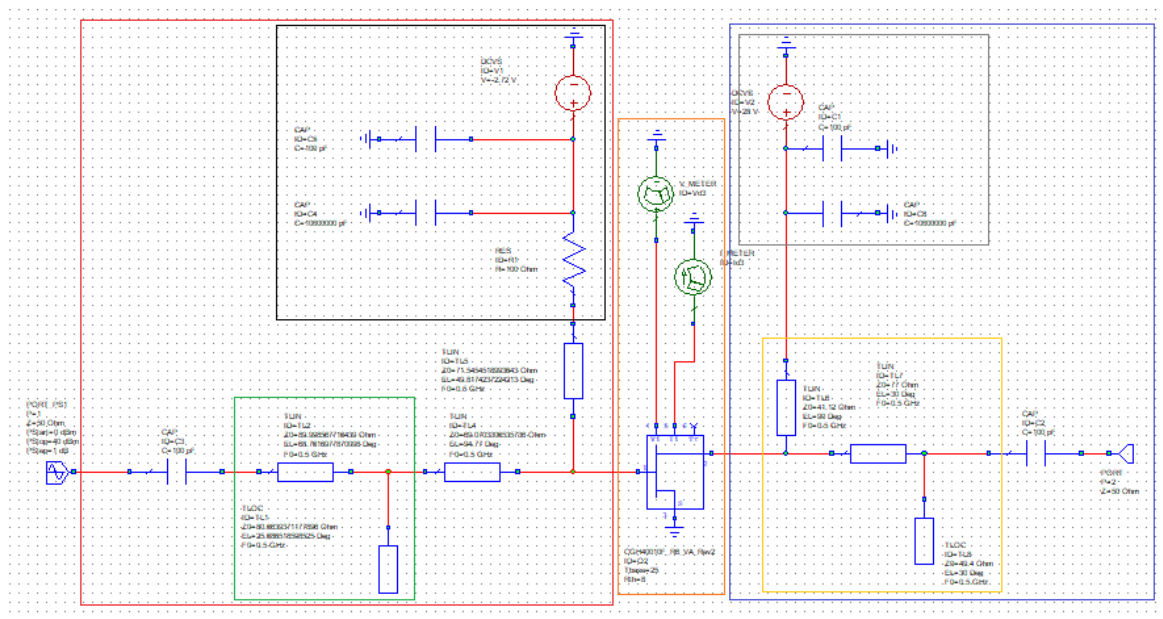


Abbildung 5.7: Aufbau des ersten Klasse-F-Leistungsverstärker-Modells

5.4.2 Entwurf der Eingangs- und Ausgangsnetzwerke

Die Anpassungsnetzwerke für das Eingangs- und Ausgangsnetzwerk werden im nachfolgenden näher erläutert.

Eingangsnetzwerk

Das Anpassungsnetzwerk für das Eingangsnetzwerk ist in Abbildung 5.8 zu sehen. Es besteht aus einer Leitung und einer Stichleitung mit offenem Ende. Für die Verbesserung des Modells wurde das eigentliche Eingangsnetzwerk des ersten Aufbauversuchs verwendet und dieses verkleinert und mit Hilfe von AWR Microwave Office händisch neu angepasst. Dafür wurde zum einen der Optimierer und die Tune-Funktion verwendet.

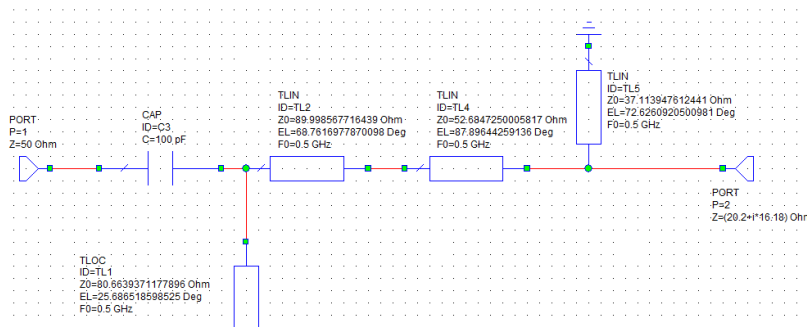
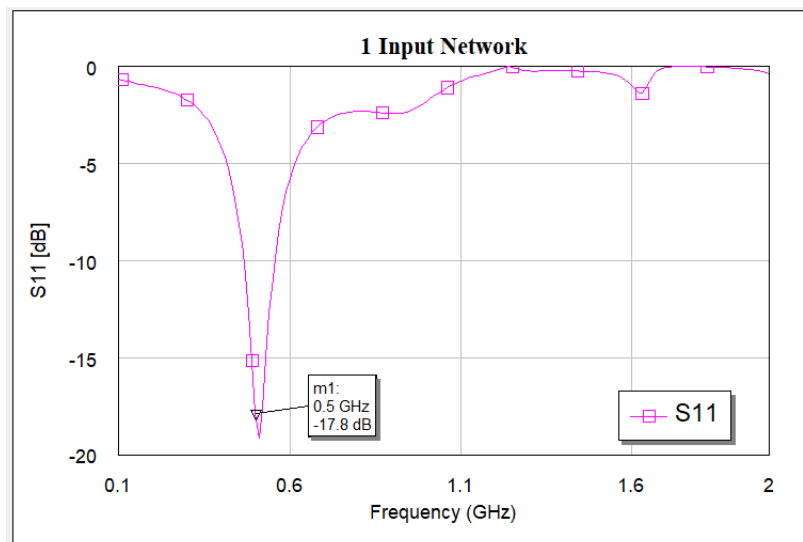


Abbildung 5.8: Eingangsnetzwerk des ersten Klasse-F-Leistungsverstärker-Modells

Zur Kontrolle der Anpassung wird der S-Parameter S_{11} simuliert und in der nachfolgenden Abbildung 5.9 graphisch dargestellt.

Abbildung 5.9: S_{11} -Parameter des Eingangsnetzwerkes des ersten Klasse-F-Leistungsverstärker-Modells

Das Ergebnis der Simulation zeigt, dass für $f_0 = 500\text{MHz}$ $S_{11} = -17,8\text{dB}$ ist. Die Grundwelle wird bei $f_0 = 500\text{MHz}$ so gut wie reflexionsfrei übertragen. Des Weiteren ist zu sehen, dass die Anpassung nicht optimal aber ausreichend ist, da das Minimum nicht bei $f_0 = 500\text{MHz}$ liegt. Ein weiterer Nachteil ist es, dass die Anpassung relativ breitbandig ist, was zur Folge hat, dass Frequenzen um 500 MHz auch reflexionsfrei übertragen werden und die Performance des Verstärkers beeinflusst wird.

Ausgangsnetzwerk

Wie in Kapitel 3.4.2 beschrieben wurde, besitzt das Ausgangsnetzwerk kein extra Anpassnetzwerk. Die Anpassung wird über die Leitungsimpedanzen Z_1 und Z_2 realisiert. Die Impedanzen der beiden Leitungen wurden mit Hilfe der Tune-Funktion händisch eingestellt. Die Anpassung bei dem Ausgangsnetzwerk ist zweitrangig. Stattdessen steht die Performance des gesamten Verstärkers im Vordergrund. Das Ausgangsnetzwerk ist in der nachfolgenden Abbildung 5.10 abgebildet.

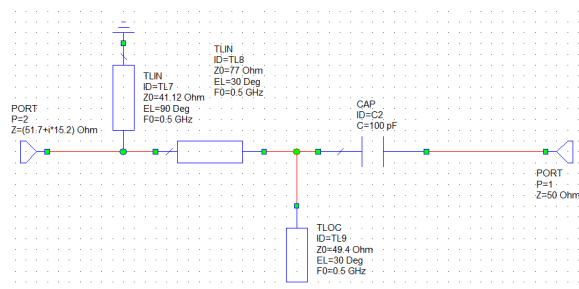


Abbildung 5.10: Ausgangsnetzwerk des ersten Klasse-F-Leistungsverstärker-Modells

Das Ergebnis der S_{11} -Simulation ist in der nachfolgenden Abbildung dargestellt. Es zeigt, dass eine ausreichende Anpassung für die Grundfrequenz $f_0 = 500\text{MHz}$ vorhanden ist, da diese sich durch das Optimieren verändert.

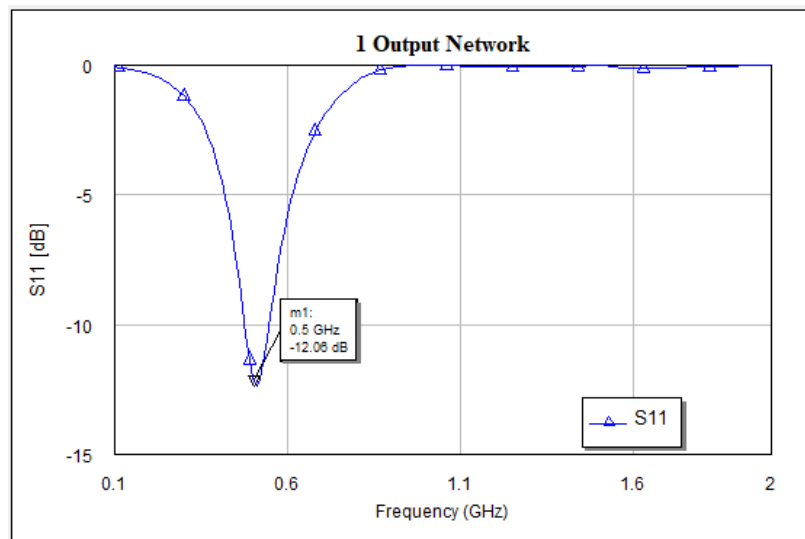


Abbildung 5.11: S_{11} -Parameter des Ausgangsnetzwerkes des ersten Klasse-F-Leistungsverstärker-Modells

5.4.3 Verstärkermodell mit verlustbehafteten Bauelementen

Im nächsten Schritt wird das verlustlose Verstärkermodell in ein Modell mit verlustbehafteten Bauelementen transformiert. Die Umrechnung erfolgt mit Hilfe des Tools *TX-Line* in AWR Microwave Office, welches für die Berechnung der Leitungsimpedanzen der idealen Leitungstücke, die elektrische Länge und die geometrischen und elektrischen Eigenschaften des Platinenmaterials Rogers 4350B (siehe Tabelle 5.1) benötigt. Das Ergebnis sind für die jeweiligen Leitungstücke die Länge (L) und die Breite (W). Das umgewandelte Modell ist in der nachfolgenden Abbildung 5.12 abgebildet.

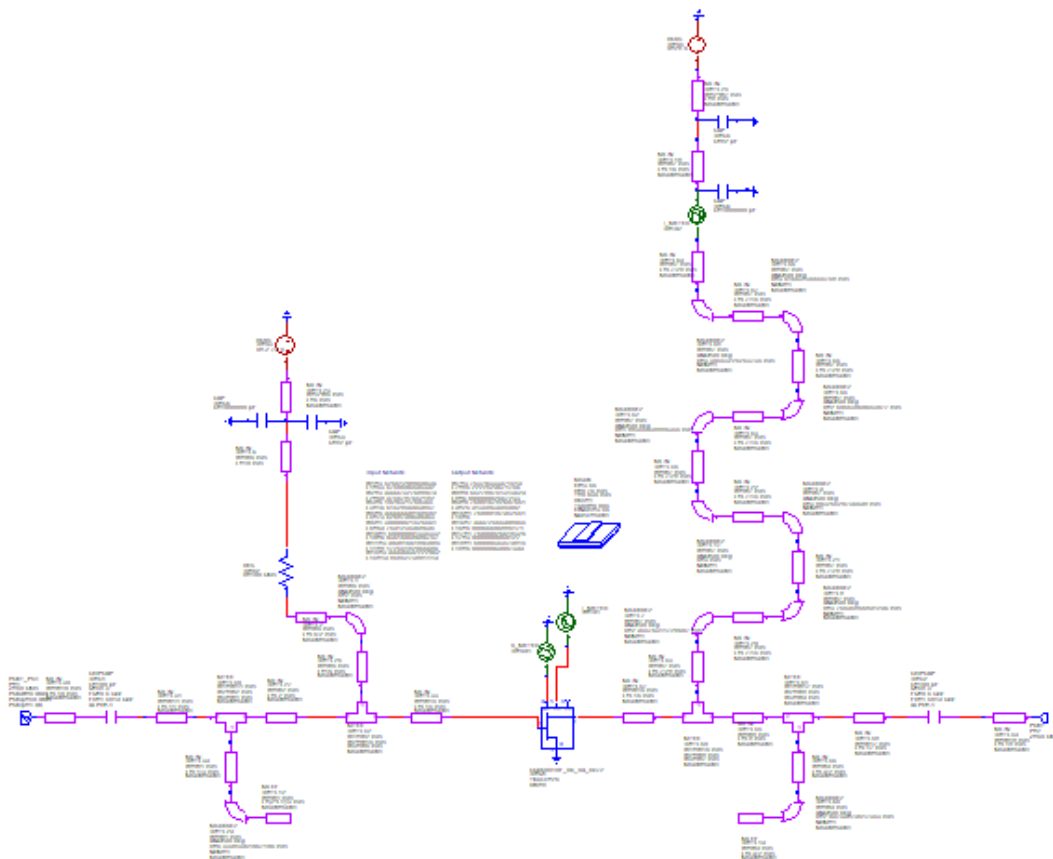


Abbildung 5.12: Aufbau des ersten Verstärker-Modells mit verlustbehafteten Bauelementen

Zusätzlich zu den transformierten Leitungen werden zusätzliche Leitungstücke dem Modell hinzugefügt, um die SMA-Buchsen am Eingang und Ausgang des Verstärkers anbringen zu können. Es werden weitere Leitungstücke eingefügt, um Verbindungsmöglichkeiten für den Widerstand im Eingangsnetzwerk und die DC-Block-Kondensatoren zu schaffen.

Die Arbeitsfrequenz des Verstärkers liegt bei $f_0 = 500\text{MHz}$. In der Praxis haben bei niedrigen Frequenzen die Leitungsstücke größere Abmessungen als bei höheren Frequenz. Um Platinenmaterial zu sparen, wird der Aufbau weitestgehend verkleinert. Dafür werden größere Leitungen in mehrere kleinere Leitungsstücke (das elektrische Verhalten bleibt weitestgehend unverändert) aufgeteilt und durch Leitungskurven verbunden. Dadurch wird der komplette Aufbau in der Länge und Breite verkleinert. Durch das Verändern der Struktur müssen die Anpassungen nachjustiert werden, da die Leitungskurven das elektrische Verhalten leicht beeinflussen.

Durch das Verwenden des Optimierers in AWR Microwave Office wird der Aufbau optimiert, um einen hohen PAE des Verstärkers zu erreichen.

5.4.4 Simulationsergebnisse des optimierten verlustbehafteten Modells

Im nachfolgenden Abschnitt werden die Simulationsergebnisse des verlustbehafteten Klasse-F-Leistungsverstärker-Modells graphisch dargestellt. Es wird das Frequenzverhalten des Eingangs- bzw. Ausgangsnetzwerk, die Performance bei einer variablen Eingangsleistung P_{in} , die Wellenformen der Spannung und des Stromes am Drain, die Ausgangswellenformen der Spannung und des Stromes und das Ausgangsspektrum simuliert und untersucht.

Simulationsergebnisse der optimierten Eingangs- und Ausgangsnetzwerke

Die nachfolgende Abbildung zeigt die neuen Simulationsergebnisse des Eingangs- und Ausgangsnetzwerkes.

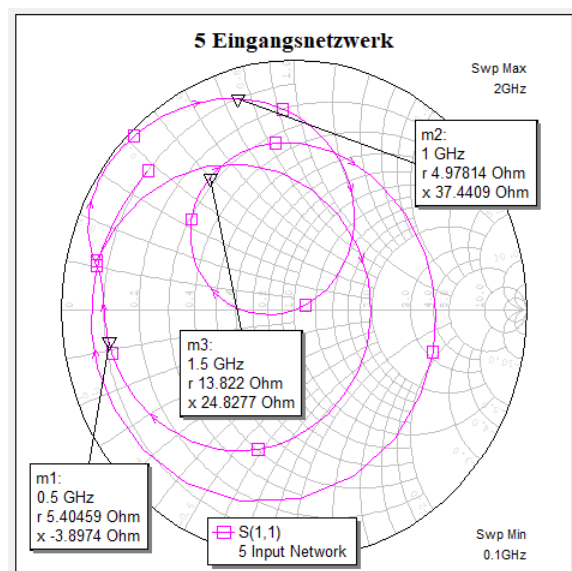


Abbildung 5.13: Simulationsergebnis des optimierten Eingangsnetzwerkes mit verlustbehafteten Bauelementen

Das Simulationsergebnis des optimierten Eingangsnetzwerkes zeigt, dass keine klassische 50Ω -Anpassung mehr zwischen dem Eingang des Leistungsverstärkers und dem Eingangsnetzwerk vorhanden ist. Die Grundwelle liegt nach der Optimierung des Eingangsnetzwerkes nicht mehr in der Nähe des Mittelpunktes des Smith-Diagramms sondern liegt in der Richtung des Kurzschlusses des Smith-Diagramms. Die Impedanzen der zweiten und dritten Oberwelle liegen nach der Optimierung in der oberen Hälfte des Smith-Diagramms.

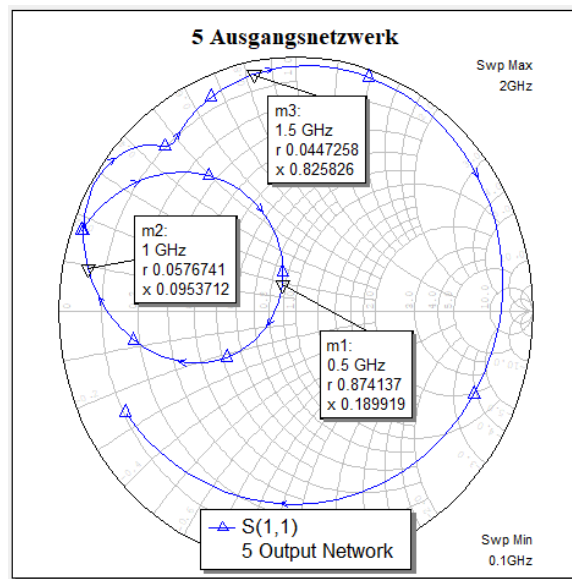


Abbildung 5.14: Simulationsergebnis des optimierten Ausgangsnetzwerkes mit verlustbehafteten Bauelementen

Das Simulationsergebnis des optimierten Ausgangsnetzwerkes zeigt Abbildung 5.14. Zu sehen ist, dass die Impedanz der Grundwelle in der Nähe des Mittelpunktes des Smith-Diagramms liegt. Die Impedanz der zweiten Oberwelle liegt in der oberen Hälfte des Smith-Diagramms in der Nähe zum Kurzschluss-Punktes, während die dritte Oberwelle in der oberen Hälfte liegt.

Performance bei variabler Eingangsleistung P_{In}

Die Abbildung 5.15 zeigt die Verläufe der Ausgangsleistung P_{Out} , der Verstärkung P_{Gain} und die Effizienz für eine variable Eingangsleistung P_{In} .

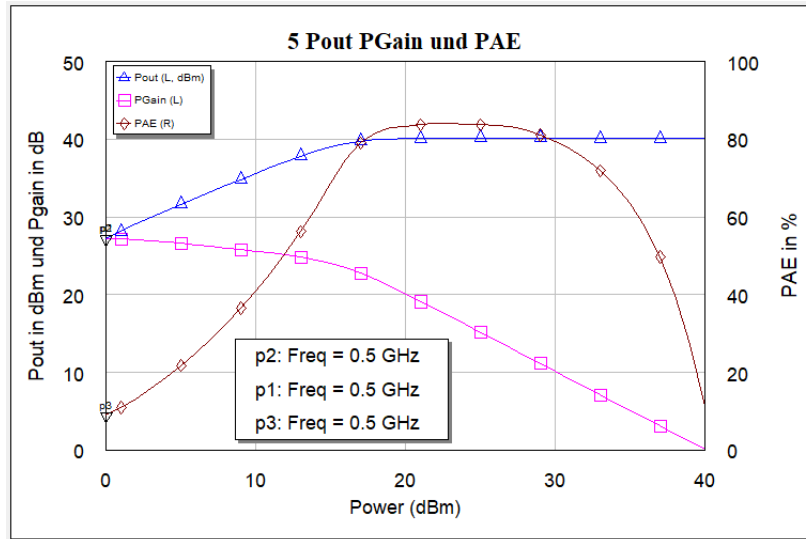


Abbildung 5.15: Performance des ersten Klasse-F-Leistungsverstärker-Modells mit variabler Eingangsleistung P_{In}

Die Ausgangsleistung P_{Out} steigt für kleinere Eingangsleistungen P_{In} linear an. Im Gegensatz zu dem linearen Anstieg der Ausgangsleistung P_{Out} nimmt die Verstärkung P_{Gain} linear mit steigender Eingangsleistung P_{In} leicht ab. Ab einer Eingangsleistung $P_{In} = 17$ dBm kommt der Verstärker in seinen Sättigungsbereich. Ab dieser Eingangsleistung bleibt die Ausgangsleistung P_{Out} nahe zu konstant, da der Strom I_D sich nicht mehr ändert. Die Verstärkung P_{Gain} nimmt im Bereich der Sättigung linear stark ab.

Der PAE steigt für kleinere Eingangsleistungen P_{In} exponentiell an. Zwischen den Eingangsleistungen $P_{In} = 17,35$ dBm – $29,65$ dBm erreicht der PAE einen Wert von über 80%. Bei höheren Eingangsleistungen P_{In} fällt der PAE wieder exponentiell ab, da der Drainstrom I_D durch den Sättigungsbetrieb weiter konstant ist. Die beste Effizienz erreicht der Verstärker bei einer Eingangsleistung $P_{In} = 23$ dBm. Bei dieser Eingangsleistung P_{In} erreicht der Verstärker eine Ausgangsleistung $P_{Out} = 40,14$ dBm und hat eine Verstärkung $P_{Gain} = 17,14$ dB. Der PAE liegt bei 84,14%.

Wellenformen am Drain

In der nachfolgenden Abbildung 5.16 sind die Wellenformen der Drainspannung u_{DS} und des Drainstrom i_D abgebildet.

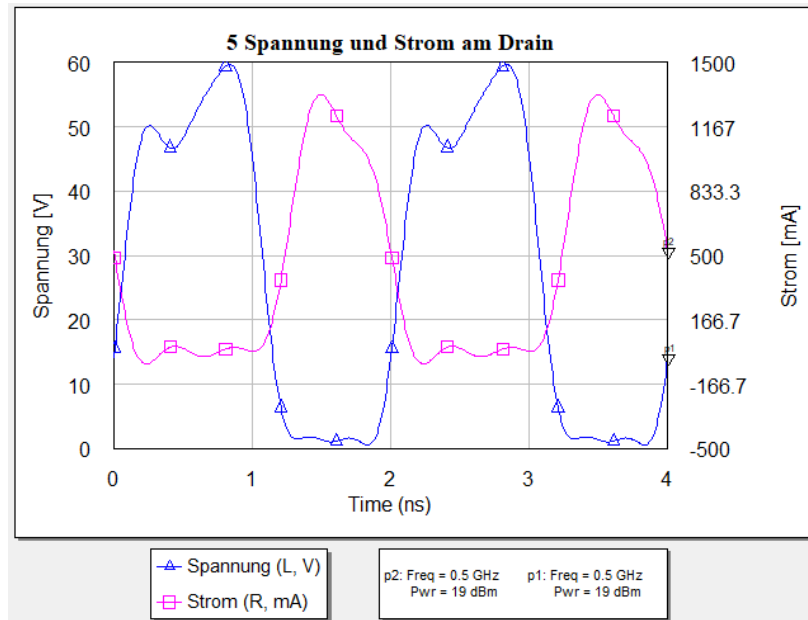


Abbildung 5.16: Wellenformen am Drain für das erste Klasse-F-Leistungsverstärker-Modells für $P_{In} = 19 \text{ dBm}$

Die Wellenform der Drain-Source-Spannung u_{DS} ist annähernd rechteckig. Das Maximum der Drain-Source-Spannung ist bei $U_{DS,max} = 59,66 \text{ V}$. Wie bei dem idealen Klasse-F-Leistungsverstärker wird die maximale Spannung von $2 \cdot U_{DS}$ erreicht, welche in diesem Fall etwas höher ist (siehe Kapitel 3.3). Im Maximum besitzt Drain-Source-Spannung u_{DS} wie bei den Spannungswellenform eines idealen Klasse-F-Leistungsverstärker Ripple. Diese sind im Gegensatz zu der idealen Wellenform nicht gleichmäßig verteilt. Es besteht keine Symmetrie in diesem Fall. Die ungleichen Ripple entstehen durch die Ausgangskapazität C_{Out} und anderen parasitären Effekte des Transistors. Im Minimum fällt die Spannung auf fast 0 V ab und es bleibt eine kleine Restspannung am Drain. In diesem Fall ist der Transistor leitend. Die Ripple sind im Minimum gleichmäßig vorhanden.

Die Wellenform des Drainstromes i_D entspricht der einer sinusförmigen Halbwelle, da die Gate-Source-Spannung U_{GS} in der Nähe des Klasse-B Arbeitspunktes liegt. Aufgrund der selben Effekte wie bei der Drain-Source-Spannung u_{DS} entspricht dieser nicht der genauen Wellenform einer sinusförmigen Halbwelle. Der Drainstrom i_D erreicht in seinem Minimum ungefähr den Wert 0. Es bleibt ein kleiner Reststrom.

Die Drain-Source-Spannung u_{DS} hat ihr Maximum, wenn der Drainstrom i_D bei seinem Mini-

mum ist und andersherum. Die Verlustleistung ist in diesem Fall klein, da das Produkt beider Wellenformen ebenfalls klein ist.

Ausgangswellenformen

Die Wellenformen der Spannung und des Stromes am Ausgang ist in der Abbildung 5.17 zu sehen.

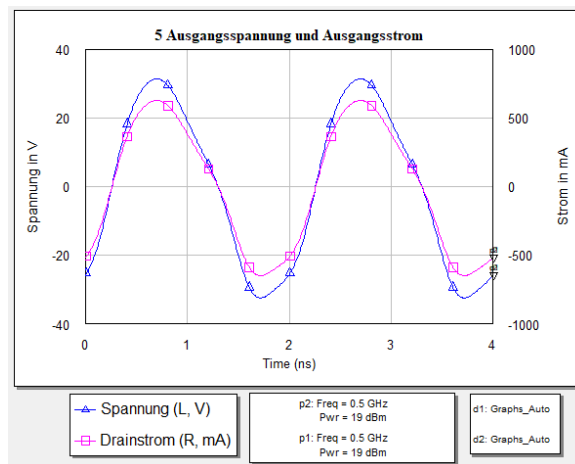


Abbildung 5.17: Ausgangswellenformen des ersten Klasse-F-Leistungsverstärker-Modells für $P_{In} = 19\text{ dBm}$

Der Verlauf der Ausgangsspannung und -stromes entsprechen nicht dem eines idealen Sinus. Die Wellenformen sind nicht symmetrisch. Da die Oberwellen im Ausgangssignal nicht komplett unterdrückt werden durch das Ausgangsnetzwerk, sind die Wellenformen am Ausgang nicht symmetrisch. Somit bildet das Ausgangssignal kein Abbild des Eingangssignales am Ausgang des Verstärkers ab.

Ausgangsspektrum

Das Ausgangsspektrum für eine Eingangsleistung $P_{In} = 19\text{ dBm}$ ist in der Abbildung 5.18 abgebildet.

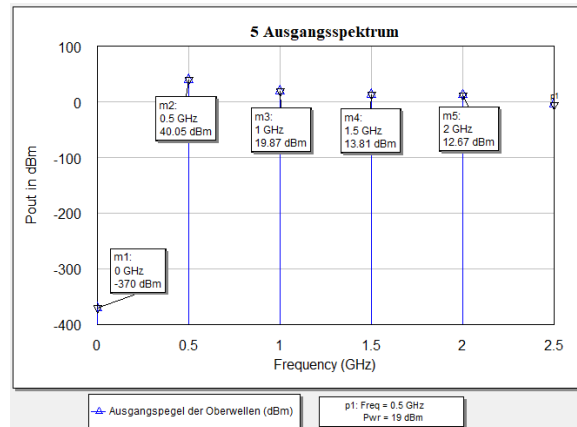


Abbildung 5.18: Ausgangsspektrum des ersten Klasse-F-Leistungsverstärkermodells für $P_{In} = 19\text{ dBm}$

Die Grundwelle hat am Ausgang einen Pegel von $P_{Out}(f_0) = 40,05\text{ dBm}$. Durch das nicht-lineare Verhalten und der Betrieb des Transistors im Sättigungsbereich entstehen am Ausgang bei ganzzahligen Vielfachen der Grundfrequenz f_0 Oberwellen. Die zweite Oberwelle ($2f_0 = 1000\text{ MHz}$) hat zur Grundwelle einen Pegelabstand von 20,18 dB. Zur dritten Oberwelle beträgt der Abstand der Pegel 26,24 dB und zur vierten Oberwelle 27,38 dB. Der Abstand der Pegel der Oberwellen zur Grundwelle sind ausreichend dahingehend, dass das Ausgangssignal nicht stark verzerrt wird.

5.5 Klasse-F Leistungsverstärker: Modell 2

Im Nachfolgenden wird der Entwurf des zweiten Klasse-F-Leistungsverstärkers-Modells näher erläutert. Das umgesetzte Ausgangsnetzwerk für die Kontrolle der zweiten und dritten Oberwelle ist in Kapitel 3.4.2 erläutert worden und ist in Abbildung 3.25 abgebildet. Für diesen Entwurfsprozess wurde auf einen Aufbau des Modells mit idealen Bauelementen verzichtet. Im Nachfolgenden wird zunächst der Aufbau des kompletten Leistungsverstärkermodells erläutert. Im Anschluss wird auf den Entwurf der verlustbehafteten Eingangs- und Ausgangsnetzwerke eingegangen. Danach wird der komplette ideale Aufbau in einen verlustbehafteten Aufbau umgewandelt und die Simulationsergebnisse erläutert.

5.5.1 Erläuterung des Verstärkermodells

Die Abbildung 5.19 zeigt den Aufbau des zweiten Modells des Klasse-F-Leistungsverstärker, der im Rahmen dieser Abschlussarbeit entwickelt wird.

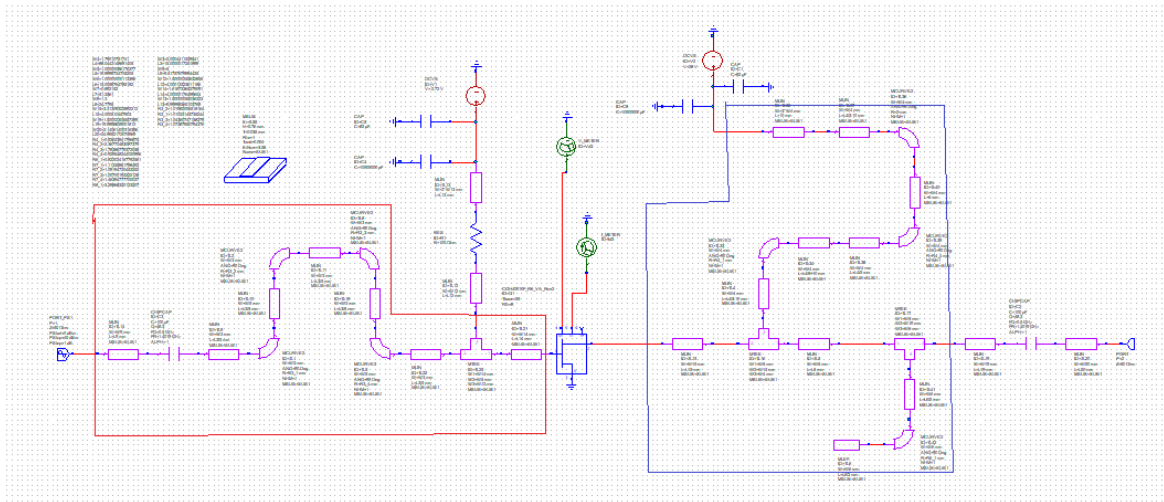


Abbildung 5.19: Aufbau des zweiten Modells des Klasse-F-Leistungsverstärkers

Der rote Block kennzeichnet das Eingangsnetzwerk des Modells. Die Anpassung des Einganges (50Ω) passiert bei diesem Modell durch eine Leitungstransformation realisiert. Das DC-Bias-Netzwerk im Eingangsnetzwerk ist identisch zum Modell 1. Der Transistor wird durch eine Gleichspannungsquelle betrieben, welche durch zwei parallelgeschalteten Kondensatoren vom RF-Signal isoliert wird und Leckströme vermeiden. Der in Reihe zur Gleichspannungsquelle geschaltete Widerstand schützt die Schaltung vor größeren Strömen.

Das Ausgangsnetzwerk besteht aus Leitungsstücken zur Kontrolle der Oberwellen und einem Leitungsstück zur Anpassung an den Ausgang des Modells. Das DC-Bias-Netzwerk ist identisch mit dem des ersten Modells. Es besteht aus einer Gleichspannungsquelle um den Drain des Transistors auf ein positives Potential anzuheben. Die zwei parallelgeschalteten Kondensatoren isolieren die Gleichspannungsquelle vom RF-Signal und schützen diese vor Leckströmen.

Neben den bisher aufgezeigten Elemente der Netzwerke besitzen diese zusätzlich ein in Reihe zum Eingang und Ausgang befindlichen DC-Block-Kondensator, um den Gleichspannungsanteil im Signal zu dämpfen.

5.5.2 Entwurf des Eingangs- und Ausgangsnetzwerkes

Wie in Abschnitt 5.5.1 bereits beschrieben, wird die Anpassung bei diesem Modell durch Leitungstransformation realisiert. Im Falle einer Leitungstransformation wird die Impedanz über die Leitung mit entsprechender Länge in die anzupassende Impedanz transformiert.

Anpassung des Eingangsnetzwerkes

Das Eingangsnetzwerk des zweiten Modells ist in der Abbildung 5.20 abgebildet. Die Transformation der Impedanz wird über die Leitung realisiert, welche mit dem schwarzen Block gekennzeichnet ist. Auf der rechten Seite befindet sich der Port2, welcher den Gate des Transistors mit der entsprechenden Impedanz darstellt. Die Impedanz beträgt $Z_S = 20,2\Omega + j \cdot 16,18\Omega$. Für die Kontrolle der Anpassung wird sich der S_{11} -Parameter im Smith-Diagramm betrachtet. Das Ergebnis ist in der Abbildung 5.21 zu sehen.

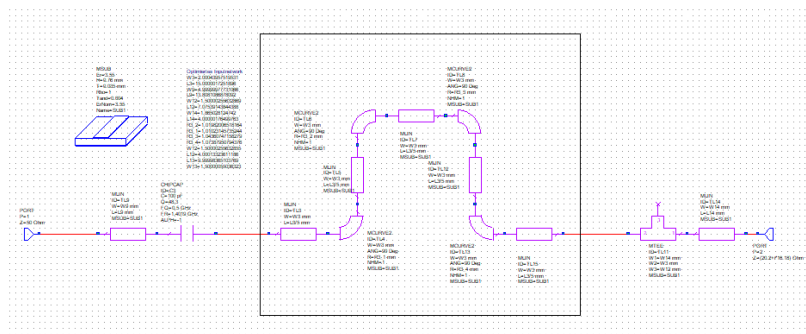


Abbildung 5.20: Aufbau des Eingangsnetzwerkes des zweiten Klasse-F-Leistungsverstärker-Modells

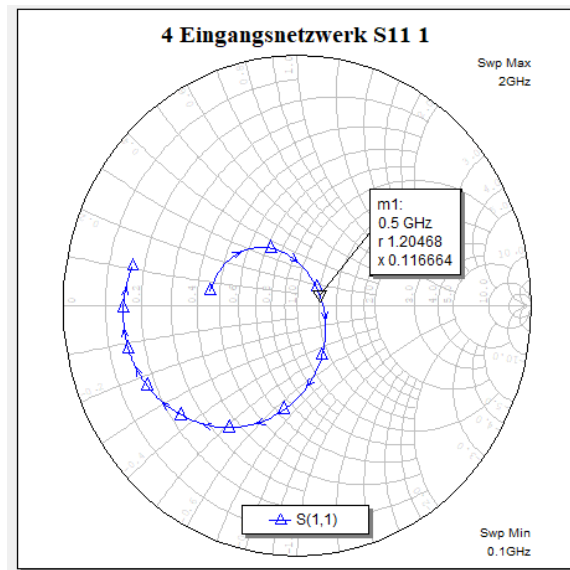


Abbildung 5.21: S_{11} des Eingangsnetzwerkes für das zweite Klasse-F-Leistungsverstärker-Modells

Die Anpassung des Eingangsnetzwerkes entspricht nicht der einer idealen, aber für die Praxis ausreichenden, Anpassung, da für $f = 500\text{MHz}$ sich die Impedanz nicht im Mittelpunkt des Smith-Diagramms befindet. Die Impedanz an Port 1 ergibt $Z_S = 60,23\Omega + j \cdot 5,83\Omega$. Bei der Betrachtung des S_{11} -Parameters im kartesischen Diagramm über den Frequenzbereich ergibt sich eine S_{11} -Wert von $S_{11}(500\text{MHz}) = -19,44\text{dB}$. Das Signal bei $f = 500\text{MHz}$ wird fast reflexionsfrei übertragen.

Anpassnetzwerk des Ausgangsnetzwerkes

Das Ausgangsnetzwerk des zweiten Klasse-F-Leistungsverstärker-Modells ist in der nachfolgenden Abbildung 5.22 abgebildet.

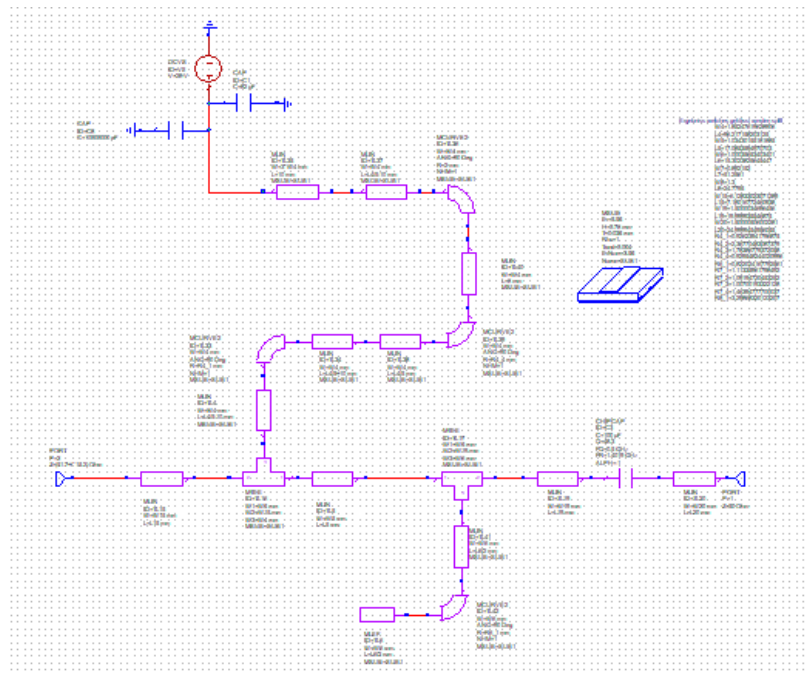


Abbildung 5.22: Ausgangsnetzwerk des zweiten Klasse-F-Leistungsverstärker-Modells

Wie bei dem Eingangsnetzwerk wird durch Leitungstransformation das Netzwerk zur Kontrolle der Oberwellen und die Ausgangsimpedanz des Transistors ($Z_L = 51.7\Omega + j \cdot 15.2\Omega$) an den 50Ω -Ausgang des Leistungsverstärkers angepasst. Die Anpassung des Ausgangsnetzwerkes ist im nachfolgenden Smith-Diagramm (Abbildung 5.23) dargestellt.

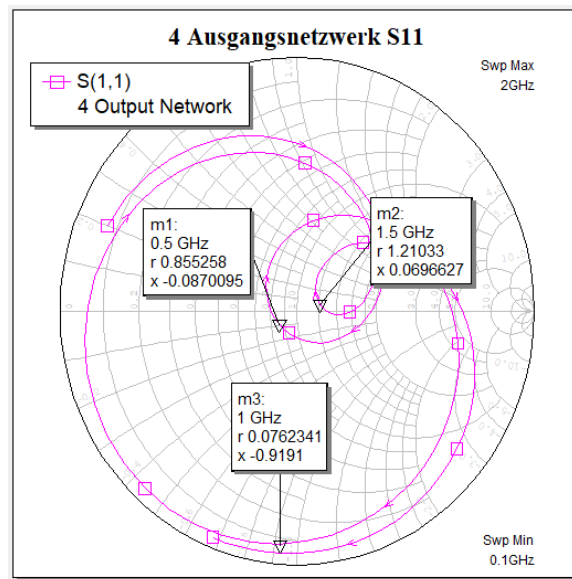


Abbildung 5.23: S_{11} -Parameter des Ausgangsnetzwerkes des zweiten Klasse-F-Leistungsverstärker-Modells

Die Anpassung des Ausgangsnetzwerkes entspricht nicht einer optimalen, aber für die Praxis ausreichenden, Anpassung. Für die Grundfrequenz $f_0 = 500\text{MHz}$ liegt der Punkt im Smith-Diagramm nicht im Mittelpunkt des Smith-Diagramms. Des Weiteren ist aus dem Simulationsergebnis erkennbar, dass neben der Grundfrequenz auch die dritte Oberwelle in der Nähe des Mittelpunktes liegt. Dadurch, dass die dritte Oberwellen neben der Grundfrequenz annähernd angepasst ist, kann es zu möglichen Beeinflussung der Performance durch diese kommen.

5.5.3 Simulationsergebnisse

Wellenformen der Spannung und des Stromes am Drain

Die Abbildung 5.24 zeigt die zueinander phasenverschobenen Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D . Die Drain-Source-Spannung u_{DS} hat ihr Maximum, wenn der Drainstrom i_D bei seinem Minimum ist und umgekehrt. Im Minimum gehen beide Wellen gegen 0. Die Wellenform der Drain-Source-Spannung u_{DS} ist annähernd rechteckig. Im Gegensatz zu der idealen Spannungswellenform sind im diesem Fall keine eindeutigen Ripple sichtbar. Die Wellenform des Drainstromes i_D entspricht der einer sinusförmigen Halbwelle (Klasse-B-Betrieb). Das Maximum des Drainstromes i_D liegt nicht im Mittelpunkt. Da das Produkt der Drain-Source-Spannung u_{DS} und des Drainstromes i_D

sehr klein ist, sind kaum Verluste im Transistor vorhanden. Dies wird auch durch die Überlappungen der Wellenformen ersichtlich, welche gering sind.

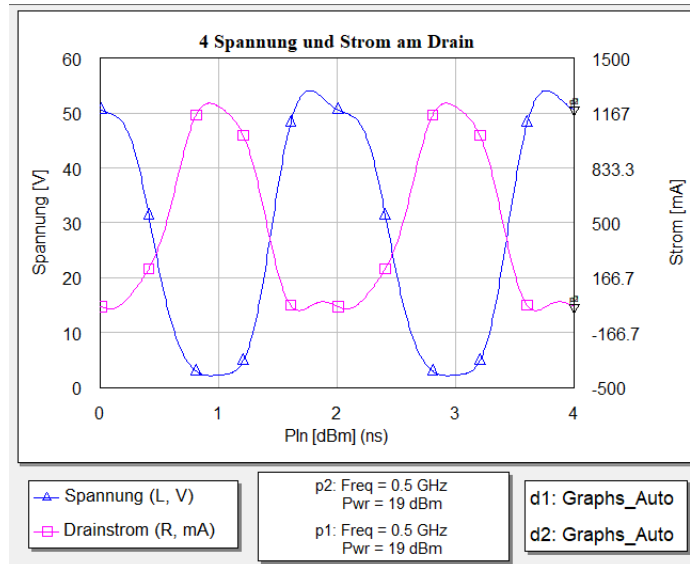


Abbildung 5.24: Wellenformen der Spannung und des Stromes am Drain

Simulation mit variabler Eingangsleistung P_{In}

Die Abbildung 5.25 zeigt die Performance des zweiten Klasse-F-Leistungsverstärker-Modells bei einer variablen Eingangsleistung P_{In} .

Die Ausgangsleistung steigt bei einem Eingangsbereich von $P_{In} = 0\text{ dBm} - 21\text{ dBm}$ linear an. Ab der Eingangsleistung $P_{In} = 21\text{ dBm}$ beginnt der Sättigungsbetrieb des Verstärkers. Die Ausgangsleistung P_{Out} steigt nicht mehr linear an.

Die Verstärkung P_{Gain} nimmt für kleiner Eingangsleistungen P_{In} linear aber geringfügig ab. Erreicht der Klasse-F-Leistungsverstärker den Sättigungsbereich, nimmt der lineare Abfall der Verstärkung P_{Gain} weiter zu.

Der PAE steigt exponentiell mit der linear steigenden Eingangsleistung P_{In} an. Das Maximum des PAE liegt bei $P_{In} = 28\text{ dBm}$ mit einem PAE von $PAE = 78,16\%$. Aufgrund des Sättigungsbetriebes nimmt der PAE exponentiell ab, da sich der Drainstrom I_D bei steigender Eingangsleistung P_{In} sich kaum verändert.

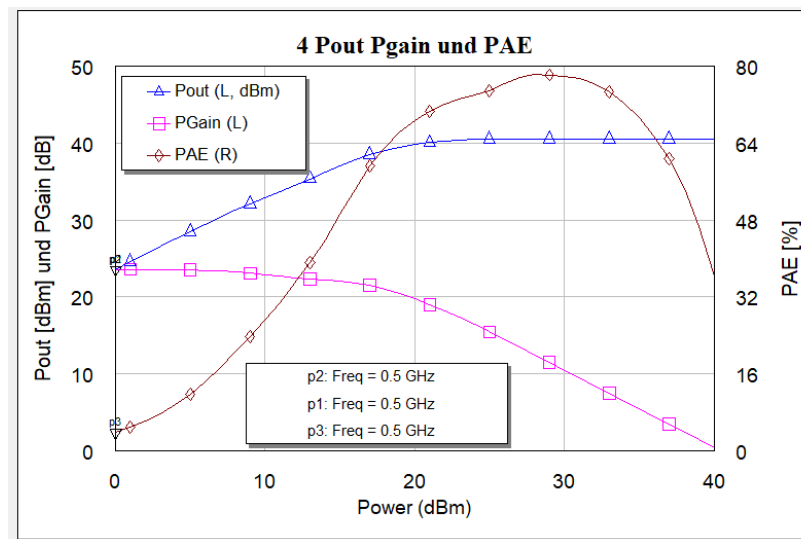
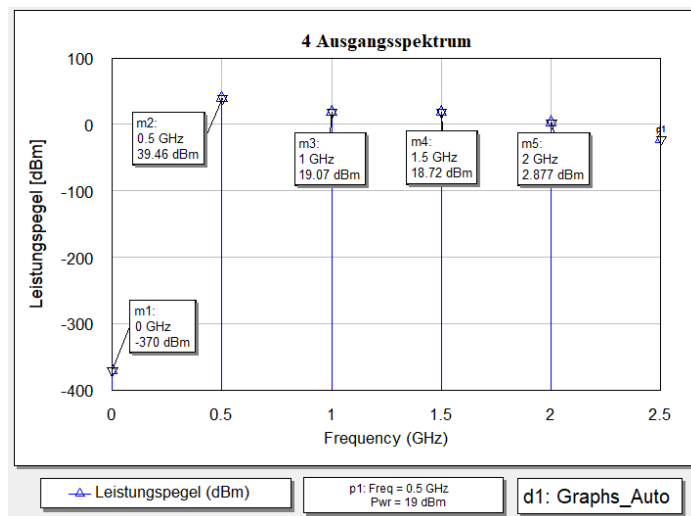


Abbildung 5.25: Simulationsergebnis des zweiten Modells für P_{Out} , P_{Gain} und PAE für eine variable Eingangsleistung P_{In}

Ausgangsspektrum

Das Ausgangsspektrum (Abbildung 5.26) zeigt die Pegel der Grundwelle und ihrer Oberwellen am Ausgang des Klasse-F-Leistungsverstärkers. Die Oberwellen entstehen durch die Nicht-Linearität des Transistors und seinen Betrieb im Sättigungsbereich. Wie im Spektrum zu sehen, ist der Gleichspannungsanteil durch den DC-Blockkondensator gedämpft worden. Die Grundwelle hat einen Ausgangspegel von $P_{Out}(f_0) = 39,46 \text{ dBm}$. Die Abstände zu den restlichen Oberwellen liegt bei $\geq 20 \text{ dBm}$, wodurch das Ausgangssignal nicht stark verzerrt wird.

Abbildung 5.26: Ausgangsspektrum für $P_{in} = 19 \text{ dBm}$

Ausgangswellenformen

Die Ausgangswellenformen in Abbildung 5.27 haben im Zeitbereich den Verlauf eines Sinus. Die Wellenformen sind leicht verzerrt, was auf den Anteil von Oberwellen zurückzuführen ist. Die Ausgangsspannung und der Ausgangsstrom besitzen keinen DC-Anteil mehr in ihrem Signal.

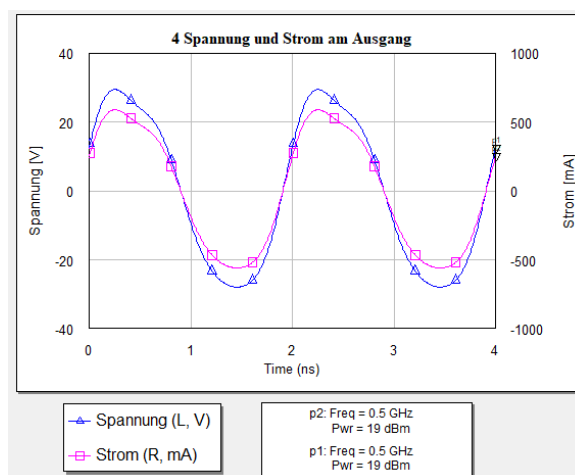


Abbildung 5.27: Wellenform der Spannung und des Stromes am Ausgang des Klasse-F-Leistungsverstärkers

6 Messung der Klasse-F-Leistungsverstärkermodelle

Das nachfolgende Kapitel zeigt die Messergebnisse der beiden Klasse-F-Leistungsverstärker-Modelle. Die Ergebnisse werden in den nachfolgenden Abbildungen graphisch dargestellt und analysiert. Bei der Messung werden die Ausgangsleistung P_{Out} und der Drainstrom i_D für unterschiedliche Eingangsleistungen P_{In} aufgenommen. Aus den gemessenen Werten werden zusätzlich die Verstärkung P_{Gain} , der PAE und die Draineffizienz η_{Drain} berechnet. Zusätzlich werden die Pegel der zweiten, dritten und vierten Oberwellen gemessen.

6.1 Messschaltung

Die Messung der beiden Klasse-F-Leistungsverstärker wird mit der nachfolgender Messschaltung gemessen.

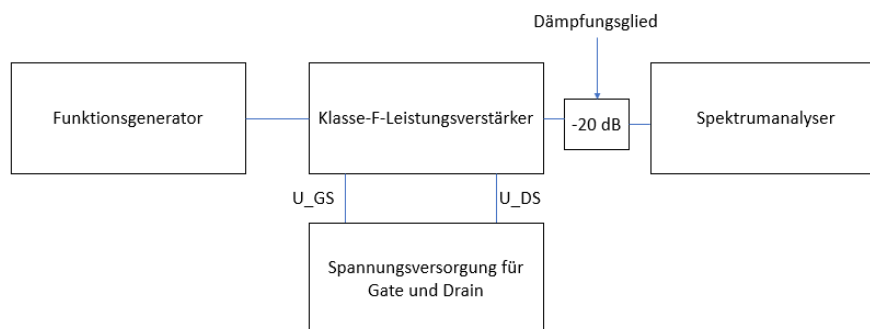


Abbildung 6.1: Messschaltung für die Messung der Klasse-F-Leistungsverstärker-Modelle

Für die Messung werden folgende Geräte verwendet:

- Signalgenerator Rohde & Schwarz

- Versorgungsspannungsgerät Triple Power Supply HM7042
- 20 dB Dämpfungsglied Aeroflex / Weinschel
- Spektrumanalyser Rohde & Schwarz

6.2 Messergebnisse

6.2.1 Modell 1

Die nachfolgende Abbildung 6.2 zeigt die Messergebnisse für die Ausgangsleistung P_{Out} , die Verstärkung P_{Gain} , den PAE und die Draineffizienz η_{Drain} für das erste Klasse-F-Leistungsverstärker-Modell. Das Ergebnis zeigt die typischen Verläufe der Graphen für einen Leistungsverstärker. Mit steigender Eingangsleistung P_{In} steigt auch die Ausgangsleistung P_{Out} linear mit an. Ab einer Eingangsleistung $P_{In} = 23\text{ dBm}$ erreicht der Transistor den Sättigungsbereich. Die Verstärkung P_{Gain} verläuft für kleine Eingangsleistungen gerade. Ab einer Eingangsleistung $P_{In} = 12\text{ dBm}$ nimmt die Verstärkung P_{Gain} bei steigender Eingangsleistung P_{In} linear ab. Der PAE steigt mit steigendem P_{In} quasi linear an. Bei einer Eingangsleistung von $P_{In} = 23\text{ dBm}$ erreicht der PAE einen Wert von $PAE = 81,33\%$. Die Kurve der Draineffizienz η_{Drain} hat den gleichen Verlauf wie der des PAE, hat jedoch wie erwartet etwas höhere Werte.

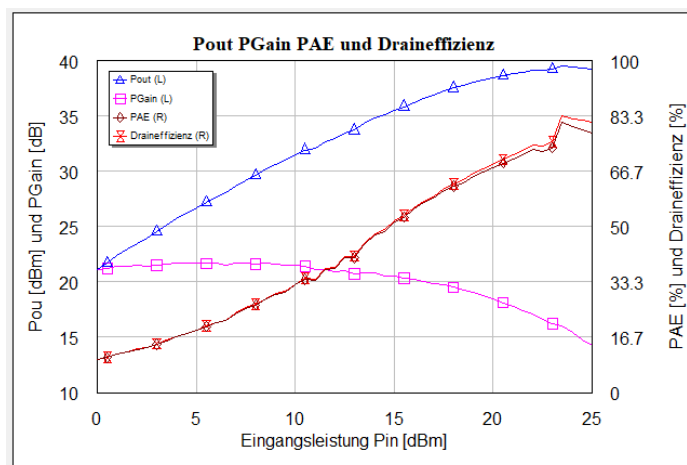


Abbildung 6.2: Messergebnisse bei einer variablen Eingangsleistung P_{In} für das erste Klasse-F-Leistungsverstärker-Modell

Die Abbildung 6.3 zeigt das Spektrum des ersten Modells des Klasse-F-Leistungsverstärkers.

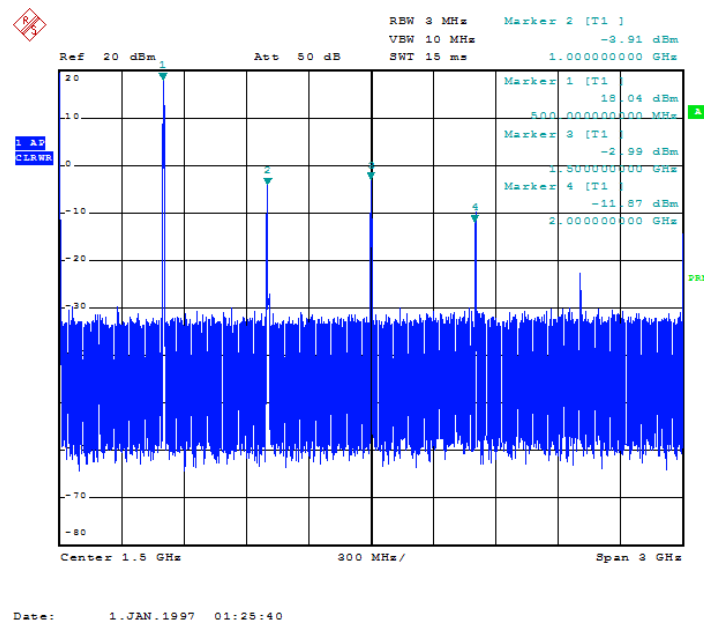


Abbildung 6.3: Modell 1: Spektrum des Klasse-F-Leistungsverstärkers für $P_{in} = 19\text{ dBm}$

Die Pegel der einzeln Oberwellen sowie der Grundfrequenz sind in der nachfolgenden Tabelle 6.1 aufgelistet. Da bei der Messung zwischen dem Klasse-F-Leistungsverstärker und dem Spektrumanalyser ein 20-dB-Dämpfungsglied geschaltet ist, stellen die in der Abbildung 6.3 dargestellten Pegel einen um 20dB kleineren Pegel dar. Die nachfolgende Tabelle 6.1 zeigt die Pegel der Oberwellen ohne das 20dB-Dämpfungsglied. Wie die Pegel der Tabelle 6.1 zeigen, ist der Abstand zwischen dem Pegel der Grundwelle und der Oberwellen $\geq 20\text{ dBm}$, so dass es im Ausgangssignal zu keinen größeren nicht-linearen Verzerrungen kommen könnte.

Frequenz [MHz]	Pegel [dBm]
500	38,04
1000	16,09
1500	17,01
2000	8,13

Tabelle 6.1: Übersicht der Pegel der Grund- und Oberwellen für das erste Modell

Zusammenfassung

Wie die Messergebnisse zeigen, ist der Klasse-F-Leistungsverstärker funktionsfähig. Die Messung über einen variablen Eingangsleistungsbereich P_{In} zeigt, dass der Aufbau eine ausreichend akzeptable Performance besitzt. Die Ausgangsleistung P_{Out} steigt über einen größeren Eingangsleistungsbereich linear an, bevor der Transistor in die Sättigung kommt. Im Sättigungsbereich wird die maximal mögliche Ausgangsleistung nicht erreicht. Das Maximum der Ausgangsleistung ist $P_{Out} = 39,56\text{dBm}$. Des Weiteren besitzt der Verstärker für einen relativ großen Eingangsleistungsbereich einen fast konstanten Verlauf für die Verstärkung P_{Gain} . Innerhalb des Verlaufes der Verstärkung sind leichte Schwankungen zu erkennen. Das Maximum der Verstärkung beträgt $P_{Gain} = 21,69\text{dB}$. Kurz vor dem Sättigungsbereich nimmt die Verstärkung steiler ab. Der PAE steigt bis kurz vor der maximal eingestellten Eingangsleistung P_{In} annähernd linear an. Das Ausgangsspektrum zeigt, dass im Ausgangssignal Oberwellenanteile enthalten sind. Die Abstände der Pegel der Grundwelle und deren Oberwellen ist ausreichend genug, dass das Ausgangssignal nicht stark verzerrt wird.

6.2.2 Modell 2

Die Abbildung 6.4 zeigt die Ergebnisse der Ausgangsleistung P_{Out} , der Verstärkung P_{Gain} , den PAE und die Draineffizienz η_{Drain} . Das Maximum der Ausgangsleistung liegt bei $P_{Out} = 39,76dBm$ für eine Eingangsleistung von $P_{In} = 25dBm$, womit die vom Transistor maximale angegebene Ausgangsleistung von $10W$ fast erreicht wird. Der PAE liegt bei $PAE = 65,33\%$ für $P_{In} = 25dBm$ und einer Draineffizienz $\eta_{Drain} = 67,59\%$. Die Verstärkung liegt bei $P_{Gain} = 14,76dB$. Der Sättigungsbereich beginnt ab einer Eingangsleistung $P_{In} = 22,5dBm$ an.

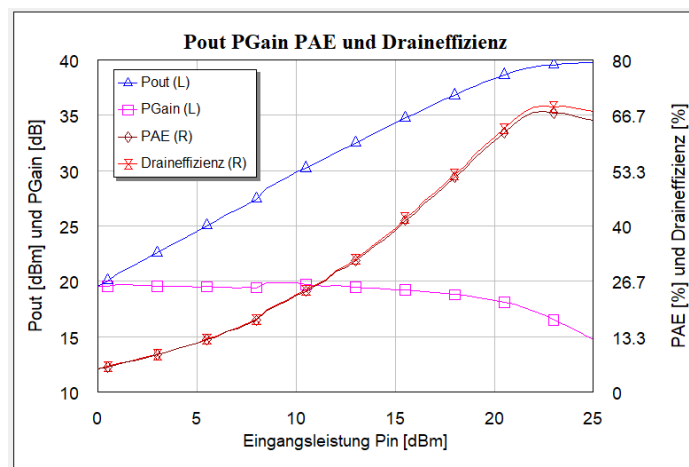


Abbildung 6.4: Messergebnisse bei einer variablen Eingangsleistung P_{In} für das zweite Klasse-F-Leistungsverstärker-Modell

Die Abbildung 6.5 zeigt das Ausgangsspektrum für eine Eingangsleistung $P_{In} = 19dBm$. Die Tabelle 6.2 zeigt die Pegel ohne das 20dB-Dämpfungsglied der Grundwelle und deren Oberwellen. Der Abstand zwischen der Grundwelle und der ersten Oberwelle beträgt 18,62 dB.

Frequenz [MHz]	Pegel [dBm]
500	37,54
1000	18,92
1500	15,78
2000	2,01

Tabelle 6.2: Übersicht der Pegel der Grund- und Oberwellen für das zweite Modell

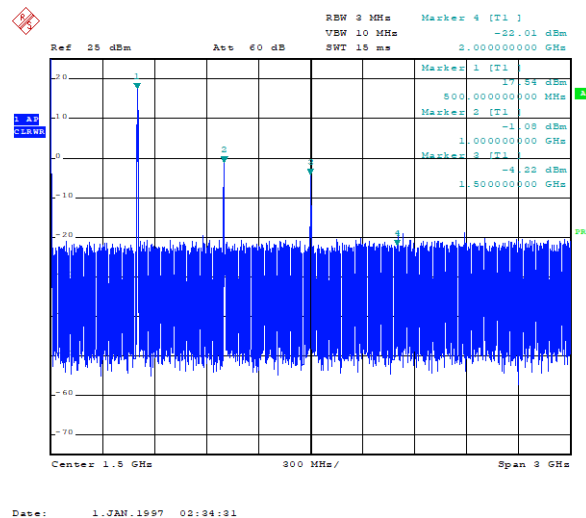


Abbildung 6.5: Modell 2: Spektrum des Klasse-F-Leistungsverstärkers für $P_{In} = 19\text{ dBm}$

Zusammenfassung

Wie die Messergebnisse zeigen, ist der Aufbau des zweiten Klasse-F-Leistungsverstärker-Modells funktionsfähig. Die Performance über einen variablen Eingangsbereich P_{In} ist für eine reale Anwendung akzeptabel. Die Ausgangsleistung P_{Out} steigt bei einer Erhöhung von P_{In} linear an bis zum Sättigungsbereich. Die Verstärkung P_{Gain} bleibt für kleinere Eingangsleistungen P_{In} nahezu konstant. Erst kurz bevor der Transistor in die Sättigung kommt, beginnt die Verstärkung steiler abzufallen. Die Verstärkung bleibt für alle Eingangsleistungen unterhalb von 20 dB. Mit steigender Eingangsleistung P_{In} steigt der PAE exponentiell an und erreicht Werte über 70%. Das Spektrum zeigt, dass die Grundwelle zu ihren Oberwellen einen ausreichend Pegelabstand hat, so dass das Ausgangssignal nicht stark verzerrt wird.

6.3 Vergleich der Simulations- und Messergebnisse

Der Vergleich der Simulations- und Messergebnisse wird im nachfolgenden Abschnitt näher betrachtet. Es wird der PAE, die Verstärkung P_{Gain} und die Ausgangsleistung P_{Out} der Messung und der Simulation miteinander verglichen.

6.3.1 Vergleich für das erstes Klasse-F-Leistungsverstärker-Modell

Die simulierten und gemessenen Werte des PAE (Abbildung 6.6) zeigen in ihren Verläufe Unterschiede. Der gemessene PAE (blaue Kurve) steigt im Gegensatz zu dem simulierten PAE (rosa Kurve) viel flacher mit der Eingangsleistung P_{In} an. Für Eingangsleistungen $P_{In} < 5 dBm$ ist der Anstieg der Kurven gleich. Ab einer Eingangsleistung P_{In} von ca. 4 dBm steigt der simulierte PAE exponentiell an. Des Weiteren ist zu erkennen, dass der PAE in der Simulation im Sättigungsbereich auf über 80% ansteigt.

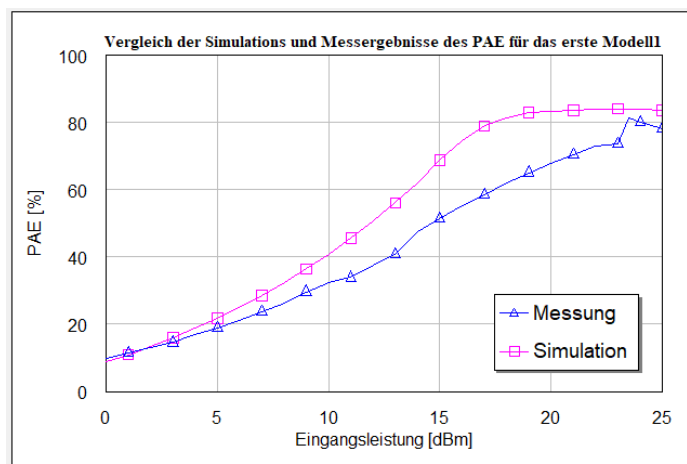


Abbildung 6.6: Vergleich der Simulations- und Messergebnisse des ersten Klasse-F-Leistungsverstärker-Modells: PAE

Die Simulations- und Messergebnisse für die Verstärkung P_{Gain} ist in der Abbildung 6.7 abgebildet. Die simulierte und gemessene Kurve besitzen ungefähr den gleichen Verlauf. Die Werte der simulierten Verstärkung P_{Gain} sind bis zu einer Eingangsleistung $P_{In} = 15 dBm$ deutlich größer als die der gemessenen Verstärkung. Die gemessene Verstärkung fällt im Vergleich zur simulierten Verstärkung P_{Gain} bei höheren Eingangsleistungen P_{In} (ab $P_{In} \approx 15 dBm$) deutlich steiler ab.

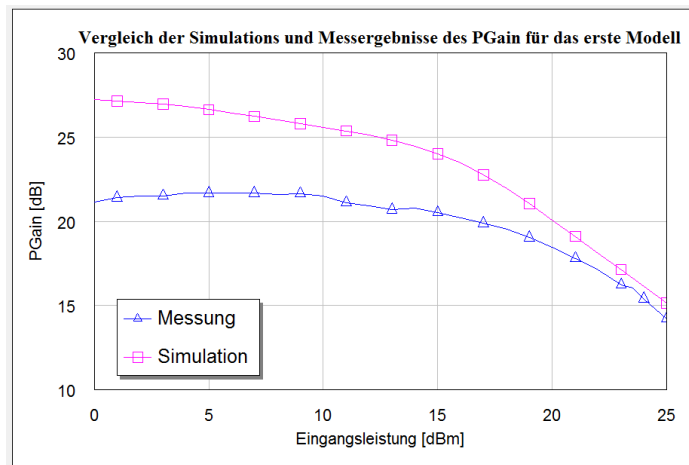


Abbildung 6.7: Vergleich der Simulations- und Messergebnisse des ersten Klasse-F-Leistungsverstärker-Modells: P_{Gain}

Der Vergleich der simulierten und gemessenen Kurven der Ausgangsleistung P_{Out} (Abbildung 6.8) zeigt einen fast identischen Verlauf. Die simulierte Kurve erreicht aufgrund der höheren Verstärkung (vgl. Abbildung 6.7) höhere Ausgangsleistungen P_{Out} . Des Weiteren ist in der simulierten Kurve zu erkennen, dass der Sättigungsbereich des Transistors viel früher erreicht wird, als bei der gemessenen Kurve. Für hohe Eingangsleistungen nähert sich die simulierte Kurve der maximal möglichen Leistung an, während die Gemessenen diese nicht erreicht.

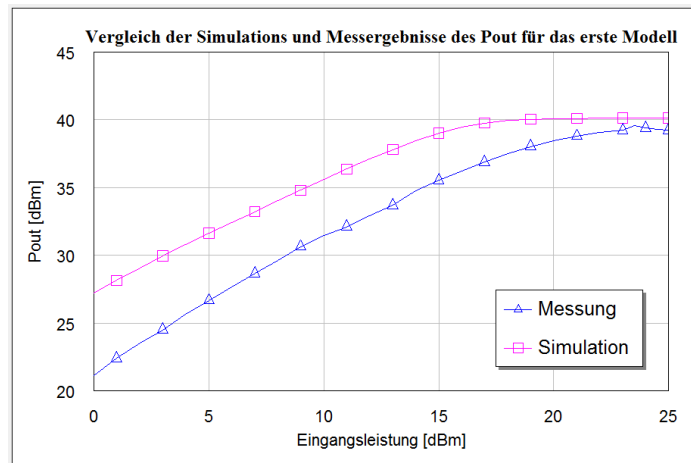


Abbildung 6.8: Vergleich der Simulations- und Messergebnisse des ersten Klasse-F-Leistungsverstärker-Modells: P_{Out}

Die Pegel des Ausgangsspektrums der Simulation und der Messung sind in der nachfol-

genden Tabelle 6.3 aufgelistet. Beim gemessenen Ausgangsspektrum ist, im Vergleich zum simulierten, zu erkennen, dass die Pegel aufgrund von Verlusten, welche nicht in der Simulation mit ein berechnet werden konnten, niedrigere Werte haben. Die Pegel der Grundwelle unterscheiden sich um $2,51 \text{ dBm}$. Bei den Oberwellen sind Pegelunterschiede vorhanden, welche jedoch nicht so groß wie bei der Grundwelle sind. Den größten Pegelunterschied gibt es bei der vierten Oberwelle. Der gemessene Pegel hat zum simulierten Pegel einen Abstand von $10,66 \text{ dBm}$. Der DC-Anteil ist bei beiden Spektren nicht vorhanden.

Frequenz [MHz]	gemessener Pegel [dBm]	simulierter Pegel [dBm]
500	37,54	40,05
1000	18,92	19,87
1500	15,78	13,81
2000	2,01	12,67

Tabelle 6.3: Vergleich des simulierten und gemessenen Ausgangsspektrum des ersten Aufbaus für $P_{In} = 19 \text{ dBm}$

6.3.2 Vergleich für das zweites Klasse-F-Leistungsverstärker-Modell

Der PAE der Simulation und der, der Messung (siehe Abbildung 6.9) haben einen ähnlichen Verlauf. Die Werte der Messung steigen im Gegensatz zu der Simulation flacher mit steigender Eingangsleistung P_{In} an. Des Weiteren ist zu sehen, dass die Werte der Messung unterhalb der der Simulation bleiben.

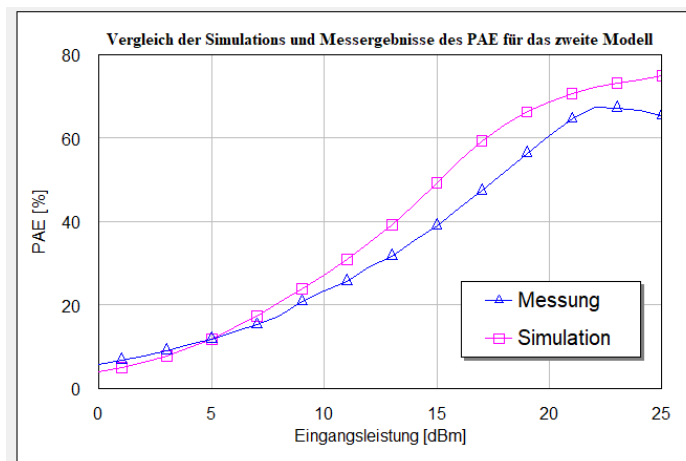


Abbildung 6.9: Vergleich der Simulations- und Messergebnisse des zweiten Klasse-F-Leistungsverstärker-Modells: PAE

Die Werte der Messung der Verstärkung P_{Gain} ist geringer, als die der Simulation. Die Werte bleiben über den kompletten gemessenen Eingangsbereich P_{In} unterhalb von 20 dB. Die simulierte Verstärkungskurve fällt, im Gegensatz zu der gemessenen Kurve, früher ab. Bei höheren Eingangleistungen P_{In} haben beide Kurven eine ähnlich Steigung.

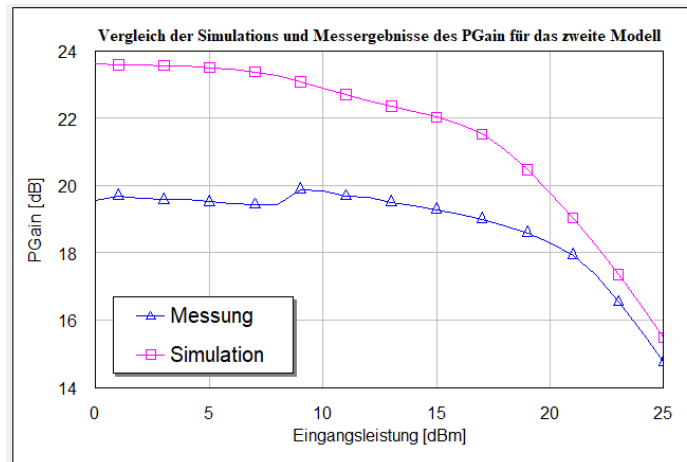


Abbildung 6.10: Vergleich der Simulations- und Messergebnisse des zweiten Klasse-F-Leistungsverstärker-Modells: P_{Gain}

Die Kurven der simulierten und gemessenen Ausgangsleistung P_{Out} steigen für kleinere Eingangleistungen P_{In} linear an. Die gemessene Kurve bleibt über den kompletten Messbereich unterhalb der simulierten Kurve. Der Sättigungsbereich des Verstärkers beginnt, im Gegensatz zu dem der Simulation, später. Für höhere Eingangleistungen P_{In} nähern sich beide Kurven der maximal möglichen Ausgangsleistung (40 dBm / 10 W) an.

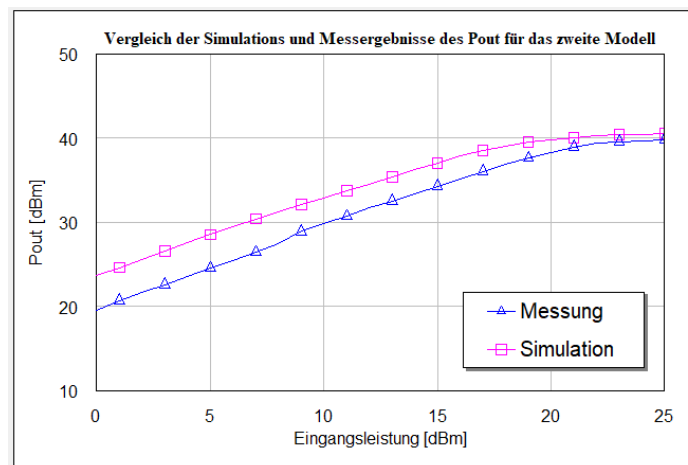


Abbildung 6.11: Vergleich der Simulations- und Messergebnisse des zweiten Klasse-F-Leistungsverstärker-Modells: P_{Out}

Die Ausgangsspektren der Simulation und der Messung sind ähnlich (Tabelle 6.4). Zwischen den Pegeln der Grundwelle aus Simulation und Messung, ist der Pegelunterschied unter 2 dBm . Ähnliches ergibt sich für die Oberwellen. Einzig und allein bei der dritten Oberwelle ist ein Pegelunterschied zu sehen, welcher größer als 2 dBm ist. Der DC-Anteil ist in beiden Spektren aufgrund des DC-Block-Kondensators im Ausgangsnetzwerk nicht vorhanden.

Frequenz [MHz]	gemessener Pegel [dBm]	simulierter Pegel [dBm]
500	37,54	39,46
1000	18,92	19,07
1500	15,78	18,72
2000	2,01	2,877

Tabelle 6.4: Vergleich des simulierten und gemessenen Ausgangsspektrum des zweiten Aufbaus für $P_{In} = 19\text{ dBm}$

6.4 Zusammenfassung und Diskussion der Messergebnisse

Bei beiden Messungen werden die Werte der Simulationen nicht erreicht. In der Simulation werden Verluste durch Lötstellen der Kondensatoren, SMA-Anschlüssen und Widerstände nicht berücksichtigt. Auch das Platinenmaterial Rogers 4350B hat im Vergleich zu den in der Simulation verwendeten Werten leicht andere elektrische Eigenschaften. Ebenfalls können

bei der Fertigung der Platine entstehende Höhenunterschiede Einfluss auf die Performance haben, da schon kleine Höhenunterschiede die elektrischen Eigenschaften verändern können. Dennoch sind die Ergebnisse beider Klasse-F-Leistungsverstärker-Modelle für die Realität akzeptabel.

7 Schluss

7.1 Zusammenfassung

Im Rahmen dieser Abschlussarbeit sind Grundlagen zu Feldeffekt-Transistoren, allgemein zu Leistungsverstärker, zu Klasse-F-Leistungsverstärker und zu der Load-/Source-Pull-Methode erläutert worden.

Anhand eines Beispielen wurde gezeigt, wie sich die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D verändern, wenn dem Ausgangsnetzwerk zwischen dem Drain des Transistors und der Last in Reihe liegende auf die dritte, fünfte und siebte Oberwelle abgestimmte Resonatoren hinzugefügt werden. Ausgehend von einem Eintakt-Klasse-B-Leistungsverstärker wurden die Wellenformen am Drain betrachtet. Durch das Hinzufügen eines Resonators, der auf die dritte Oberwelle abgestimmt ist, nähert sich die Drain-Source-Spannung u_{DS} einem Rechteck an, da die dritte Oberwelle durch den Resonator gesperrt wird. Der Drainstrom i_D hat aufgrund des Klasse-B-Betriebes (Gate-Source-Spannung U_{GS} liegt in der Nähe der Abschnürspannung U_{Th}) den Verlauf einer sinusförmigen Halbwelle. Durch einen zusätzlichen auf die fünfte Oberwelle abgestimmten Resonator wird die Wellenform der Drain-Source-Spannung u_{DS} weiter einem Rechteck angenähert. Der Drainstrom i_D besitzt die Wellenform einer sinusförmigen Halbwelle. Der siebte Oberwellenresonator hat im Gegensatz zu den anderen Resonatoren keinen großen Einfluss mehr auf die Wellenformen gehabt. Das Spektrum am Drain zeigt über die vier Simulationen keine großen Veränderungen. Bei dem Ausgangsspektrum werden die Oberwellen durch die Resonatoren zum Ausgang hin gesperrt. Für dieses Beispiel wurden die dritte, fünfte und siebte Oberwelle durch die Resonatoren gesperrt, so dass sie zusätzlich zum Parallelschwingkreis am Ausgang gedämpft werden.

Mit der Load-/Source-Pull-Methode wurde gezeigt, wie Eingangsnetzwerke- und Ausgangsnetzwerke von Leistungsverstärker einfach und effizient entworfen werden können. Je nach Anforderung an den Leistungsverstärker (hohe Ausgangsleistung P_{Out} , Verstärkung P_{Gain} oder PAE) können die Impedanzen der Grundwelle, sowie deren Oberwelle ermittelt werden. Der Simulationsprozess besteht aus mehreren einzelnen Schritten, bei denen zuvor simulierte Impedanzen re-optimiert werden. Im Rahmen dieser Abschlussarbeit wurde eine Load-/Source-Pull-Simulation für den FET CGH40010F durchgeführt und die Impedanzen der Grund- und Oberwellen für einen hohen PAE ermittelt. Durch die bei der Simulation ermittelten Impedanzen (Tabelle 4.1) für die Grund- und Oberwelle wird ein PAE von 90,02%

bei einer Eingangsleistung $P_{In} = 20\text{dBm}$ erreicht. Die Auswertung der Simulation hat gezeigt, dass vor allem die Kontrolle der zweiten Oberwelle im Eingangsnetzwerk einen großen Einfluss auf den PAE. Die Wellenformen ändern sich im Simulationsprozess mit den Impedanzen. Die Wellenformen entsprechen annähernd einem Rechteck für die Drain-Source-Spannung u_{DS} und einer sinusförmigen Halbwelle für den Drainstrom i_D , welche für einen Klasse-F-Leistungsverstärker typisch sind.

Im Rahmen dieser Abschlussarbeit wurden zwei unterschiedliche Klasse-F-Leistungsverstärker-Modell aufgebaut und untersucht. Das erste Klasse-F-Leistungsverstärker-Modell wurde mit Hilfe des Optimierers in AWR Microwave Office optimiert, um einen möglichst hohen PAE zu erreichen. Bei dem zweiten Klasse-F-Leistungsverstärker-Modell wurde eine klassische 50Ω -Anpassung im Eingangsnetzwerk- und Ausgangsnetzwerk durch eine Leitungstransformation realisiert.

Die Anpassung entspricht durch die Optimierung nicht mehr einer klassischen 50Ω -Anpassung. Die Simulationsergebnisse zeigen, dass trotz der vermeintlichen Fehlanpassung am Eingang und Ausgang PAE-Werte für einen großen Eingangsbereich P_{In} von über 80% erreicht werden. Wenn der Verstärker in den Sättigungsbereich kommt, nimmt die Verstärkung P_{Gain} stark linear ab, während die Ausgangsleistung P_{Out} konstant bleibt. Die Wellenformen der Spannung u_{DS} entsprechen denen eines Klasse-F-Leistungsverstärkers. Die Phasenverschiebung der beiden Wellen liegt bei ca. 180° , da der Transistor aufgrund des Arbeitspunktes abwechselnd leitend bzw. gesperrt ist. Die Überlappungen beider Wellenformen sind klein. Das Ausgangsspektrum, sowie die Ausgangswellenformen zeigen, dass der Pegelabstand zwischen der Grundwelle und der Oberwellen ausreichend groß ist, so dass das Ausgangssignal nicht stark verzerrt ist.

Die Messung des Modells zeigte, dass die Ausgangsperformance nicht der, der Simulation entspricht. Es wurden bei der Messung Werte für den PAE gemessen, welche unterhalb der Simulation liegen. Das Maximum des PAE liegt bei $P_{In} = 23,5\text{dBm}$ bei 81,33%. Die Ausgangsleistung liegt für den kompletten Messbereich unterhalb der maximalen Ausgangsleistung. Die Verstärkung des Modelles liegt, im Vergleich zur Simulation, unterhalb der Kurve.

Beim zweiten Klasse-F-Leistungsverstärker-Modell wurde die Anpassung im Eingangs- und Ausgangsnetzwerk durch Leitungstransformationen realisiert. Die Anpassung wurde mit Hilfe von AWR Microwave Office (Tuner-Funktion) per Hand umgesetzt. Die Simulation der Ausgangsperformance zeigte, dass durch die Kontrolle der zweiten und dritten Oberwelle der PAE Werte über 70% erreichen kann. Bei Erreichen des Sättigungsbereiches des Verstärkers bleibt die Ausgangsleistung P_{Out} konstant, während die Verstärkung P_{Gain} linear abnimmt. Die Wellenformen am Drain entsprechen der eines Klasse-F-Leistungsverstärkers. Die Spannung u_{DS} hat eine rechteckige Wellenform, während die des Drainstromes i_D , dem

einer sinusförmigen Halbwelle entspricht (Klasse-B-Betrieb). Die Überlappungen der beiden Wellen sind aufgrund der Wellenformen im Vergleich zum ersten Modell groß. Das Ausgangsspektrum bzw. die Ausgangswellenformen zeigen, dass die Kontrolle der zweiten und dritten Oberwelle funktioniert. Der Abstand im Spektrum zwischen der Grundwelle und deren Oberwelle ist ausreichend groß, so dass die Wellenform des Ausgangssignals nicht stark beeinflusst bzw. verzerrt wird.

Die Messung der Ausgangsperformance dieses Modells zeigte, dass der Verstärker nicht die Ausgangsperformance der Simulation erreichen konnte. Die Werte des PAE liegen im Vergleich zur Simulation unter 70%. Die Verstärkung hat über die Eingangsleistung P_{in} einen relativ konstanten Verlauf und nimmt erst bei Erreichen des Sättigungsbereiches linear ab. Das Ausgangsspektrum hat, wie in der Simulation, einen ausreichend großen Pegelabstand zwischen der Grundwelle und den Oberwellen, wodurch es zu keinen Verzerrungen durch die Oberwellen am Ausgang kommt.

Der Vergleich der beiden Klasse-F-Leistungsverstärker-Modell zeigt, dass durch die Optimierung das erste Modell eine bessere Ausgangsperformance gegenüber dem zweiten Modell besitzt. Das erste Modell ist im Vergleich zu einer klassischen 50Ω -Anpassung fehlangepasst, welche jedoch die Effizienz nicht negativ beeinflusst. Beim zweiten Modell wurde der Eingang angepasst. Trotz der Anpassung wurden keine Werte, wie bei der vermeintlichen Fehlanpassung erreicht. Die Ausgangsnetzwerke der beiden Modelle besitzen auf unterschiedliche Weise realisierte Anpassungen. Der Vergleich der Wellenformen am Drain zeigt keine großen Unterschiede. Beide entsprechen denen eines Klasse-F-Verstärkers. Sie unterscheiden sich lediglich in den jeweiligen Überlappungen der Wellen. Beim ersten Modell sind die Überlappungen geringer als bei dem zweiten Modell.

7.2 Fazit

Die Ergebnisse dieser Abschlussarbeit haben gezeigt, dass durch die Kontrolle der ungeraden Oberwellen im Ausgangsnetzwerk eines Leistungsverstärkers die Wellenformen der Spannung und des Stromes am Drain in ihrer Form beeinflusst werden können. Anhand eines Simulationsmodelles wurde gezeigt, dass durch die Beeinflussung von Resonatoren die Überlappungen der beiden Wellen am Drain verringert werden, wodurch die Verluste des Verstärkers signifikant verkleinert werden und die Effizienz erhöht wird. Je mehr Oberwellen im Ausgangsnetzwerk durch Resonatoren kontrolliert werden, desto höher wird dessen Komplexität. Die Steigerung der Komplexität führt jedoch zu höheren Verlusten, da sich durch die höhere Anzahl an passiven Bauelementen die Verluste im Ausgangsnetzwerk vergrößern. Untersuchungen haben gezeigt, dass Wellenform und Effizienz eines Klasse-F-Leistungsverstärkers nicht signifikant gesteigert werden können, wenn Oberwellen mit einer höheren Ordnung als 3 kontrolliert werden. Deshalb werden bei der Entwicklung von Klasse-F-Leistungsverstärkern nur die zweite und dritte Oberwelle kontrolliert.

Mit der Load-/Source-Pull-Simulation wurde eine Methode aufgezeigt, mit der einfach und effizient die optimalen Impedanzen der Grundwelle, der zweiten und dritten Oberwelle des Eingangs- und Ausgangsnetzwerkes ermittelt werden können. Durch diese Methode wird der Prozess der Entwicklung eines Verstärkers vereinfacht und beschleunigt. Durch die vielfältigen Möglichkeiten zur Simulation und Betrachtung von unterschiedlichen Kenngrößen, z.B. die Ausgangsleistung P_{Out} , die Verstärkung P_{Gain} , der PAE, einzelne Frequenzen/Frequenzbereiche, verschiedene Eingangsleistungen P_{In} und Versorgungsspannungen für U_{GS} und U_{DS} des Transistors, bietet die computerbasierte Load-/Source-Pull-Methode bei der Entwicklung von Kommunikationssystemen große Vorteile. Da von Herstellern realitätsnahe Modelle von elektrischen Bauelementen bereitgestellt werden, die auch immer mehr reale Einflüsse berücksichtigen, nähern sich die Simulationsergebnisse immer mehr der Realität an. Ein Nachteil dieser Methode ist, dass Kompromisse eingegangen werden müssen, da die Impedanzen für unterschiedliche Betrachtungen (Ausgangsleistung P_{Out} , Verstärkung P_{Gain} und PAE) von einander abweichen können.

Die Messergebnisse der beiden Modelle haben gezeigt, dass man heutzutage bei der Entwicklung von Leistungsverstärkern nicht mehr eine klassische 50Ω -Anpassung für Ein- und Ausgang umsetzen muss, um eine gute Effizienz zu erreichen. Die beiden im Rahmen dieser Abschlussarbeit aufgebauten und gemessenen Verstärkermodelle sind von der Anpassung unterschiedliche entwickelt worden. Der Vergleich der beiden Modelle zeigte, dass durch die Optimierung der Eingangs- und Ausgangsnetzwerke eine bessere Effizienz beim ersten Modell erreicht wurde, als bei dem zweiten, bei der eine klassische Anpassung realisiert wurde. Es war zu sehen, dass in der Realität nicht dieselben Werte, wie in der Simulation erreicht werden konnten, da in der Simulation zu Verlusten führende Einflüsse nicht berücksichtigt werden.

Die Ergebnisse des ersten Modells zeigten, dass durch die Optimierung des Eingangs- und Ausgangsnetzwerk die Effizienz des Modells gesteigert werden konnte. Es besteht keine klassische 50Ω -Anpassung mehr.

Das zweite Modell zeigte in seinen Simulationsergebnissen, dass die Anpassung nicht optimal ist. Dieses spiegelte sich auch in den Messergebnissen des Modells wieder. Vor allem das Ausgangsnetzwerk zeigte, dass neben der Grundfrequenz auch die dritte Oberwelle ungedämpft zum Ausgang durchgelassen wird, wodurch die Effizienz beeinflusst wird. Trotz der nicht optimalen Anpassungen am Eingang und Ausgang erreicht das Modell für die Praxis gute Ausgangswerte. Gegenüber dem ersten Modell ist der Aufbau kleiner und somit nicht so anfällig für Verluste.

Zusammenfassend für die Abschlussarbeit ist aus den Untersuchungen bzw. Ergebnissen ersichtlich, dass durch die Kontrolle von Oberwellen, die Wellenformen der Drain-

Source-Spannung u_{DS} und des Drainstromes i_D geformt werden können und so eine hohe Effizienzen erreicht werden kann.

7.3 Ausblick

Die Ergebnisse, der im Rahmen dieser Abschlussarbeit aufgebauten Modelle, zeigten, dass es Möglichkeiten gibt, diese zu verbessern. Beim ersten Modell kann zum Beispiel aufgrund der Optimierung das Eingangsnetzwerk verkleinert und erneut das komplette Modell optimiert werden. Da die Stichleitung im Eingangsnetzwerk für große Verluste verantwortlich ist, sollte diese verkleinert bzw. entfernt werden. Durch das Umlegen von Leitungen kann bei gleichem Aufbau zudem Platinenmaterial gespart werden.

Das zweite Modell bietet, im Gegensatz zum ersten Modell, mehr Möglichkeiten der Verbesserung. Es sollte vor allem die Anpassung des Ein- und Ausgangs des Verstärkers optimiert werden, damit nur die Grundfrequenz übertragen wird. Durch die Verwendung von Radial Stubs, die im Vergleich zu Stichleitungen weniger verlustbehaftet sind, könnte die Effizienz gesteigert werden.

Wie die Load-/Source-Pull-Simulation gezeigt hat, wird durch die Kontrolle von Oberwellen im Eingangs- und Ausgangsnetzwerk die Effizienz noch weiter gesteigert. Ein nächster Schritt wäre, geeignete Eingangsnetzwerke zu entwickeln, welche sowohl die Grundwelle, als auch die zweite und dritte Oberwelle kontrollieren.

Aufbauend auf diese Abschlussarbeit könnte das zweite entworfene Modelle weiter untersucht werden, welchen Einfluss die Stichleitung im Ausgangsnetzwerk auf die Performance hat, und wie sich dadurch die Pegel der Oberwellen am Ausgang verändern. Anfängliche Untersuchungen in AWR Microwave Office haben gezeigt, dass durch das Entfernen der Stichleitung sich die Performance, sowie die Pegel des Verstärkers nicht signifikant verändern, wodurch dieses in der Praxis untersucht werden sollte, um so eventuell die Effizienz und geometrische Größe des Verstärkers zu verbessern.

Aufbauend auf die in der Load-/Source-Pull-Simulation ermittelten Impedanzen, können diese weiterführend realisiert werden mit Hilfe von geeigneten Tools zum Design von Netzwerken.

8 Anhang

Der Anhang dieser Abschlussarbeit enthält:

- AWR Projekte
 - Der Ordner *AWR Projekte* enthält alle für die Arbeit relevanten AWR Projekte. Enthalten sind die, der beiden Leistungsverstärker-Modelle, welche im Rahmen dieser Abschlussarbeit untersucht wurden. Des Weiteren enthält der Ordner die AWR-Projekte für die Load-/Source-Pull-Untersuchung, sowie das AWR-Projekt für die Untersuchung des Einflusses von Resonatoren auf die Wellenformen der Drain-Source-Spannung u_{DS} und des Drainstromes i_D am Drain. Außerdem enthält der Ordner das AWR-Projekt für die Simulation der Ausgangsnetzwerke. Weitere Projekte innerhalb dieses Ordners enthalten AWR-Projekte, welche für die Erstellung von Grafiken (Messergebnisse, Vergleich der Messergebnisse) verwendet wurden.
- Messergebnisse
 - Der Ordner *Messergebnisse* enthält alle Ergebnisse der Messung der beiden Klasse-F-Leistungsverstärker-Modelle. Es ist die gemessene Ausgangsperformance der beiden Klasse-F-Leistungsverstärker-Modelle in den Ordner enthalten, sowie die gemessenen Ausgangsspektren.
- PDF_Dateien
 - Der Ordner *PDF_Dateien* enthält alle im Rahmen dieser Abschlussarbeit verwendeten Internetquellen als PDF-Dateien.

Der Anhang ist als CD bei Prof. Dr. Ralf Wendel und Prof. Dr. Jürgen Vollmer einsehbar. Im weiteren Verlauf dieses Kapitels werden Bilder der Aufbauten sowie deren Platinenlayouts abgebildet. Des Weiteren werden zwei weitere Modell gezeigt, welche im Rahmen dieser Abschlussarbeit aufgebaut und gemessen wurden. Beide Modelle haben in der Realität bei der Messung ein Instabiles Verhalten aufgezeigt, weswegen ihre Aufbauten erneuert bzw. verbessert werden mussten.

8.1 Aufbau und Platinen-Layout der beiden Klasse-F-Leistungsverstärker-Modell 1 und 2

8.1.1 Modell 1

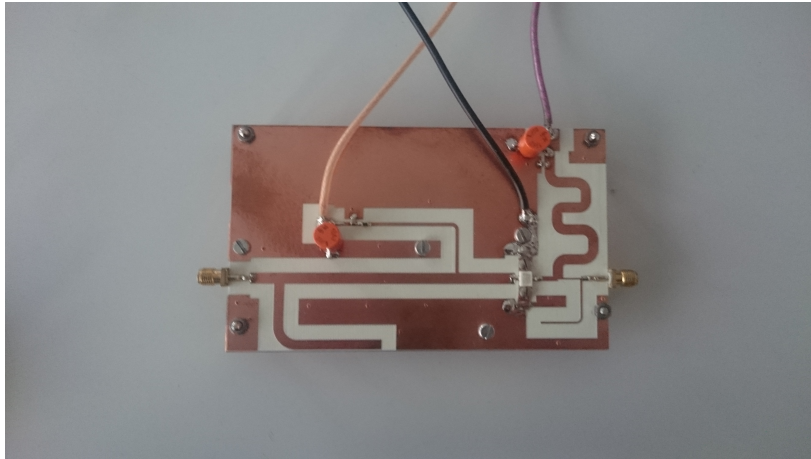


Abbildung 8.1: Realer Aufbau des ersten Klasse-F-Leistungsverstärker-Modell

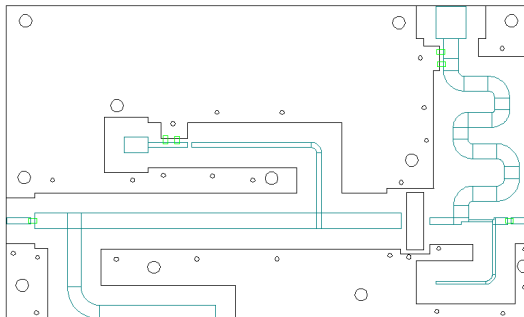


Abbildung 8.2: Platinenlayout für das erste Klasse-F-Leistungsverstärker-Modell

8.1.2 Modell 2

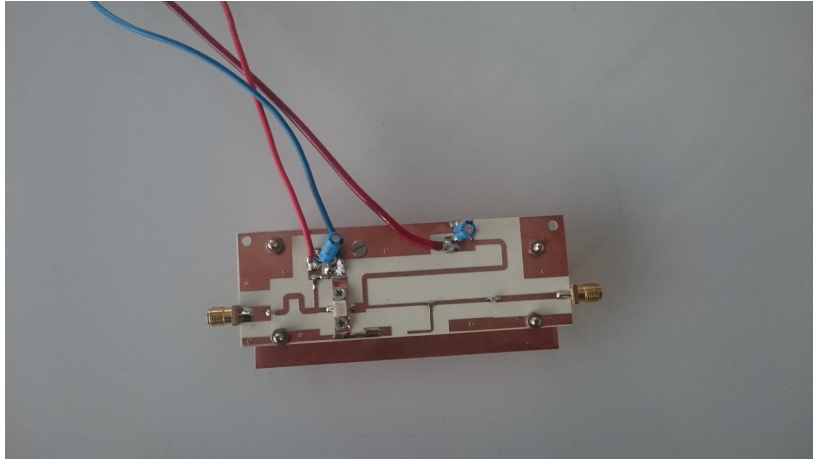


Abbildung 8.3: Realer Aufbau des zweiten Klasse-F-Leistungsverstärker-Modell

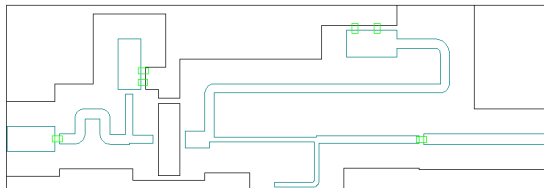


Abbildung 8.4: Platinenlayout für das zweite Klasse-F-Leistungsverstärker-Modell

8.2 Weitere Klasse-F-Leistungsverstärker-Modelle: Modell 1

8.2.1 Aufbau

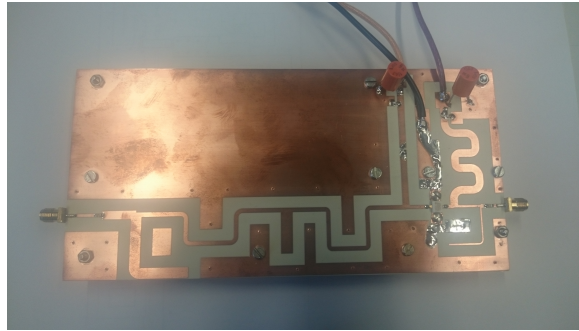
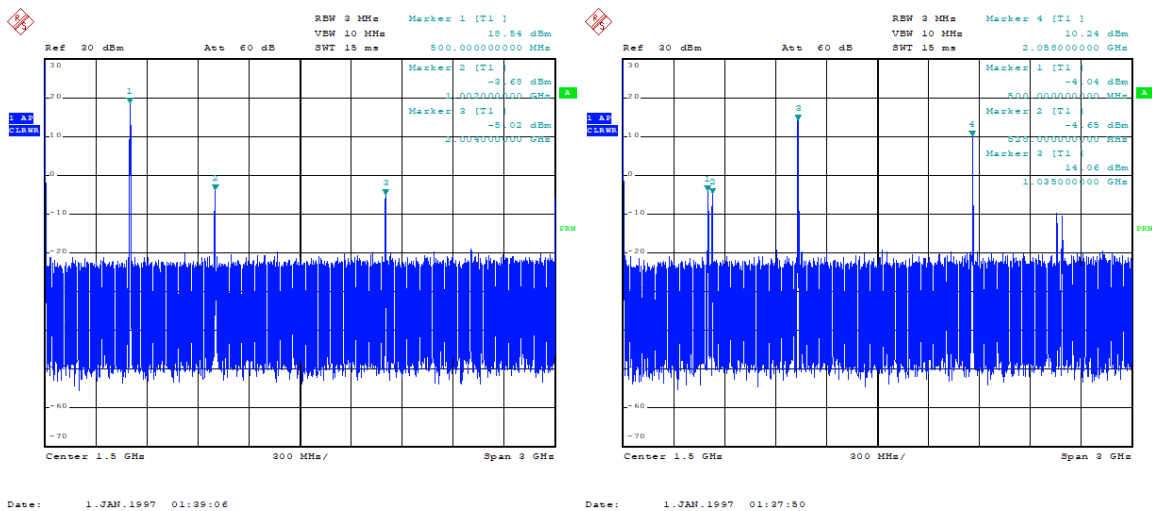


Abbildung 8.5: Erster Aufbau des ersten Klasse-F-Leistungsverstärkers

8.2.2 Messung des Ausgangsspektrum



(a) Stabil

(b) Instabil

Abbildung 8.6: Messergebnisse des ersten Modells

Die Abbildung 8.5 zeigt den ersten Versuch des Aufbaus des ersten Klasse-F-Leistungsverstärker-Modells. Bei der Messung des Verstärkers trat das Problem auf, das

dieser oft in die Strombegrenzung kam und instabil werden konnte. Dadurch wurden neben der Grundfrequenz und der Oberwellen, noch andere Frequenzen verstärkt. Die Begründung für dieses Verhalten liegt bei dem Eingangsnetzwerk. Aufgrund der Länge und Größe wirkt ein Stück Leitung wie eine Antenne wodurch die nicht-erwünschten Signale im Spektrum erscheinen. Für das stabile und instabile Verhalten sind in der Abbildung 8.6 für eine Eingangsleistung $P_{In} = 15\text{dBm}$ die Ausgangsspektren abgebildet. Wenn der Verstärker stabil ist, werden nur die Grundwelle bei $f_0 = 500\text{MHz}$ sowie deren Oberwellen verstärkt. Bei einem instabilen Verhalten des Verstärkers werden Signale verstärkt, welche nah bei der eigentlich Grundwelle liegen (hier $f = 528\text{MHz}$) und dieses dadurch beeinflussen und dämpfen.

Um dieses Verhalten des Verstärkers zu verhindern, wurde das Eingangsnetzwerk verändert und verkürzt. Das Ergebnis ist in 5.4 zu sehen.

8.3 Weitere Klasse-F-Leistungsverstärker-Modelle: Modell 2

8.3.1 Aufbau

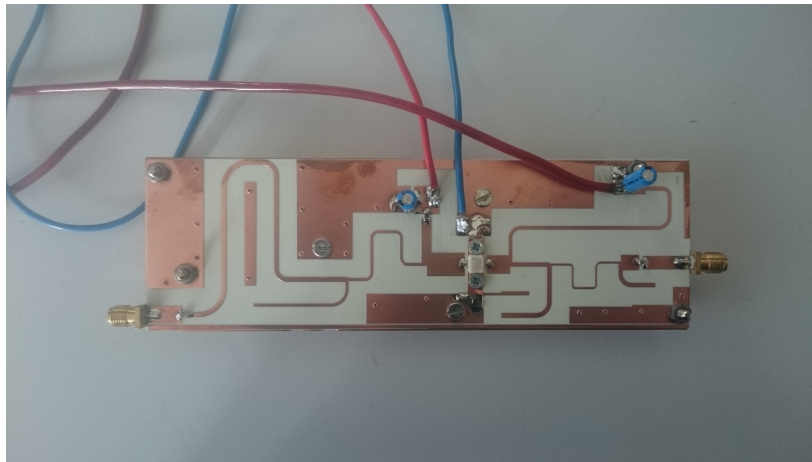


Abbildung 8.7: Erster Aufbau des zweiten Klasse-F-Leistungsverstärker-Modells

Bei der Messung des ersten Versuchs des zweiten Modells trat wie beim ersten Modell das Problem auf, das der Verstärker instabil wurde. Dadurch wurden nicht erwünschte Signale verstärkt und die Performance des Verstärkers beeinträchtigt.

8.4 Simulation der Ausgangsnetzwerke aus 3.4.1

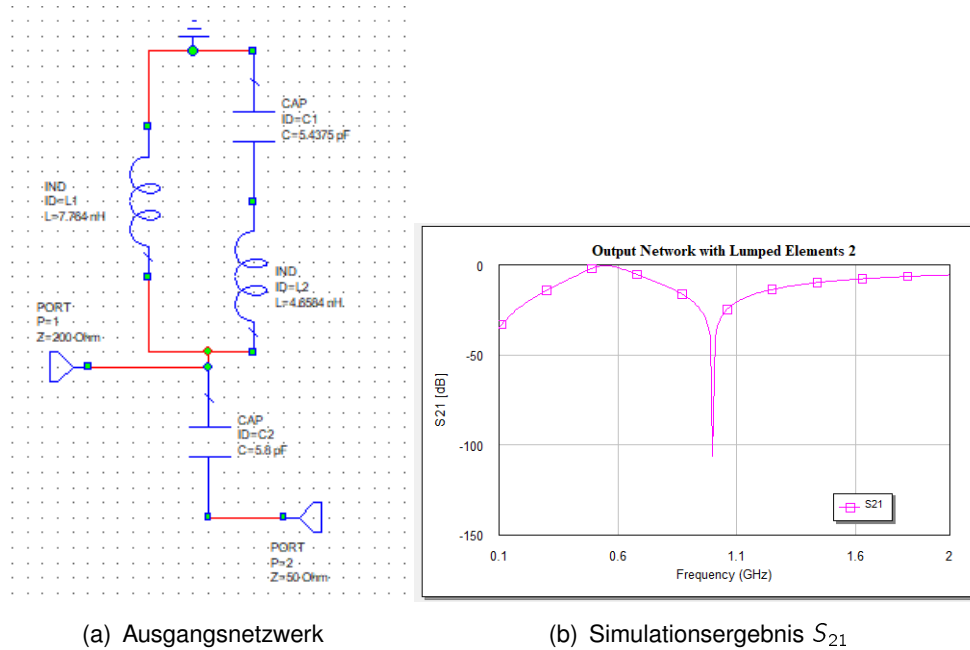
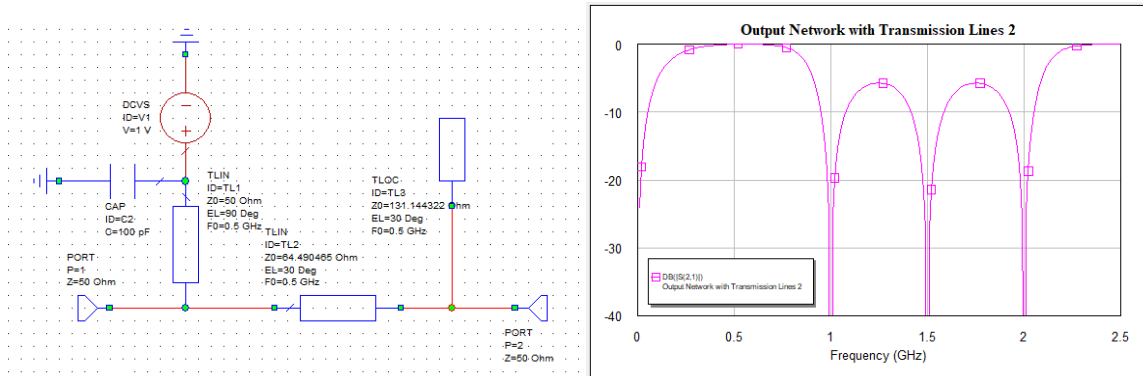


Abbildung 8.8: Aufbau und Simulationsergebnis des Ausgangsnetzwerkes mit passiven Bauelementen

8.5 Simulation der Ausgangsnetzwerke aus 3.4.2



(a) Ausgangsnetzwerk

(b) Simulationsergebnis S_{21}

Abbildung 8.9: Aufbau und Simulationsergebnis des Ausgangsnetzwerkes mit Leitungen

Literaturverzeichnis

- [1] Der Feldeffekt-Transistor. . – URL https://www.microlab.ti.bfh.ch/bachelor/e/BTE5022/analog_electronics_2/public/script/Kapitel5.pdf. – Zugriffsdatum: 20.11.2018
- [2] Feldeffekt-Transistoren. . – URL https://home.zhaw.ch/kunr/Elektronik/Skript_MVKuenzli_ab%20SS04/Kap_7.pdf. – Zugriffsdatum: 21.11.2018
- [3] Device characterization with harmonic source and load pull. (2000). – URL <https://www.maurymw.com/pdf/datasheets/5C-044.pdf>. – Zugriffsdatum: 20.11.2018
- [4] Bipolartransistor und FET Funktionsweise und Kennlinien. (2009), S. 11; 12. – URL <https://lp.uni-goettingen.de/get/download/5784>. – Zugriffsdatum: 21.11.2018
- [5] NI AWR Design Environment Load-Pull Simulation Supports the Design of Wideband High-Efficiency PAs. (2015). – URL https://www.awrcorp.com/sites/default/files/content/attachments/AN-LDPULL-2015.1.8_0.pdf. – Zugriffsdatum: 10.11.2018
- [6] : *Transistor*. 2017. – URL <https://www.grund-wissen.de/elektronik/bauteile/transistor.html>. – Zugriffsdatum: 21.11.2018
- [7] Cree Inc. (2018). – URL https://en.wikipedia.org/wiki/Cree_Inc.. – Zugriffsdatum: 01.10.2018
- [8] AMERICAN TECHNICAL CERAMICS CORP.: ATC 600F Series Ultra-low ESR, High Q, NPO RF and Microwave Capacitors. (2002). – URL <http://www.atceramics.com/userfiles/600f.pdf>. – Zugriffsdatum: 02.11.2018
- [9] BRÄCKLE, Alexander: Versorgungsspannungsmodulation von Hochfrequenz-Leistungsverstärkern. (2013), S. 39 – 44. – URL https://elib.uni-stuttgart.de/bitstream/11682/3109/1/Braeckle_Dissertation_2013.pdf. – Zugriffsdatum: 21.11.2018

- [10] BRAUNE, Jörg: *HF Leistungsverstärker*. 2006. – URL <http://hochfrequenzbraune.de/Leistungsverstaerker.pdf>. – Zugriffsdatum: 20.11.2018
- [11] COLANTONIO, Paolo ; GIANNINI, Franco ; LIMITI, Ernesto: *High efficiency RF and microwave solid state power amplifiers*. John Wiley & Sons Ltd, 2009. – 2; 4; 5; 23–25; 28–38; 177; 178; 267–288 S. – ISBN 978-0-470-51300-2
- [12] CREE INC.: CGH40010 10 W, DC - 6 GHz, RF Power GaN HEMT. (2006-2015). – URL <https://www.wolfspeed.com/downloads/dl/file/id/317/product/117/cgh40010.pdf>. – Zugriffsdatum: 21.11.2018
- [13] CRIPPS, Steve C.: *RF power amplifiers for wireless communications*. ARTECH HOUSE, INC., 2006. – ISBN 978-1-59693-018-6
- [14] DETTMANN, Ingo: Effiziente Leistungsverstärkerarchitekturen für Mobilfunkbasistationen. (2009), S. 36; 37; 51; 77 – 80; 83 – 85. – URL https://elib.uni-stuttgart.de/bitstream/11682/2671/1/Dettmann_Diss_09.pdf. – Zugriffsdatum: 20.11.2018
- [15] GAO, S.: High-Efficiency Class F RF/Microwave Power Amplifiers. (2006). – URL <https://ieeexplore.ieee.org/document/1614233>. – Zugriffsdatum: 23.10.2018
- [16] GAO, S ; OOI, S. ; SAMBELL, A. ; BUTTERWORTH, P.: Microwave Class-F Power Amplifier Design Including Input Harmonic Terminations. (2005). – URL <https://ieeexplore.ieee.org/document/1607076>. – Zugriffsdatum: 20.11.2018
- [17] GHANNOUCHI, F.M. ; HASHMI, Dr. Mohammad S.: Load-Pull Techniques and their Applications in Power Amplifier Design. (2011). – URL <https://ieeexplore.ieee.org/document/6082765>. – Zugriffsdatum: 15.11.2018
- [18] GÖBEL, Holger: *Einführung in die Halbleiter-Schaltungstechnik*. Springer-Verlag
- [19] GREBENNIKOV, Andrei ; LABS, Bell ; LUCENT, Alcatel: Load Network Design Technique for Class F and Inverse Class F PAs. (2011). – URL https://www.highfrequencyelectronics.com/May11/HFE0511_Grebennikov.pdf. – Zugriffsdatum: 23.09.2018
- [20] GREBENNIKOV, Andrei ; SOKAL, Nathan O.: *Switchmode RF Power Amplifiers*. Elsevier Inc., 2007. – 7 – 9; 95 – 107; 123 – 133 S
- [21] HERCEG, Erik ; TOMAS, Urbanec: *High Efficiency Classes of RF Amplifiers*. 2018. – URL <http://www.elektrorevue.cz/cz/download/high-efficiency-classes-of-rf-amplifiers/>. – Zugriffsdatum: 23.10.2018

- [22] HERING, Ekbert ; BRESSLER, Klaus ; GUTEKUNST, Jürgen: *Elektronik für Ingenieure und Naturwissenschaftler*. Springer-Verlag, 2008. – ISBN 978-3-540-24309-0
- [23] KEE, Scott D. ; AOKI, Ichiro ; HAJIMIRI, Ali ; RUTLEDGE, David: The Class-E/F Family of ZVS Switching Amplifiers. . – URL <https://ieeexplore.ieee.org/document/1201800/>
- [24] KUMAR, Narendra ; GREBENNIKOV, Andrei: *Distributed power amplifiers for RF and microwave communications*. Artech House, 2015
- [25] LENKISCH, Andreas: Den richtigen Kondensator wählen. (2004). – URL http://www.schroff.de/internet/pdf/pr_d/fa403_design_verification_09_2004.pdf. – Zugriffsdatum: 23.11.2018
- [26] NIKNEJAD, Ali M.: Class E/F Amplifiers. . – URL http://rfic.eecs.berkeley.edu/~niknejad/ee242/pdf/eecs242_class_EF_PAs.pdf. – Zugriffsdatum: 20.11.2018
- [27] OOI, Shirt F.: Design of high efficiency Class-F power amplifier integrated with a microstrip patch antenna. (2007). – URL http://nrl.northumbria.ac.uk/2245/1/ooi.shirt%20fun_phd.pdf. – Zugriffsdatum: 01.11.2018
- [28] PENGELLY, Ray ; SAFFIAN, Mark: Load Pull Simulation Speeds Design of Wideband High-Efficiency PAs. (2016). – URL <https://ieeexplore.ieee.org/abstract/document/7401273>. – Zugriffsdatum: 22.11.2018
- [29] PFEIFFER, Roland: *Überblick über Leistungsverstärker*. – URL https://dokumente.unibw.de/pub/bscw.cgi/d351196/pa1_new.pdf. – Zugriffsdatum: 20.10.2018
- [30] POON, Alan Siu K.: RF Power Amplifiers. . – URL <http://een.iust.ac.ir/profs/Tayarani/files/Class%20F%20amps.pdf>
- [31] ROGERS CORPORATION: RO4000 Series High Frequency Circuit Materials. (2018). – URL <https://www.rogerscorp.com/documents/726/acm/RO4000-Laminates---Data-sheet.pdf>. – Zugriffsdatum: 05.10.2018
- [32] SIMPSON, Gary: Was sie über den Load-Pull-Test wissen sollten. (2017). – URL <https://www.elektronikpraxis.vogel.de/was-sie-ueber-den-load-pull-test-wissen-sollten-a-591562/>. – Zugriffsdatum: 24.11.2018
- [33] SKARIA, Giji: *Class F And Inverse Class F Power Amplifier Subject To Electrical Stress Effect*. – URL <https://stars.library.ucf.edu/cgi/viewcontent.cgi?referer=https://www.google.de/&httpsredir=1&article=2890&context=etd>

- [34] WIKIPEDIA: *Amplifier*. 2018. – URL <https://en.wikipedia.org/wiki/Amplifier>. – Zugriffsdatum: 10.11.2018

Versicherung über die Selbstständigkeit

Hiermit versichere ich, dass ich die vorliegende Arbeit im Sinne der Prüfungsordnung nach §16(5) APSO-TI-BM ohne fremde Hilfe selbstständig verfasst und nur die angegebenen Hilfsmittel benutzt habe. Wörtlich oder dem Sinn nach aus anderen Werken entnommene Stellen habe ich unter Angabe der Quellen kenntlich gemacht.

Hamburg, 11. Dezember 2018

Ort, Datum

Unterschrift